

Министерство науки и высшего образования Российской Федерации

Федеральное государственное бюджетное образовательное учреждение  
высшего образования  
«Оренбургский государственный университет»

# **ЦИФРОВЫЕ И АНАЛОГОВЫЕ УСТРОЙСТВА АВТОМАТИКИ**

Учебное пособие

Рекомендовано ученым советом федерального государственного бюджетного образовательного учреждения высшего образования «Оренбургский государственный университет» для обучающихся по образовательным программам высшего образования по направлениям подготовки 09.03.01 Информатика и вычислительная техника, 15.03.04 Автоматизация технологических процессов и производств

Оренбург  
2021

УДК 681.586  
ББК 32.965-048.4  
Ц75

Рецензент – д-р техн. наук, доцент А.С. Боровский

Авторы: Л.В. Галина, М.В. Овечкин, Д.А. Проскурин, А.С. Русяев

Ц75      **Цифровые и аналоговые устройства автоматики:** учебное пособие / Л.В. Галина, М.В. Овечкин, Д.А. Проскурин, А.С. Русяев; Оренбургский гос. ун-т. – Оренбург: ОГУ, 2021. – 137 с.  
ISBN

Учебное пособие содержит краткие теоретические сведения о аналоговых и цифровых устройствах автоматики. Рассмотрены основные виды аналоговых, цифровых, цифроаналоговых и аналого-цифровых устройств, принципы их действия. Приведены практические работы по исследованию данных устройств автоматики.

Учебное пособие предназначено для приобретения навыков и умений в области систем автоматизации и управления на примере учебного стенда «Основы автоматизации».

ISBN

УДК 681.586  
ББК 32.965-048.4

© Галина Л. В.,  
Овечкин М.В.  
Проскурин Д.А.,  
Русяев А.С., 2021  
© ОГУ, 2021

## Содержание

|                                                                                                                                     |    |
|-------------------------------------------------------------------------------------------------------------------------------------|----|
| Введение .....                                                                                                                      | 6  |
| 1 Аналоговые устройства автоматики .....                                                                                            | 7  |
| 1.1 Основные понятия .....                                                                                                          | 7  |
| 1.2 Аналоговые устройства на основе электронных элементов .....                                                                     | 8  |
| 1.3 Регуляторы на основе операционного усилителя .....                                                                              | 10 |
| 2 Цифровые устройства автоматики .....                                                                                              | 13 |
| 2.1 Виды цифровых устройств .....                                                                                                   | 13 |
| 2.2 Блок испытания цифровых устройств .....                                                                                         | 13 |
| 2.2.1 Источник питания .....                                                                                                        | 14 |
| 2.2.2 Индикатор логических уровней .....                                                                                            | 15 |
| 2.2.3 Источники логических сигналов ТТЛ .....                                                                                       | 15 |
| 2.2.4 Набор миниблоков .....                                                                                                        | 16 |
| 2.3 Тестирование базовых логических элементов .....                                                                                 | 18 |
| 2.3.1 Логические схемы .....                                                                                                        | 18 |
| 2.3.2 Схемы электрические соединений .....                                                                                          | 20 |
| 2.3.3 Проведение эксперимента .....                                                                                                 | 22 |
| 2.3.4 Содержание отчета .....                                                                                                       | 23 |
| 2.4 Комбинационный узел на основе базовых логических элементов для<br>реализации произвольной логической функции .....              | 24 |
| 2.4.1 Логическая схема исследуемой цепи .....                                                                                       | 24 |
| 2.4.2 Схема электрическая соединений .....                                                                                          | 25 |
| 2.4.3 Проведение эксперимента .....                                                                                                 | 27 |
| 2.4.4 Содержание отчета .....                                                                                                       | 27 |
| 2.5 Комбинационные узлы на основе базовых логических элементов для<br>экспериментального подтверждения законов алгебры логики ..... | 28 |
| 2.5.1 Логические схемы .....                                                                                                        | 28 |
| 2.5.2 Схемы электрические соединений .....                                                                                          | 32 |
| 2.5.3 Проведение эксперимента .....                                                                                                 | 34 |
| 2.5.4 Содержание отчета .....                                                                                                       | 35 |
| 2.6 Преобразователь кода и дешифратор .....                                                                                         | 36 |
| 2.6.1 Логические схемы .....                                                                                                        | 36 |
| 2.6.2 Схемы электрические соединений .....                                                                                          | 38 |
| 2.6.3 Проведение эксперимента .....                                                                                                 | 39 |
| 2.6.4 Содержание отчета .....                                                                                                       | 41 |
| 2.7 Мультиплексор и демультиплексор .....                                                                                           | 41 |
| 2.7.1 Логические схемы .....                                                                                                        | 41 |
| 2.7.2 Схема электрическая соединений .....                                                                                          | 43 |
| 2.7.3 Проведение эксперимента .....                                                                                                 | 46 |
| 2.7.4 Содержание отчета .....                                                                                                       | 47 |
| 2.8 Триггеры .....                                                                                                                  | 47 |
| 2.8.1 Логические схемы .....                                                                                                        | 47 |
| 2.8.2 Схемы электрические соединений .....                                                                                          | 51 |

|         |                                                                                           |     |
|---------|-------------------------------------------------------------------------------------------|-----|
| 2.8.3   | Перечень аппаратуры .....                                                                 | 54  |
| 2.8.4   | Указания по проведению эксперимента .....                                                 | 54  |
| 2.8.5   | Содержание отчета .....                                                                   | 55  |
| 2.9     | Регистры .....                                                                            | 55  |
| 2.9.1   | Логические схемы.....                                                                     | 55  |
| 2.9.2   | Схема электрическая соединений .....                                                      | 57  |
| 2.9.3   | Перечень аппаратуры .....                                                                 | 59  |
| 2.9.4   | Указания по проведению эксперимента .....                                                 | 60  |
| 2.9.5   | Содержание отчета .....                                                                   | 60  |
| 2.10    | Счетчики .....                                                                            | 61  |
| 2.10.1  | Логические схемы.....                                                                     | 61  |
| 2.10.2  | Схемы электрические соединений.....                                                       | 66  |
| 2.10.3  | Перечень аппаратуры .....                                                                 | 69  |
| 2.10.4  | Указания по проведению эксперимента .....                                                 | 69  |
| 2.10.5  | Содержание отчета .....                                                                   | 70  |
| 2.11    | Контрольные вопросы .....                                                                 | 70  |
| 3       | Цифроаналоговые и аналого-цифровые преобразователи .....                                  | 71  |
| 3.1     | Основные понятия.....                                                                     | 71  |
| 3.2     | Характеристики ЦАП АЦП. ....                                                              | 72  |
| 3.2.1   | Разрешающая способность.....                                                              | 72  |
| 3.2.2   | Нелинейность.....                                                                         | 73  |
| 3.2.3   | Дифференциальная нелинейность .....                                                       | 74  |
| 3.2.4   | Монотонность преобразователя .....                                                        | 76  |
| 3.2.5   | Коэффициент преобразования.....                                                           | 77  |
| 3.2.6   | Относительная погрешность полной шкалы .....                                              | 78  |
| 3.2.7   | Погрешность нуля .....                                                                    | 79  |
| 3.2.8   | Абсолютная погрешность преобразования .....                                               | 80  |
| 3.2.9   | Время установления ЦАП .....                                                              | 80  |
| 3.2.10  | Время преобразования АЦП.....                                                             | 81  |
| 3.3     | Основные структуры цифроаналоговых преобразователей .....                                 | 81  |
| 3.3.1   | ЦАП с переключателями источников тока.....                                                | 82  |
| 3.3.1.1 | ЦАП с двоично-взвешенной матрицей резисторов.....                                         | 83  |
| 3.3.1.2 | ЦАП с матрицей резисторов типа R–2R.....                                                  | 85  |
| 3.3.1.3 | ЦАП с токовыми ключами .....                                                              | 86  |
| 3.3.1.4 | Преимущества и недостатки ЦАП с переключателями тока .....                                | 91  |
| 3.4     | Основные структуры аналого-цифровых преобразователей.....                                 | 93  |
| 3.4.1   | АЦП интегрирующего типа.....                                                              | 94  |
| 3.4.1.1 | АЦП напряжения в частоту .....                                                            | 94  |
| 3.4.1.2 | АЦП с модуляцией длительности импульса (однотактный интегрирующий) .....                  | 95  |
| 3.4.1.3 | Двухтактный интегрирующий АЦП .....                                                       | 96  |
| 3.4.1.4 | Трёхтактный интегрирующий АЦП .....                                                       | 99  |
| 3.4.2   | АЦП со сравнением входного преобразуемого сигнала с дискретными уровнями напряжения ..... | 102 |

|                                                                                                  |     |
|--------------------------------------------------------------------------------------------------|-----|
| 3.4.2.1 АЦП последовательного счета со ступенчатым пилообразным напряжением.....                 | 103 |
| 3.4.2.2 Следящий АЦП .....                                                                       | 104 |
| 3.4.2.3 АЦП параллельного типа.....                                                              | 105 |
| 3.4.2.4 АЦП последовательного приближения .....                                                  | 106 |
| 3.5 Испытание операционного усилителя .....                                                      | 108 |
| 3.5.1 Принцип действия и схема исследуемой цепи .....                                            | 108 |
| 3.5.2 Схемы электрические соединений.....                                                        | 111 |
| 3.5.3 Перечень аппаратуры .....                                                                  | 113 |
| 3.5.4 Указания по проведению эксперимента .....                                                  | 113 |
| 3.5.5 Испытание операционного усилителя.....                                                     | 113 |
| 3.5.6 Испытание компаратора.....                                                                 | 114 |
| 3.6 Испытание цифро-аналогового преобразователя с выходом по току ....                           | 115 |
| 3.6.1 Принцип действия и схема исследуемой цепи .....                                            | 115 |
| 3.6.2 Схемы электрические соединений.....                                                        | 118 |
| 3.6.3 Перечень аппаратуры .....                                                                  | 120 |
| 3.6.4 Указания по проведению эксперимента .....                                                  | 120 |
| 3.7 Испытание цифро-аналогового преобразователя с выходом по напряжению.....                     | 122 |
| 3.7.1 Принцип действия и схема исследуемой цепи .....                                            | 122 |
| 3.7.2 Схемы электрические соединений.....                                                        | 125 |
| 3.7.3 Перечень аппаратуры .....                                                                  | 128 |
| 3.7.4 Указания по проведению эксперимента .....                                                  | 128 |
| 3.8 Испытание аналого-цифрового преобразователя следящего и развёртывающего преобразования ..... | 130 |
| 3.8.1 Принцип действия и схема исследуемой цепи .....                                            | 130 |
| 3.8.2 Схемы электрические соединений.....                                                        | 131 |
| 3.8.3 Работа АЦП развёртывающего преобразования .....                                            | 133 |
| 3.8.4 Работа АЦП следящего преобразования .....                                                  | 133 |
| 3.8.5 Перечень аппаратуры .....                                                                  | 134 |
| 3.8.6 Указания по проведению эксперимента .....                                                  | 135 |
| 3.8.7 Тестирование АЦП развёртывающего преобразования .....                                      | 135 |
| 3.8.8 Тестирование АЦП следящего преобразования .....                                            | 136 |
| Список использованных источников .....                                                           | 137 |

## Введение

Существует множество функциональных преобразований, которые могут быть реализованы только аналоговыми, или только импульсными, или только цифровыми устройствами. Например, для обмена информацией между подвижными объектами можно использовать только электромагнитные волны. Отсюда вытекает потребность в генерировании гармонических колебаний с определенной частотой, которая реализуется с помощью аналоговых устройств. Для формирования строчной и кадровой разверток в мониторах и телевизионных приемниках необходимо использовать импульсные устройства. Если же возникает потребность в создании устройства для выполнения расчетов, то вычислительные операции наиболее просто реализуются с помощью цифровых устройств.

Независимо от применяемого вида системы управления, необходимо знать аналоговые, цифровые, цифро-аналоговые и аналого-цифровые устройства автоматизации. Системы управления технологическими процессами и производствами в зависимости от типа технологического процесса и производства оснащаются такими элементами, как датчики аналоговых величин, усилительные элементы, исполнительные элементы, регуляторы, цифровые логические элементы, а также различные преобразователи. Каждый из этих элементов обладает собственными свойствами, характеристика и сферами применения. Изучение теоретических основ и проведение практических работ, связанных с испытанием различных элементов систем контроля и управления является неотъемлемой частью подготовки специалистов в области автоматизации технологических процессов и производств.

# 1 Аналоговые устройства автоматики

## 1.1 Основные понятия

В аналоговых устройствах входная информация преобразуется в выходную информацию в виде аналоговых сигналов: электрического напряжения, тока, ёмкости, индуктивности, давления сжатого воздуха, жидкости, углов поворота, линейных перемещений и т.п., т.е. в элементе автоматики изменению входной величины соответствует изменение его физического аналога выходной величины. Закон изменения выходной величины зависит от назначения элемента автоматики. Простейшие устройства аналоговой автоматики известны уже более 2000 лет, например поплавковые регуляторы уровня жидкости.

По своему назначению все аналоговые, а также многие цифровые элементы автоматики можно подразделить на следующие группы:

- воспринимающие элементы (датчики) — это преобразователи контролируемых или регулируемых величин в выходные сигналы, удобные для дистанционной передачи и дальнейшей обработки; датчики служат, прежде всего, для контроля за изменением технологических параметров: размеров лесоматериалов, влажности древесины, температуры и давления среды, расхода энергии, сырья и т.д.;

- усилительные элементы представляют собой устройства, в которых осуществляется увеличение мощности управляющего (входного) сигнала за счет энергии вспомогательного (управляемого) источника питания, причем связь между выходным и входным сигналами непрерывная и однозначная;

- исполнительные элементы — это устройства, которые по командному сигналу воздействуют на объект управления, изменяя поток энергии или материала посредством перемещения регулирующего органа;

- релейные элементы представляют собой устройства, в которых непрерывное изменение входной величины вызывает скачкообразное изменение выходной величины; релейные элементы дают возможность при помощи малых

мощностей управлять распространением больших мощностей,

- логические элементы осуществляют определенные логические зависимости между входными и выходными сигналами; используются для построения дискретных систем автоматического контроля, управления, а также для создания различных устройств, блоков цифровой информатики;

- регулирующие и управляющие элементы служат для стабилизации или изменения по соответствующему алгоритму, программе параметров процессов; они включают в себя устройства широкого диапазона, от простейших кнопок управления, простых регуляторов прямого действия до управляющих цифровых вычислительных машин.

## **1.2 Аналоговые устройства на основе электронных элементов**

Развитие электроники и микроэлектроники идёт по пути создания интегрированных элементов и устройств, что привело к созданию интегральных схем (ИС) и устройств управления на их основе. Интегральными называются микросхемы, элементы которых: транзисторы, диоды, резисторы и др. – неразрывно соединены электрически, конструктивно и технологически. Количество элементов в современных ИС может достигать нескольких тысяч и более на одном полупроводниковом кристалле, а сами ИС могут содержать один или более таких кристаллов.

Интегральные схемы классифицируются по нескольким признакам: виду электрических сигналов (аналоговые и цифровые), функциональному назначению, степени интеграции, быстродействию, потребляемой мощности и др. Отдельную группу полупроводниковых устройств образуют оптоэлектронные приборы.

Оптоэлектронные приборы являются приборами, чувствительными к электромагнитному излучению в спектральном диапазоне от инфракрасного до ультрафиолетового, или излучают электромагнитную энергию в том же диапазоне. Оптоэлектронные приборы широко используются для передачи, обработки



и отображения информации, а также в различных устройствах при необходимости гальванической развязки между электрическими цепями, например между схемой управления и силовой частью силового преобразователя электроэнергии. Применение находят следующие виды оптоэлектронных приборов.

1) Светоизлучающий диод (СИД) – это полупроводниковый диод, предназначенный для преобразования электрической энергии в энергию светового излучения. Они в основном применяются для индикации готовности электротехнических устройств к работе, сигнализации о наличии на нем напряжения, аварийных ситуаций и других состояний различных объектов.

2) Инфракрасный излучающий диод (ИК-диод) – это полупроводниковый диод, который при протекании по нему прямого тока излучает электромагнитную энергию в инфракрасном диапазоне. Это излучение не воспринимается человеческим глазом и может регистрироваться лишь фотоприёмником, чувствительным к соответствующей полосе спектра.

Принцип работы, исполнение и основные области применения у ИК-диодов аналогичны СИД. Кроме того, они применяются в устройствах и линиях, требующих оптической связи или гальванической развязки, а также в различных датчиках контроля и автоматики технологических процессов.

3) Фоторезистор – полупроводниковый прибор, сопротивление которого меняется в зависимости от его освещённости.

4) Фотодиод – диод, проводимость которого возникает при воздействии на него излучения в оптическом диапазоне.

5) Фототиристор – прибор, который переходит из одного устойчивого состояния в другое в результате воздействия на него светового потока.

6) Фототранзистор – полупроводниковый прибор, действие которого основано на использовании явления внутреннего эффекта.

7) Оптопара – это оптоэлектронный полупроводниковый прибор, состоящий из излучающего и фотоприёмного элементов, между которыми есть оптическая связь и обеспечена электрическая изоляция (гальваническая развязка). Излучателем в оптопаре может служить СИД, ИК-диод или сверхминиатюрная

лампочка накаливания. В зависимости от вида фотоприёмного элемента различают резисторные, диодные, транзисторные и тиристорные оптопары.

### 1.3 Регуляторы на основе операционного усилителя

Аналоговые элементы и устройства оперируют с непрерывными (аналоговыми) электрическими сигналами. Основным элементом аналоговых устройств управления является операционный усилитель (ОУ), на базе которого создаются различные регуляторы и функциональные преобразователи электрических сигналов.

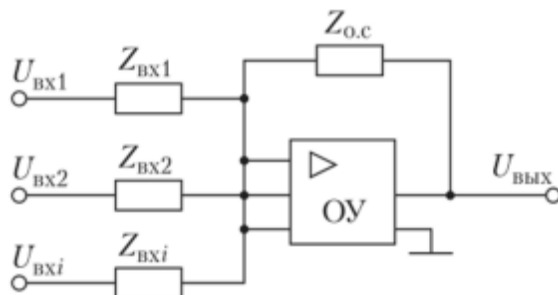


Рисунок 1.1 – Схема операционного усилителя

Операционный усилитель представляет собой усилитель постоянного тока с большим коэффициентом усиления (до тысячи и более), охваченный отрицательной обратной связью. Схема ОУ приведена на рисунке 1.1, где через  $Z_{BX1}, \dots, Z_{BXi}$  обозначены комплексные в общем случае активно-ёмкостные входные сопротивления ОУ, а  $Z_{oc}$  – комплексное сопротивление цепи обратной связи. Операционный усилитель в этом случае осуществляет преобразование входных сигналов  $U_{BXi}$  в соответствии с выражением

$$U_{\text{ВЫХ}} = -Z_{\text{O.C.}} \sum_{i=1}^m \frac{U_{\text{BX}i}}{Z_{\text{BX}i}}, \quad (1.1)$$

где  $m$  – количество входных сигналов.

В простейшем случае, когда на вход ОУ поступает один входной сигнал  $U_{BX}$ , а  $Z_{oc} = R_{oc}$  и  $Z_{BX1} = R_1$ , имеет место следующее преобразование сигнала:

$$U_{\text{ВЫХ}} = -R_{\text{о.с.}} \frac{U_{\text{ВХ}}}{R_1} = k U_{\text{ВХ}}, \quad (1.2)$$

т.е. осуществляется его умножение на коэффициент  $k = \frac{R_{\text{о.с.}}}{R_1}$  и изменение знака на противоположный. При  $R_{\text{о.с.}} = R_1$  ( $k = 1$ ) имеет место так называемое инвертирование входного сигнала по знаку.

Если  $Z_{\text{о.с.}} = R_{\text{о.с.}}$  и  $Z_{\text{ВХ}i} = R_{\text{ВХ}i}$ , то ОУ суммирует подаваемые на него электрические входные сигналы с одновременным умножением их на соответствующий коэффициент  $k_i = \frac{R_{\text{о.с.}}}{R_{\text{ВХ}i}}$ , тогда

$$U_{\text{ВЫХ}} = - \sum_1^m U_{\text{ВХ}i} k_i. \quad (1.3)$$

При включении во входные цепи и цепи обратных связей наряду с резисторами также и конденсаторов ОУ позволяют осуществлять и другие преобразования входных сигналов, необходимые для получения нужных управляющих воздействий в схемах управления и автоматики. Такие схемы получили название регуляторов. В таблице 1.1 приведены некоторые распространенные схемы и характеристики регуляторов с использованием ОУ.

Пропорциональный П-регулятор (первая строка таблицы 1.1) осуществляет пропорциональное преобразование входного сигнала с коэффициентом  $k = \frac{R_{\text{о.с.}}}{R_1}$  и инвертированием знака входного сигнала. В столбце 5 таблицы 1.1 показана зависимость изменения во времени выходного сигнала П-регулятора при подаче на него ступенчатого входного сигнала в момент времени  $t_0$ , называемая переходной функцией.

Схемы и характеристики интегрального И-регулятора, дифференциального Д-регулятора, апериодического А-регулятора, пропорционально-интегрального (ПИ), пропорционально-дифференциального (ПД) и пропорционально-интегрально-дифференциального (ПИД) регуляторов также приведены в таблице 1.1.

Операционные усилители широко используются также в схемах компараторов, формирователей импульсов, генераторов электрических сигналов, ограничителей, усилителей и во многих других устройствах.

Таблица 1.1 – Схемы регуляторов

| Тип регулятора | Схема | Вид преобразования                                                                                                           | Параметры регулятора                                                    | Переходная функция |
|----------------|-------|------------------------------------------------------------------------------------------------------------------------------|-------------------------------------------------------------------------|--------------------|
| П              |       | $U_{\text{вых}} = k U_{\text{вх}}$                                                                                           | $k = \frac{R_{0.с}}{R_1}$                                               |                    |
| И              |       | $U_{\text{вых}} = \frac{1}{T} \int U_{\text{вх}} dt$                                                                         | $T = R_1 C_{0.с}$                                                       |                    |
| Д              |       | $U_{\text{вых}} = T \frac{dU_{\text{вх}}}{dt}$                                                                               | $T = R_{0.с} C_1$                                                       |                    |
| А              |       | $U_{\text{вых}} = k U_{\text{вх}} + \frac{1}{T} \int U_{\text{вх}} dt$                                                       | $k = \frac{R_{0.с}}{R_1}$<br>$T = R_{0.с} C_{0.с}$                      |                    |
| ПИ             |       | $U_{\text{вых}} = k (U_{\text{вх}} + \frac{1}{T} \int U_{\text{вх}} dt)$                                                     | $k = \frac{R_{0.с}}{R_1}$<br>$T = R_{0.с} C_{0.с}$                      |                    |
| ПД             |       | $U_{\text{вых}} = k (U_{\text{вх}} + T \frac{dU_{\text{вх}}}{dt})$                                                           | $k = \frac{R_{0.с}}{R_1}$<br>$T = R_1 C_1$                              |                    |
| ПИД            |       | $U_{\text{вых}} = k (U_{\text{вх}} (1 + \frac{T_2}{T_1}) + T \frac{dU_{\text{вх}}}{dt} + \frac{1}{T} \int U_{\text{вх}} dt)$ | $k = \frac{R_{0.с}}{R_1}$<br>$T_1 = R_{0.с} C_{0.с}$<br>$T_2 = R_1 C_1$ |                    |

Примером реализации серийных аналоговых средств управления и их функций явилась разработка унифицированной блочной системы регулирования (УБСР) в виде серии УБСР-А (на обычных элементах электроники) и затем серии УБСР-АИ (на интегральных микросхемах), которая предназначалась главным образом для применения в схемах автоматики. Функциональные преобразователи, входящие в состав УБСР-АИ, позволяют возводить в квадрат и извлекать квадратный корень из входного сигнала, умножать и делить входные аналоговые сигналы, выделять модуль сигнала, формировать различные нели-

нейные зависимости между входным и выходным сигналами. Эти преобразователи также реализованы на базе одного или нескольких ОУ.

Помимо этого, в состав УБСР-АИ входят командные (задающие) устройства, задатчики интенсивности скорости, датчики тока и напряжения, устройства согласования, ячейки гальванической развязки и фильтров.

## **2 Цифровые устройства автоматики**

### **2.1 Виды цифровых устройств**

Цифровые элементы автоматики появились сравнительно недавно. Одним из первых распространенных цифровых устройств автоматики стал телеграфный аппарат, в котором входная буквенно-числовая информация преобразуется в цифровой код чередования электрических импульсов, который передается по проводным линиям к приемнику дешифратора кода.

В цифровых элементах автоматики происходит изменение не аналоговых сигналов, а структур, последовательностей электрических импульсов («1» и «0») цифровых двоичных, восьмеричных, двоично-десятичных и других кодов. Цифровые системы автоматики способны решать очень сложные задачи автоматизации, недоступные аналоговым системам автоматики.

### **2.2 Блок испытания цифровых устройств**

Блок испытания цифровых устройств включает:

- 1) Источник питания +5 В /1 А с защитой от перегрузок и коротких замыканий.
- 2) Индикатор логических уровней.
- 3) Источники логических сигналов ТТЛ.
- 4) Наборное поле с разводкой шин питания.

Образ лицевой панели блока испытания цифровых устройств приведен на

рисунке 2.1.

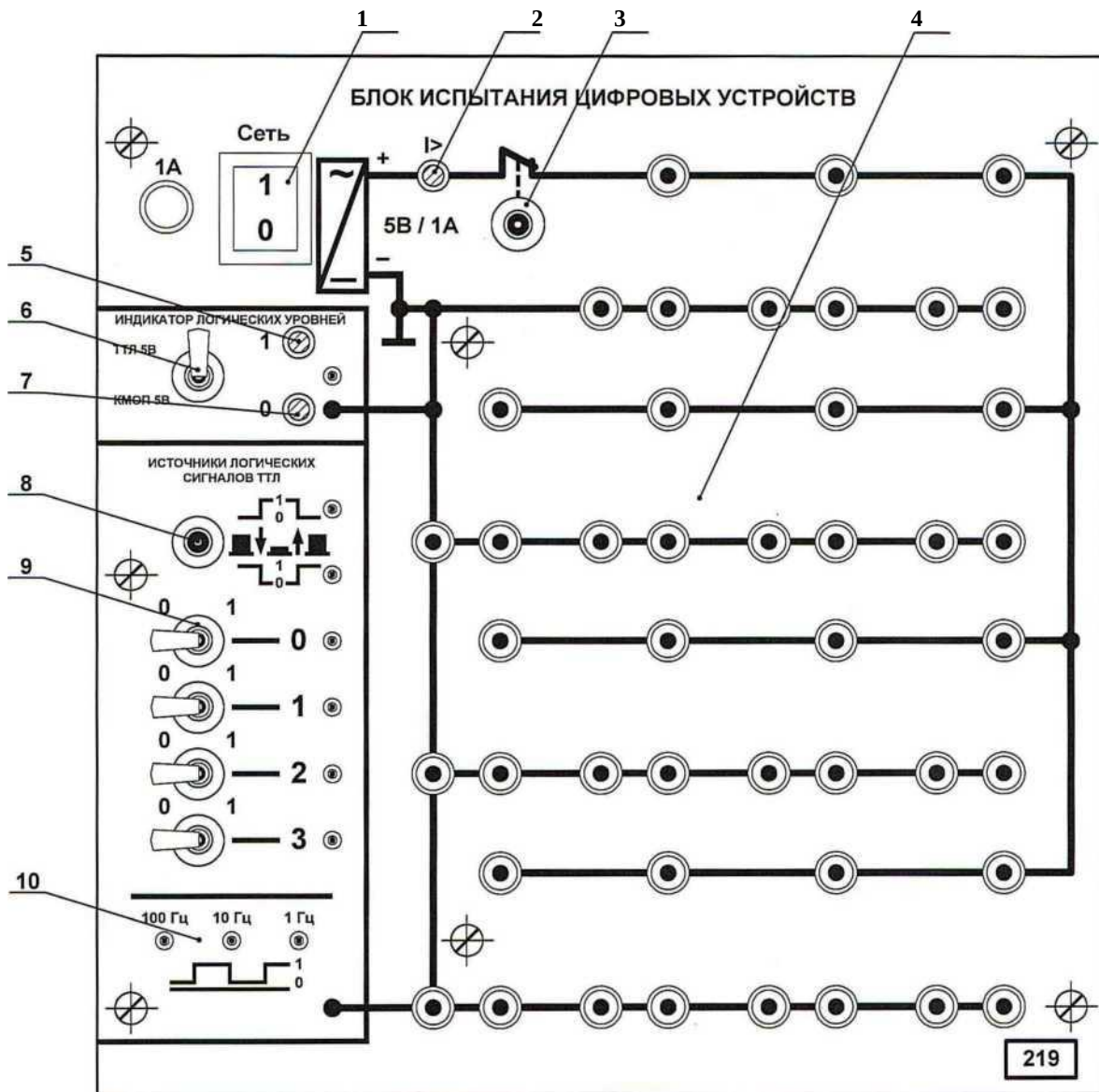


Рисунок 2.1 – Образ лицевой панели блока испытания цифровых устройств

### 2.2.1 Источник питания

Источник питания подает напряжения +5 В на индикатор логических уровней, источники логических сигналов ТТЛ и гнезда наборного поля. Установка миниблока в гнезда наборного поля автоматически подключает миниблок к общим шинам питания блока испытания цифровых устройств. При этом сборка логической цепи сводится к соединению выходов и входов логических элементов, источников и индикаторов логических сигналов, уже имеющих общую цепь питания.

Сборку цепей необходимо выполнять при отключенном питании блока испытания цифровых устройств, т. е. при отключенном выключателе 1 («Сеть»). Включать выключатель 1 («Сеть») следует только после сборки и проверки цепи. Если ток нагрузки источника питания превысит от 1,3 до 1,5 А или произойдет короткое замыкание, напряжение питания будет отключено и сработает индикатор перегрузки 2. Если после устранения причины перегрузки питание не восстановится автоматически, т. е. не погаснет индикатор 2, то необходимо нажать и отпустить кнопку 3.

### 2.2.2 Индикатор логических уровней

Индикатор логических уровней отображает состояние подключенного к его входу логического сигнала. Для подключения индикатора достаточно одного провода, т. к. он имеет общую цепь питания с остальными частями блока испытания цифровых устройств. Свечение красного светодиода 5 указывает, что входной сигнал соответствует уровню логической 1 (от 2 до 5 В для элементов ТТЛ или от 3,5 до 5 В для элементов КМОП). Зеленый светодиод 7 соответствует уровню логического 0 (от 0 до 0,8 В для элементов ТТЛ или от 0 до 1,5 В для элементов КМОП). Если светодиоды не светятся, уровень логического сигнала не соответствует ни 0, ни 1. Свечение обоих светодиодов свидетельствует о постоянном переключении сигнала между уровнями 0 и 1. Пороги срабатывания индикаторов (ТТЛ/КМОП) определяются положением переключателя 6.

### 2.2.3 Источники логических сигналов ТТЛ

Логические сигналы на выходах источников 8, 9 и 10 соответствуют уровням ТТЛ элементов. Источники логических сигналов имеют общую цепь питания с наборным полем и индикатором логических уровней. Поэтому для их подключения достаточно использовать один провод, соединяющий выход источника с входами логических элементов.

Кнопка 8 управляет двумя логическими сигналами, переключающимися в противофазе. Специальные цепи устраняютдребезг механических контактов

кнопки, поэтому данные сигналы необходимо использовать для надежного управления последовательными схемами (триггерами, счетчиками и т. п.).

Группа четырех тумблеров 9 предназначена для задания статических логических сигналов и не имеет цепей устранениядребезга контактов.

Генератор 10 вырабатывает импульсы с частотами 100, 10 и 1 Гц и скважностью 0,5.

#### 2.2.4 Набор миниблоков

Общий вид спереди набора миниблоков приведен на рисунке 2.2.

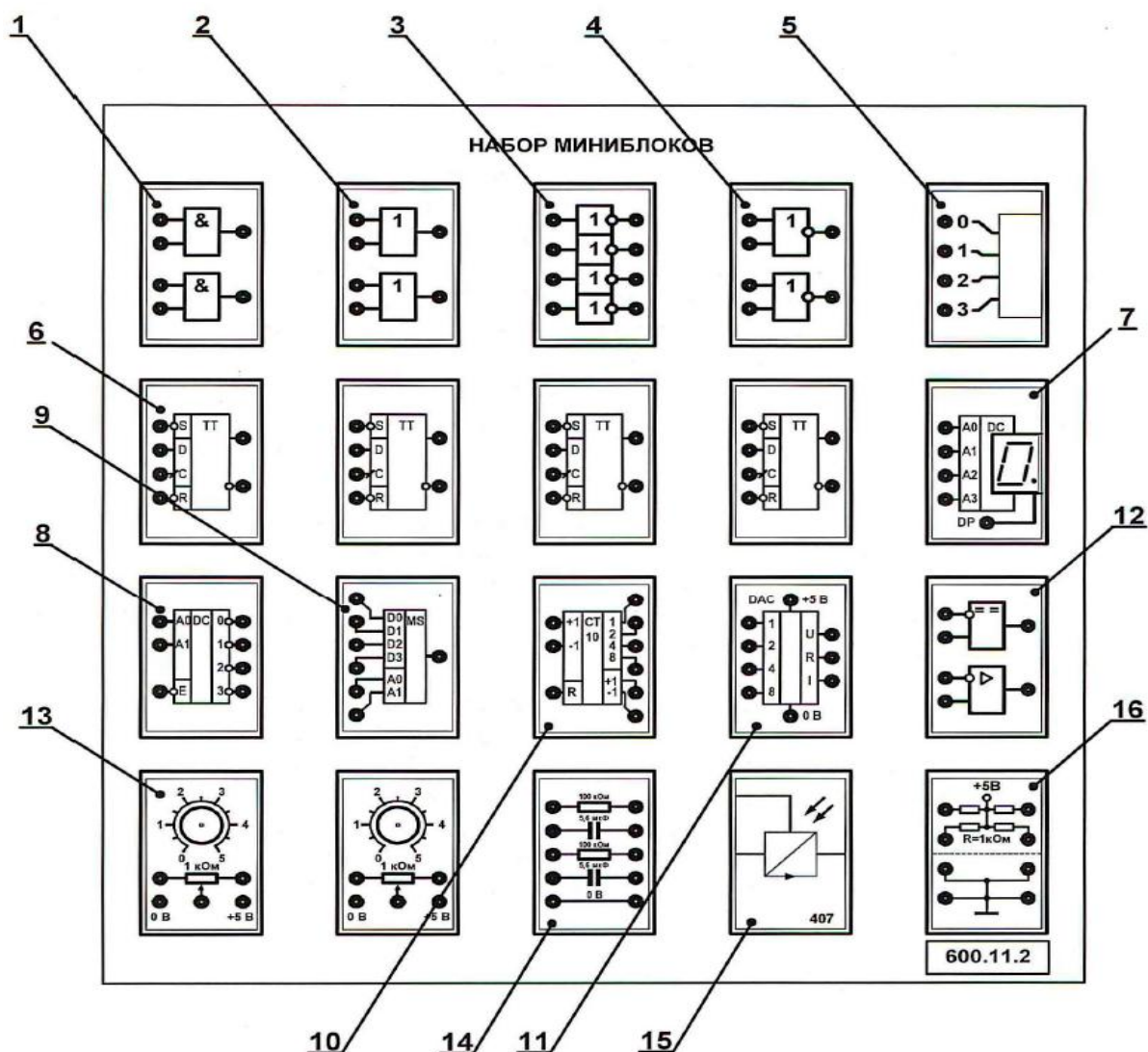


Рисунок 2.2 – Общий вид спереди набора миниблоков

Позициями на рисунке 2.2 обозначены:



1 – Миниблок, содержащий два логических элемента И. Микросхема КР1533ЛИ1 (74ALS08);

2 – Миниблок, содержащий два логических элемента ИЛИ. Микросхема КР1533ЛЛ1 (74ALS32);

3 – Миниблок, содержащий четыре логических элемента НЕ. Микросхема КР1533ЛН1 (74ALS04);

4 – Миниблок, содержащий два логических элемента ИЛИ-НЕ. Микросхема КР1533ЛЕ1 (74ALS02);

5 – Миниблок, содержащий индикатор логических уровней со светодиодами (КР1533ЛА9, 74ALS03). Свечение индикатора соответствует логической 1 на соответствующем входе миниблока.

6 – Миниблок, содержащий D триггер (4 шт.). Микросхема КР1533ТМ2 (74ALS74).

7 – Миниблок, содержащий семисегментный индикатор с двоично-десятичным дешифратором (CD4511). При подаче на вход дешифратора кодов, соответствующих числам от  $1020_2$  до  $1111_2$  (в десятичной системе – от  $10_{10}$  до  $15_{10}$ ), все сегменты индикатора отключаются. Для включения десятичной точки на вход DP необходимо подать +5 В;

8 – Миниблок, содержащий декодер/демультиплексор. Микросхема КР1533ИД14 (74ALS139);

9 – Миниблок, содержащий мультиплексор. Микросхема КР1533КП2 (74ALS153);

10 – Миниблок, содержащий двоично-десятичный реверсивный счетчик. Микросхема КР1533ИЕ6 (74ALS192);

11 – Миниблок, содержащий цифро-аналоговый преобразователь (ЦАП). Микросхема TLC7524. Из 8 двоичных разрядов ЦАП используются 4 старших;

12 – Миниблок, содержащий компаратор с гистерезисом и операционный усилитель. Микросхема МС33202 (или аналог);

13 – Миниблок с переменным резистором 1 кОм. На лицевую панель миниблока выведены клеммы, подключенные к шинам питания «0 В» и «+5 В»;

14 – Миниблок, содержащий два резистора с  $R=100$  кОм и два конденсатора  $C=5,6$  мкФ. Клеммы «0 В» подключены к общему проводу источника питания;

15 – Датчик освещенности. Выходное напряжение датчика пропорционально его освещенности;

16 –Миниблок, содержащий цепи подключения входов микросхем к шинам питания.

## 2.3 Тестирование базовых логических элементов

### 2.3.1 Логические схемы

Целью эксперимента является тестирование стандартных ТТЛ элементов, реализующих логические функции.

Возможны 4 варианта логических функций одной переменной  $y = f x$  (таблица 2.1).

Таблица 2.1

| Значения аргумента $x$ | Значение функции        |                            |                           |                         |
|------------------------|-------------------------|----------------------------|---------------------------|-------------------------|
|                        | Константа 0<br>$f_0(x)$ | Повторение $x$<br>$f_1(x)$ | Отрицание $x$<br>$f_2(x)$ | Константа 1<br>$f_3(x)$ |
| 0                      | 0                       | 0                          | 1                         | 1                       |
| 1                      | 0                       | 1                          | 0                         | 1                       |

Из приведенных в таблице функций практический интерес представляет функция  $y = f_2 x = \bar{x}$  – отрицание  $x$  (инверсия  $x$ , «не  $x$ »). Данную функцию реализует миниблок 3 (рисунок 2.2), содержащий четыре логических элемента. Обозначение элемента НЕ приведено на рисунке 2.3.



Рисунок 2.3 – Элемент НЕ

Инверсию обозначает окружность около выхода логического элемента.

Возможны 16 вариантов логических функций двух переменных  $y = f(x_0, x_1)$  (приведены в таблице 2.2).

Таблица 2.2

| Аргументы        |       | Функции $f(x_0, x_1)$               |       |       |       |       |       |       |       |       |       |          |          |          |          |          |          |
|------------------|-------|-------------------------------------|-------|-------|-------|-------|-------|-------|-------|-------|-------|----------|----------|----------|----------|----------|----------|
| $x_0$            | $x_1$ | $f_0$                               | $f_1$ | $f_2$ | $f_3$ | $f_4$ | $f_5$ | $f_6$ | $f_7$ | $f_8$ | $f_9$ | $f_{10}$ | $f_{11}$ | $f_{12}$ | $f_{13}$ | $f_{14}$ | $f_{15}$ |
| 0                | 0     | 0                                   | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 1     | 1     | 1        | 1        | 1        | 1        | 1        | 1        |
| 0                | 1     | 0                                   | 0     | 0     | 0     | 1     | 1     | 1     | 1     | 0     | 0     | 0        | 0        | 1        | 1        | 1        | 1        |
| 1                | 0     | 0                                   | 0     | 1     | 1     | 0     | 0     | 1     | 1     | 0     | 0     | 1        | 1        | 0        | 0        | 1        | 1        |
| 1                | 1     | 0                                   | 1     | 0     | 1     | 0     | 1     | 0     | 1     | 0     | 1     | 0        | 1        | 0        | 1        | 0        | 1        |
| Название функции |       | Константа 0                         |       |       |       |       |       |       |       |       |       |          |          |          |          |          |          |
|                  |       | Конъюнкция (И)                      |       |       |       |       |       |       |       |       |       |          |          |          |          |          |          |
|                  |       |                                     |       |       |       |       |       |       |       |       |       |          |          |          |          |          |          |
|                  |       |                                     |       |       |       |       |       |       |       |       |       |          |          |          |          |          |          |
|                  |       |                                     |       |       |       |       |       |       |       |       |       |          |          |          |          |          |          |
|                  |       |                                     |       |       |       |       |       |       |       |       |       |          |          |          |          |          |          |
|                  |       | Неравнозначность (Исключающее ИЛИ)  |       |       |       |       |       |       |       |       |       |          |          |          |          |          |          |
|                  |       | Дизъюнкция (ИЛИ)                    |       |       |       |       |       |       |       |       |       |          |          |          |          |          |          |
|                  |       | Стрелка Пирса (ИЛИ-НЕ)              |       |       |       |       |       |       |       |       |       |          |          |          |          |          |          |
|                  |       | Равнозначность (Исключающее ИЛИ-НЕ) |       |       |       |       |       |       |       |       |       |          |          |          |          |          |          |
|                  |       |                                     |       |       |       |       |       |       |       |       |       |          |          |          |          |          |          |
|                  |       |                                     |       |       |       |       |       |       |       |       |       |          |          |          |          |          |          |
|                  |       |                                     |       |       |       |       |       |       |       |       |       |          |          |          |          |          |          |
|                  |       | Штрих Шеффера (И-НЕ)                |       |       |       |       |       |       |       |       |       |          |          |          |          |          |          |
|                  |       | Константа 1                         |       |       |       |       |       |       |       |       |       |          |          |          |          |          |          |

В комплект миниблоков включены элементы, реализующие следующие функции двух переменных:

- 1) Конъюнкция (логическое умножение, логическое И)

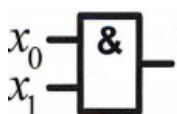
$$y = f_1(x_0, x_1) = x_0 \cdot x_1$$


Рисунок 2.4

- 2) Дизъюнкция (логическое сложение, логическое ИЛИ)

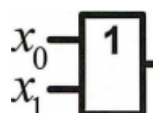
$$y = f_7(x_0, x_1) = x_0 \vee x_1$$


Рисунок 2.5

3) Функция ИЛИ-НЕ (стрелка Пирса, отрицание ИЛИ)

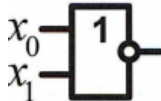
$$y = f_8 x_0, x_1 = \overline{x_0 \vee x_1}$$


Рисунок 2.6

### 2.3.2 Схемы электрические соединений

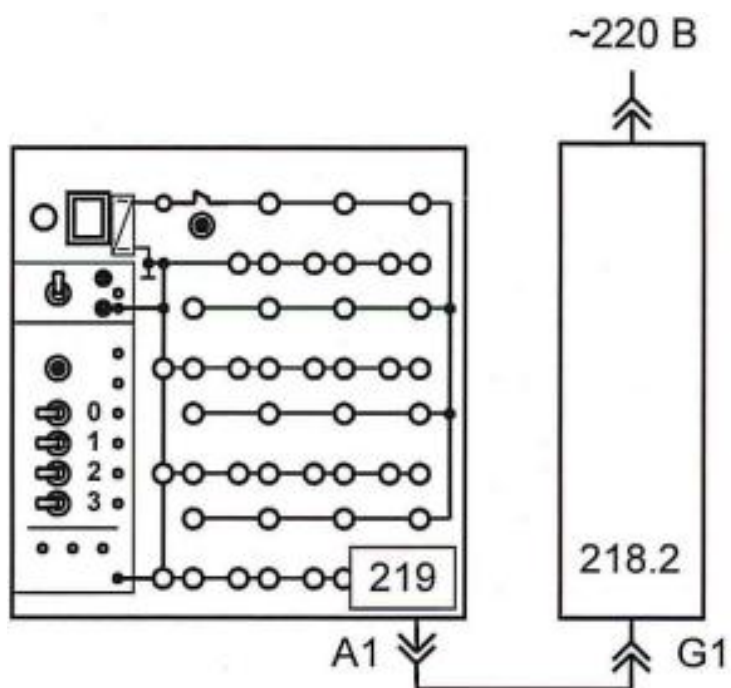


Рисунок 2.7 – Схема электропитания блока испытания цифровых устройств

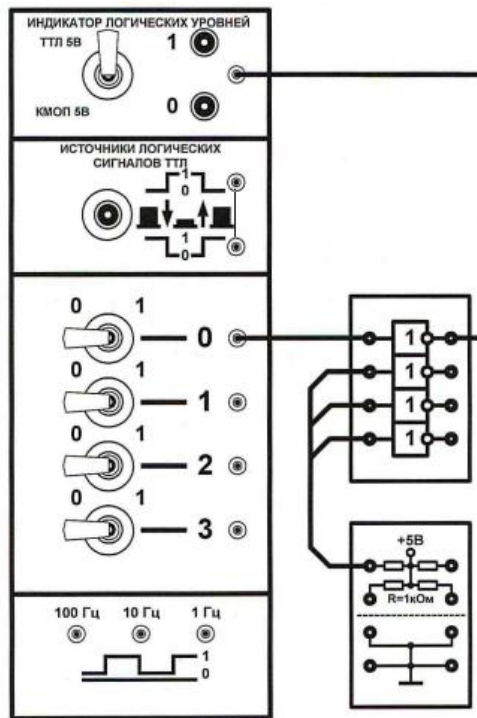


Рисунок 2.8 – Схема для тестирования элемента с одним входом (элемент НЕ) на наборном поле блока испытания цифровых устройств А1

Входы трех неиспользуемых элементов миниблока подключают к одной из шин питания (на рисунке 2.8 +5 В).

Входной сигнал логического элемента ( $x$ ) задают тумблером 0.

Состояние выхода логического элемента определяют по индикатору логических уровней.

Переключатель индикатора логических уровней устанавливают в положение «ТТЛ 5 В».

Входы второго неиспользуемого элемента подключают к одной из шин питания (на рисунке к общему проводу).

Входной сигнал логического элемента ( $x$ ) задают тумблерами 0 ( $x_0$ ) и 1 ( $x_1$ ).

Состояние выхода логического элемента  $y = f x_0, x_1$  определяют по индикатору логических уровней.

Переключатель индикатора логических уровней устанавливают в положение «ТТЛ 5 В».

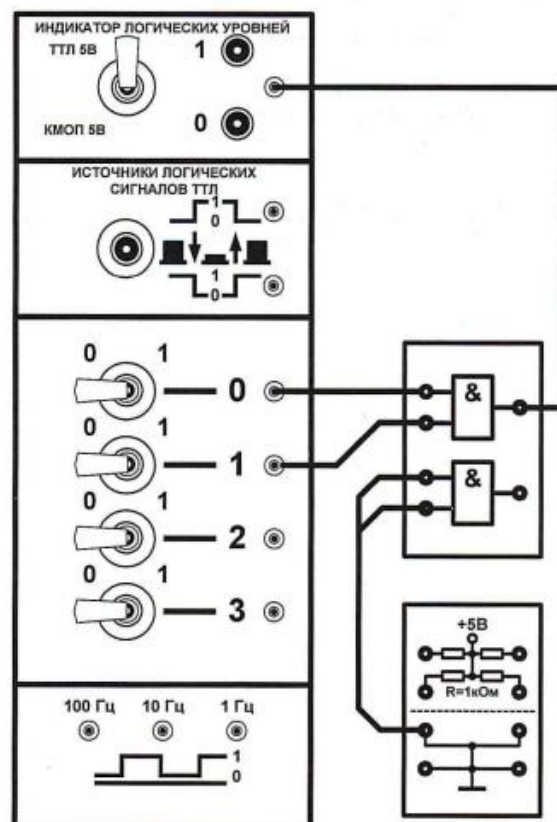


Рисунок 2.9 – Схема для тестирования любых элементов с двумя входами на наборном поле блока испытания цифровых устройств А1

### 2.3.3 Проведение эксперимента

Таблица 2.3 – Перечень аппаратуры

| Обозначение | Наименование                      | Тип      | Параметры                                                     |
|-------------|-----------------------------------|----------|---------------------------------------------------------------|
| G1          | Однофазный источник питания       | 218.2    | ~220 В / 16 А                                                 |
| A1          | Блок испытания цифровых устройств | 219      | Индикаторы и источники логических сигналов. Питание +5 В, 1 А |
|             | Набор цифровых миниблоков         | 600.11.2 | 20 миниблоков                                                 |

Убедитесь, что устройства, используемые в эксперименте, отключены от сети электропитания.

Соедините аппаратуру в соответствии со схемой электропитания.

Соберите исследуемую логическую цепь на наборном поле блока испытания цифровых устройств А1.

Включите устройство защитного отключения и автоматический выключатель в однофазном источнике питания G1.

Включите выключатель «СЕТЬ» блока испытания цифровых устройств А1.

Протестируйте работу логической схемы. При необходимости изменения исследуемой схемы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1, измените схему, включите выключатель «СЕТЬ».

По результатам тестирования заполните таблицы истинности для каждого исследованного элемента.

Таблица 2.4 – Таблица результатов для элемента НЕ

| $x$           | 0 | 1 |
|---------------|---|---|
| $y = \bar{x}$ |   |   |

Таблица 2.5 – Таблица результатов для элементов, реализующих логические функции двух переменных

| $x_0$             | 0 | 1 | 0 | 1 |
|-------------------|---|---|---|---|
| $x_1$             | 0 | 0 | 1 | 1 |
| $y = f(x_0, x_1)$ |   |   |   |   |

По завершении работы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1 и автоматический выключатель в однофазном источнике питания G1.

#### 2.3.4 Содержание отчета

- 1) Название работы.
- 2) Цель и задачи работы.
- 3) Результаты работы в виде таблицы и графиков исследования датчика.
- 4) Выводы о проделанной работе.

## 2.4 Комбинационный узел на основе базовых логических элементов для реализации произвольной логической функции

### 2.4.1 Логическая схема исследуемой цепи

Целью эксперимента является составление и тестирование комбинационного узла на основе базовых логических элементов, реализующего заданную логическую функцию.

Пусть, например, необходимо составить узел, реализующий функцию

$$y = (x_0 \vee x_1) \cdot x_2 \vee x_3. \quad (2.1)$$

Этой функции соответствуют изображенные на рисунке 2.10 последовательность вычисления и логическая схема.

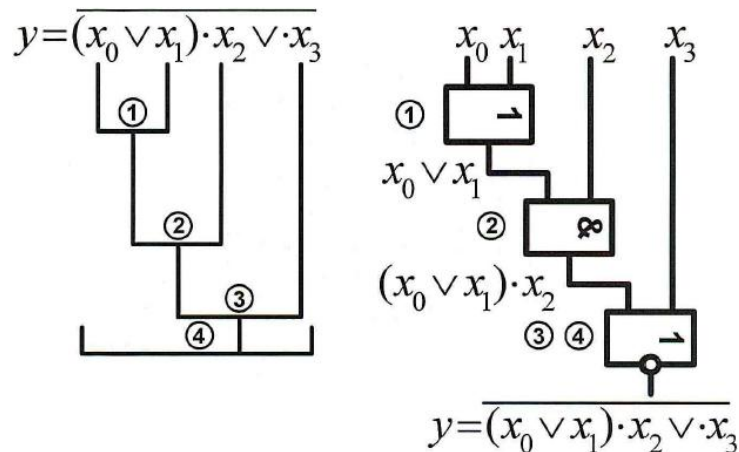


Рисунок 2.10

Операция дизъюнкция (ИЛИ)  $x_0$  и  $x_1$  выполняется элементом ИЛИ (1).

Операция конъюнкция (И) выражения в скобках  $(x_0 \vee x_1)$  (1) и переменной  $x_2$  выполняется элементом И (2).

Операция дизъюнкция (ИЛИ) выражения  $(x_0 \vee x_1) \cdot x_2$  и переменной  $x_3$ , с



инверсией результата выполняются элементом ИЛИ-НЕ, совмещающим операции (3) и (4).

В общепринятом начертании логическая схема, реализующая заданную логическую функцию, имеет вид, показанный на рисунке 2.11.

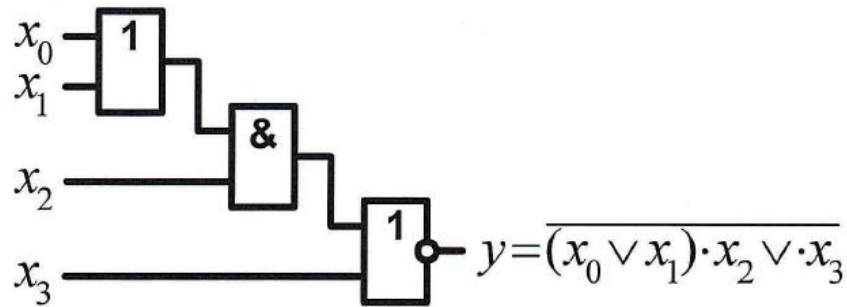


Рисунок 2.11

Аналогично составляется логическая схема, реализующая любую другую логическую функцию.

#### 2.4.2 Схема электрическая соединений

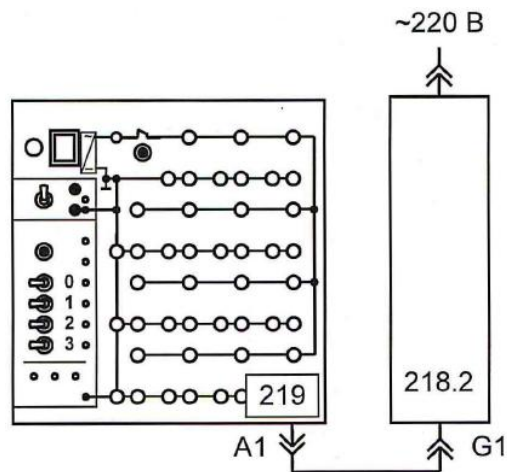


Рисунок 2.12 – Схема электропитания блока испытания цифровых устройств

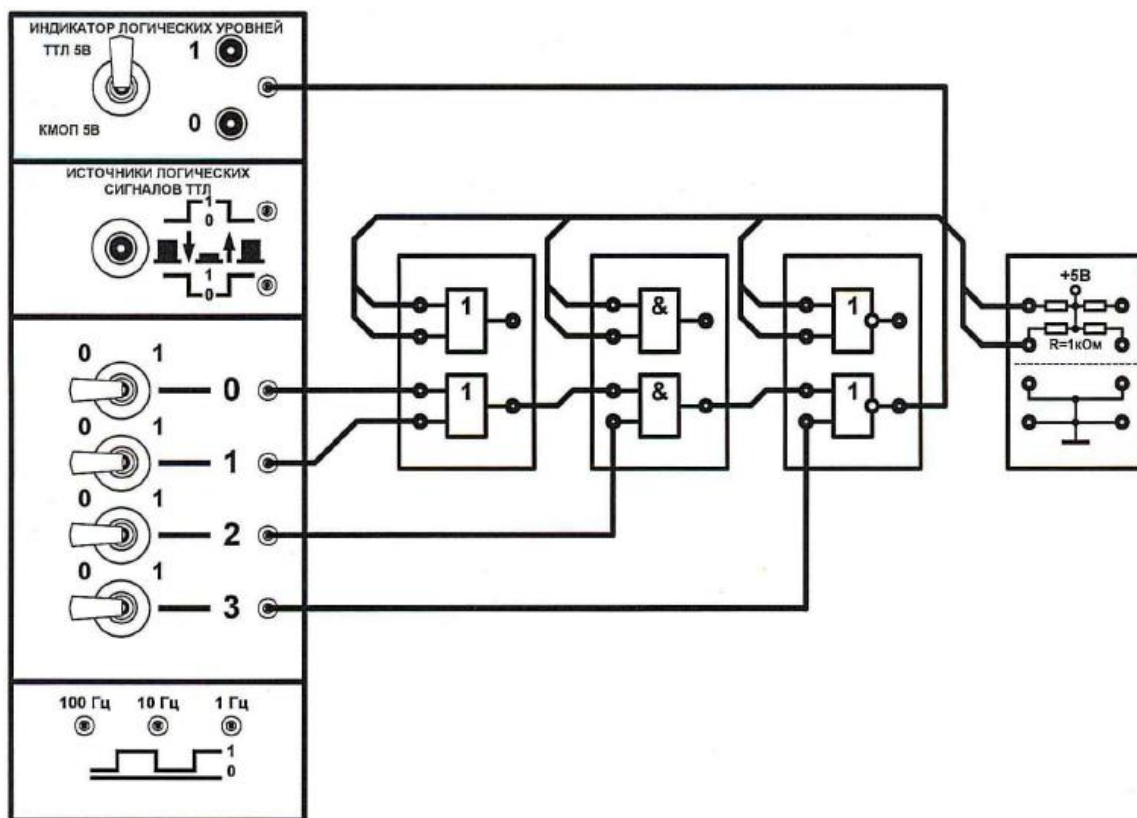


Рисунок 2.13 – Схема для тестирования комбинационного узла на наборном поле блока испытания цифровых устройств А1.

Входные сигналы логической функции  $x_0, x_1, x_2, x_3$  задают тумблерами 0, 1, 2 и 3, с номерами, соответствующими индексам переменных. Значение логической функции на выходе цепи  $y = f(x_0, x_1, x_2, x_3) = \overline{x_0 \vee x_1 \cdot x_2 \vee x_4}$  определяют по индикатору логических уровней. Переключатель индикатора логических уровней устанавливают в положение «ТТЛ 5 В». Входы неиспользуемых элементов подключают к шинам питания (на рисунке к +5 В).

Таблица 2.6 – Перечень аппаратуры

| Обозначение | Наименование                      | Тип      | Параметры                                                    |
|-------------|-----------------------------------|----------|--------------------------------------------------------------|
| G1          | Однофазный источник питания       | 218.2    | ~220В /16А                                                   |
| A1          | Блок испытания цифровых устройств | 219      | Индикаторы и источники логических сигналов. Питание +5 В/ 1А |
|             | Набор цифровых миниблоков         | 600.11.2 | 20 миниблоков                                                |

### 2.4.3 Проведение эксперимента

Убедитесь, что устройства, используемые в эксперименте, отключены от сети электропитания.

Соедините аппаратуру в соответствии со схемой электропитания.

Соберите исследуемую логическую цепь на наборном поле блока испытания цифровых устройств А1.

Включите устройство защитного отключения и автоматический выключатель в однофазном источнике питания G1.

Включите выключатель «СЕТЬ» блока испытания цифровых устройств А1.

Протестируйте работу логической схемы. При необходимости изменения исследуемой схемы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1, измените схему, включите выключатель «СЕТЬ».

По результатам тестирования заполните таблицу 2.7 истинности для заданной логической функции.

Таблица 2.7

|                             |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |
|-----------------------------|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| $x_0$                       | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 |
| $x_1$                       | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 |
| $x_2$                       | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 |
| $x_3$                       | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| $y = f(x_0, x_1, x_2, x_3)$ |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |

По завершении работы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1 и автоматический выключатель в однофазном источнике питания G1.

### 2.4.4 Содержание отчета

- 1) Название работы.
- 2) Цель и задачи работы.
- 3) Результаты работы в виде таблицы и графиков исследования датчика.
- 4) Выводы о проделанной работе.

## 2.5 Комбинационные узлы на основе базовых логических элементов для экспериментального подтверждения законов алгебры логики

### 2.5.1 Логические схемы

Целью эксперимента является составление и тестирование комбинационных узлов на основе базовых логических элементов, реализующих заданные логические функции законов алгебры логики.

Поскольку законы имеют вид равенств, в ходе эксперимента, отдельно собирают узлы, реализующие логические функции левой и правой частей равенства.

Экспериментально заполняют таблицы 2.8 – 2.16 истинности логических функций левой и правой части равенства. Сравнивая эти таблицы, убеждаются в справедливости равенства.

Таблица 2.8 – Переместительный закон

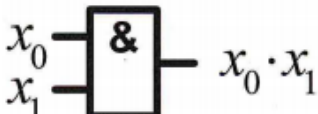
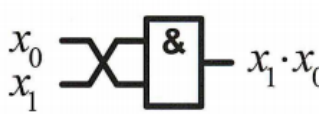
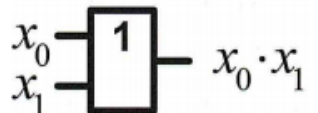
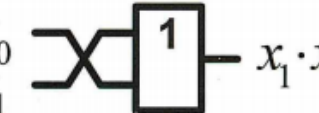
|            | Аналитическое выражение         | Логическая схема                                                                    |                                                                                       |
|------------|---------------------------------|-------------------------------------------------------------------------------------|---------------------------------------------------------------------------------------|
|            |                                 | Левая часть равенства                                                               | Правая часть равенства                                                                |
| Конъюнкция | $x_0 \cdot x_1 = x_1 \cdot x_0$ |  |  |
| Дизъюнкция | $x_0 \vee x_1 = x_1 \vee x_0$   |  |  |

Таблица 2.9 – Сочетательный закон

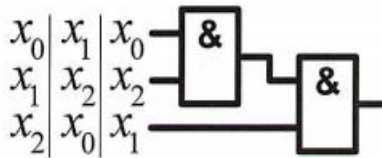
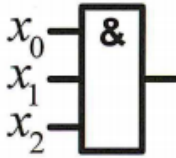
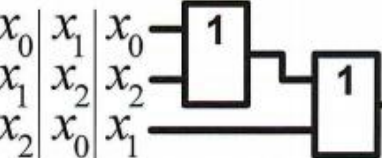
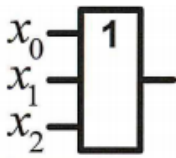
|            | Аналитическое выражение                                                                                           | Логическая схема                                                                   |                                                                                     |
|------------|-------------------------------------------------------------------------------------------------------------------|------------------------------------------------------------------------------------|-------------------------------------------------------------------------------------|
|            |                                                                                                                   | Левая часть равенства                                                              | Правая часть равенства                                                              |
| Конъюнкция | $(x_0 \cdot x_1) \cdot x_2 = x_0 \cdot (x_1 \cdot x_2) =$ $= (x_0 \cdot x_2) \cdot x_1 = x_0 \cdot x_1 \cdot x_2$ |  |  |
| Дизъюнкция | $(x_0 \vee x_1) \vee x_2 = x_0 \vee (x_1 \vee x_2) =$ $= (x_0 \vee x_2) \vee x_1 = x_0 \vee x_1 \vee x_2$         |  |  |

Таблица 2.10 – Распределительный закон

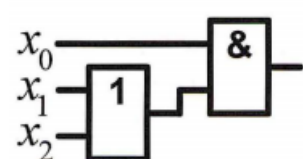
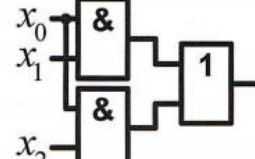
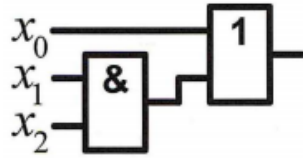
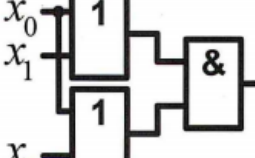
|            | Аналитическое выражение                                              | Логическая схема                                                                    |                                                                                       |
|------------|----------------------------------------------------------------------|-------------------------------------------------------------------------------------|---------------------------------------------------------------------------------------|
|            |                                                                      | Левая часть равенства                                                               | Правая часть равенства                                                                |
| Конъюнкция | $x_0 \cdot (x_1 \vee x_2) =$ $= x_0 \cdot x_1 \vee x_0 \cdot x_2$    |   |   |
| Дизъюнкция | $x_0 \vee (x_1 \cdot x_2) =$ $= (x_0 \vee x_1) \cdot (x_0 \vee x_2)$ |  |  |

Таблица 2.11 – Закон инверсии (закон де Моргана)

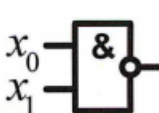
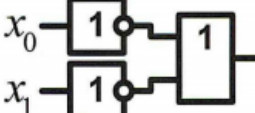
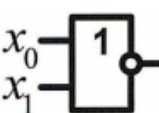
|            | Аналитическое выражение                   | Логическая схема                                                                    |                                                                                       |
|------------|-------------------------------------------|-------------------------------------------------------------------------------------|---------------------------------------------------------------------------------------|
|            |                                           | Левая часть равенства                                                               | Правая часть равенства                                                                |
| Конъюнкция | $x_0 \cdot x_1 = \overline{x_0 \vee x_1}$ |  |  |
| Дизъюнкция | $x_0 \vee x_1 = \overline{x_0 \cdot x_1}$ |  |  |

Таблица 2.12 – Закон повторения

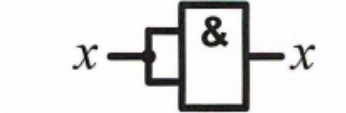
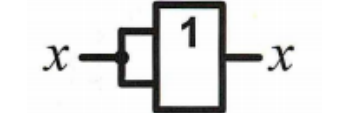
|            | Аналитическое выражение                     | Логическая схема                                                                   |
|------------|---------------------------------------------|------------------------------------------------------------------------------------|
| Конъюнкция | $x \cdot x \cdot x \cdot \dots \cdot x = x$ |  |
| Дизъюнкция | $x \vee x \vee \dots \vee x = x$            |  |

Таблица 2.13 – Закон двойного отрицания

| Аналитическое выражение       | Логическая схема                                                                    |
|-------------------------------|-------------------------------------------------------------------------------------|
| $x = \overline{\overline{x}}$ |  |

Таблица 2.14 – Закон склеивания

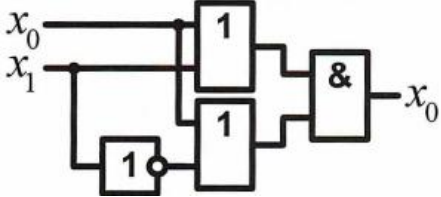
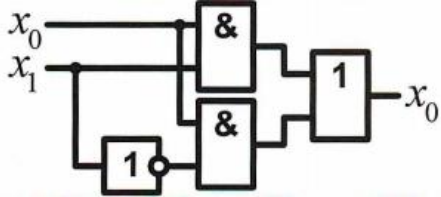
|            | Аналитическое выражение                   | Логическая схема                                                                     |
|------------|-------------------------------------------|--------------------------------------------------------------------------------------|
| Конъюнкция | $(x_0 \vee x_1) \cdot x_0 \vee x_1 = x_0$ |  |
| Дизъюнкция | $x_0 \cdot x_1 \vee x_0 \cdot x_1 = x_0$  |  |

Таблица 2.15 – Законы поглощения

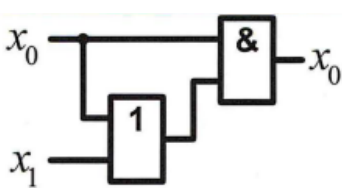
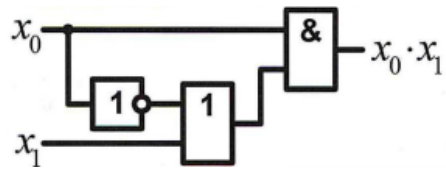
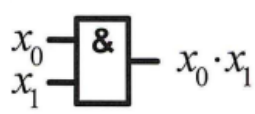
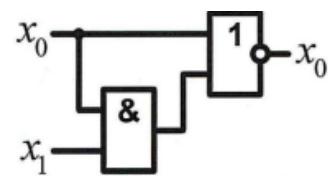
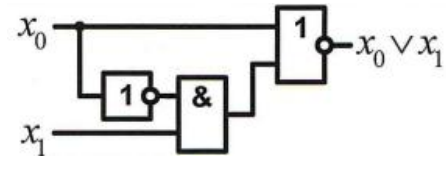
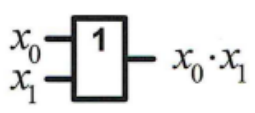
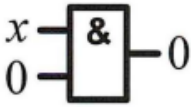
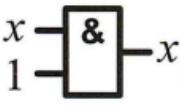
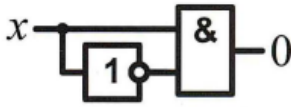
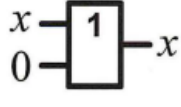
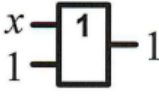
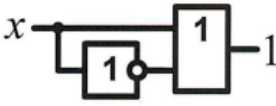
| Аналитическое выражение                  | Логическая схема                                                                     |                                                                                       |
|------------------------------------------|--------------------------------------------------------------------------------------|---------------------------------------------------------------------------------------|
|                                          | Левая часть равенства                                                                | Правая часть равенства                                                                |
| $x_0 \cdot x_0 \vee x_1 = x_0$           |    |                                                                                       |
| $x_0 \cdot x_0 \vee x_1 = x_0 \cdot x_1$ |     |    |
| $x_0 \vee x_0 \cdot x_1 = x_0$           |  |                                                                                       |
| $x_0 \vee x_0 \cdot x_1 = x_0 \vee x_1$  |   |  |

Таблица 2.16 – Соотношения с 0 и 1

|            | Аналитическое выражение | Логическая схема                                                                      |
|------------|-------------------------|---------------------------------------------------------------------------------------|
| Конъюнкция | $x_0 \cdot 0 = 0$       |    |
|            | $x_0 \cdot 1 = x_0$     |    |
| Конъюнкция | $x_0 \cdot x_0 = 0$     |     |
| Дизъюнкция | $x_0 \vee 0 = x_0$      |    |
|            | $x_0 \vee 1 = 1$        |  |
|            | $x_0 \vee x_0 = 1$      |  |

## 2.5.2 Схемы электрические соединений

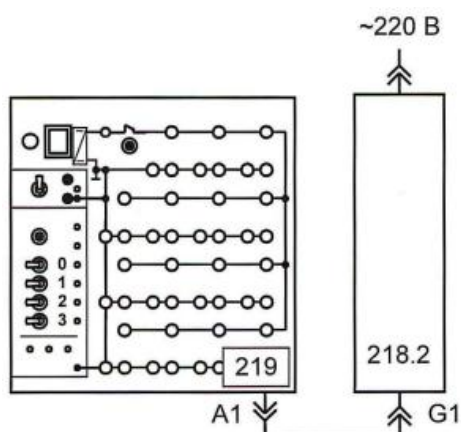


Рисунок 2.14 - Схема электропитания блока испытания цифровых устройств



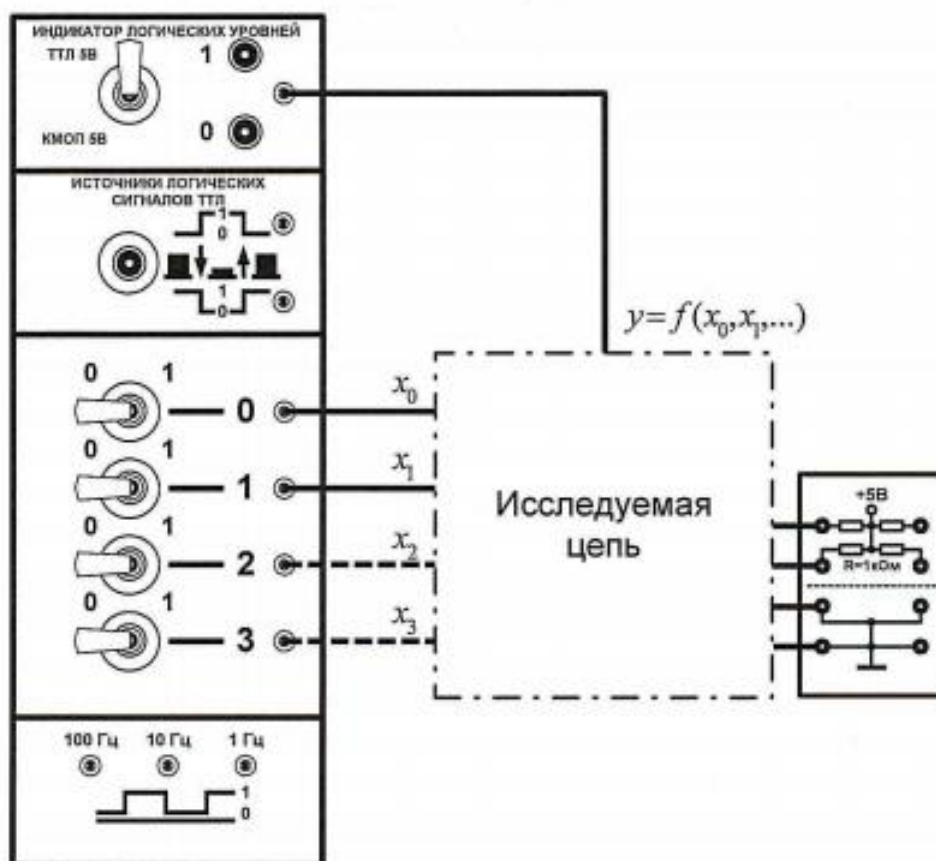


Рисунок 2.15 - Схема для тестирования комбинационного узла на наборном поле блока испытания цифровых устройств А1

Заданные логические схемы собирают из набора миниблоков, используя рекомендации подраздела 2.3.

Входные сигналы логической функции  $x_0, x_1, x_2, x_3$  задают тумблерами 0, 1, 2 и 3, с номерами, соответствующими индексам переменных. Значение логической функции на выходе цепи  $y = f(x_0, x_1, \dots)$  определяют по индикатору логических уровней.

Переключатель индикатора логических уровней устанавливают в положение «ТТЛ 5 В».

Входы неиспользуемых элементов подключают к шинам питания 0 или +5 В.

### 2.5.3 Проведение эксперимента

Таблица 2.17 – Перечень аппаратуры

| Обозначение | Наименование                      | Тип      | Параметры                                                     |
|-------------|-----------------------------------|----------|---------------------------------------------------------------|
| G1          | Однофазный источник питания       | 218.2    | ~220В /16А                                                    |
| A1          | Блок испытания цифровых устройств | 219      | Индикаторы и источники логических сигналов. Питание +5 В, 1 А |
|             | Набор цифровых миниблоков         | 600.11.2 | 20 миниблоков                                                 |

Убедитесь, что устройства, используемые в эксперименте, отключены от сети электропитания.

Соедините аппаратуру в соответствии со схемой электропитания.

Соберите исследуемую логическую цепь на наборном поле блока испытания цифровых устройств А1.

Включите устройство защитного отключения и автоматический выключатель в однофазном источнике питания G 1.

Включите выключатель «СЕТЬ» блока испытания цифровых устройств А1.

Протестируйте работу логической схемы. При необходимости изменения исследуемой схемы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1, измените схему, включите выключатель «СЕТЬ».

По результатам тестирования заполните таблицы истинности для схем, реализующих левую и правую части проверяемого равенства (таблицы 2.18 – 2.20).

Таблица 2.18 – Таблица истинности для логической функции двух переменных

|                   |   |   |   |   |
|-------------------|---|---|---|---|
| $x_0$             | 0 | 1 | 0 | 1 |
| $x_1$             | 0 | 0 | 1 | 1 |
| $y = f(x_0, x_1)$ |   |   |   |   |

Таблица 2.19 – Таблица истинности для логической функции трех переменных

|                        |   |   |   |   |   |   |   |   |
|------------------------|---|---|---|---|---|---|---|---|
| $x_0$                  | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 |
| $x_1$                  | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 |
| $x_2$                  | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 1 |
| $y = f(x_0, x_1, x_2)$ |   |   |   |   |   |   |   |   |

Таблица 2.20 – Таблица истинности для логической функции четырех переменных

|                             |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |
|-----------------------------|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| $x_0$                       | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 |
| $x_1$                       | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 |
| $x_2$                       | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 |
| $x_3$                       | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| $y = f(x_0, x_1, x_2, x_3)$ |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |

Сравните таблицы истинности для левой и правой частей равенства и убедитесь в выполнении законов алгебры логики.

По завершении работы отключите выключатель «СЕТЬ» блока программируемого реле А1 и автоматический выключатель в однофазном источнике питания G 1.

#### 2.5.4 Содержание отчета

- 1) Название работы.
- 2) Цель и задачи работы.
- 3) Результаты работы в виде таблицы и графиков исследования датчика.
- 4) Выводы о проделанной работе.

## 2.6 Преобразователь кода и дешифратор

### 2.6.1 Логические схемы

Преобразователь кода – комбинационное устройство, предназначенное для изменения вида кодирования информации, т. е. каждой комбинации 0 и 1 на входах устройства соответствует строго определенная комбинация 0 и 1 на выходах устройства.

В работе тестируются:

- дешифратор – преобразователь двоичного кода в позиционный код: каждому двоичному числу на входе соответствует выходной сигнал строго на одном выходе устройства (рисунок 2.16);
- преобразователь двоично-десятичного кода в код управления семисегментным знакосинтезирующим индикатором.

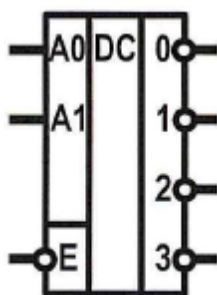


Рисунок 2.16 – Обозначение дешифратора

Номер активного выхода дешифратора задается двоичным числом на входах A0, A1.

При сигнале 0 на входе разрешения E, выбранный выход переходит в состояние 0 (низкий уровень логического сигнала). На всех остальных выходах сохраняется 1 (высокий уровень логического сигнала). При 1 на входе разрешения E дешифратор блокируется: все выходы остаются в состоянии 1 независимо от сигналов на входах A0, A1. В качестве дешифратора используется микросхема 1533ИД14 (74ALS139).

Преобразователь двоично-десятичного кода в код управления семисег-

ментным знакосинтезирующим индикатором выполнен на микросхеме 74НСТ4511 (CD4511) и нагружен на светодиодный индикатор с общим катодом. Схема миниблока и обозначения сегментов индикатора приведены на рисунке 2.17.

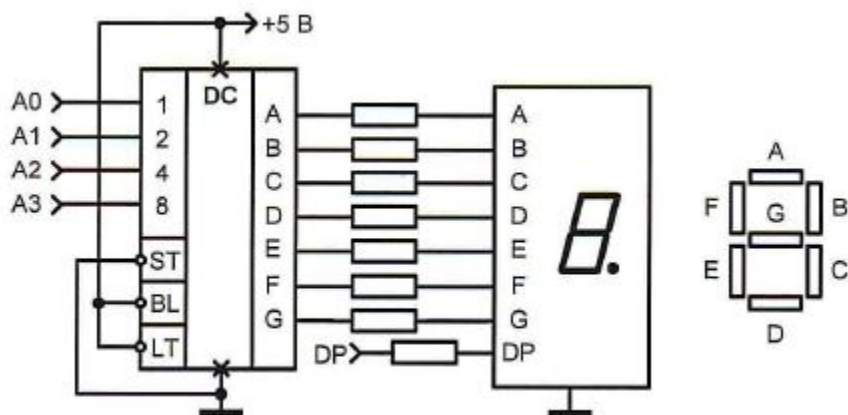


Рисунок 2.17

В соответствии с двоичным числом на входах от A0 до A3 появляется высокий потенциал на выходах от A до G, обеспечивающий включение необходимых сегментов индикатора, как показано на рисунке.



Рисунок 2.18

Для включения десятичной точки необходимо подать на вход DP напряжение +5 В.

## 2.6.2 Схемы электрические соединений

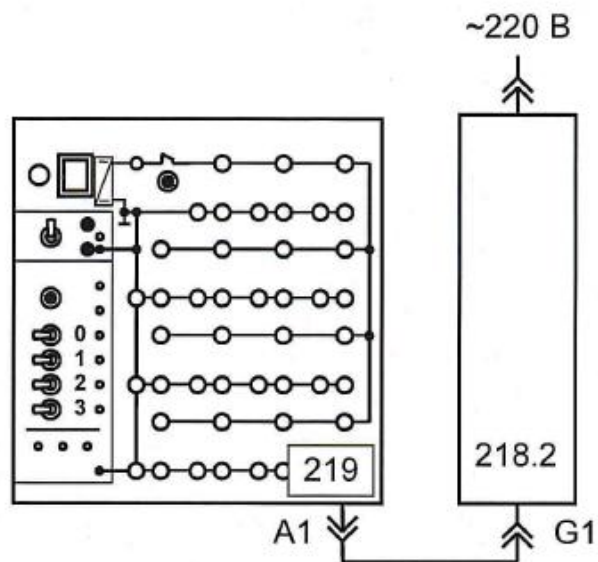


Рисунок 2.19 – Схема электропитания блока испытания цифровых устройств

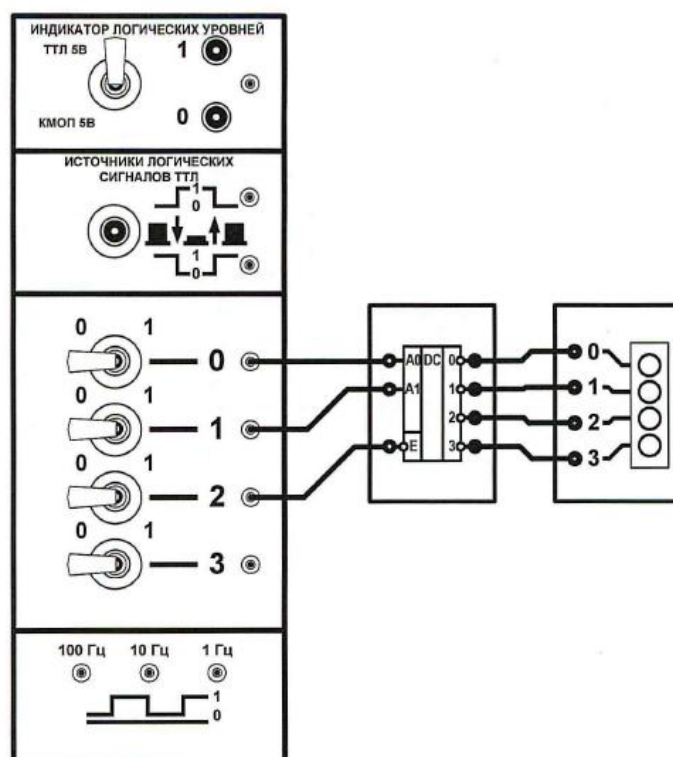


Рисунок 2.20 – Схема для тестирования дешифратора на наборном поле блока испытания цифровых устройств А1.

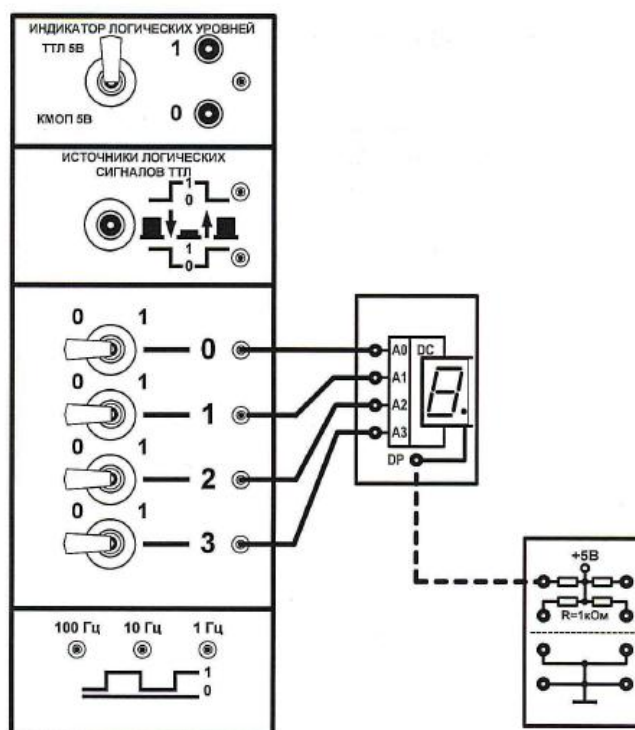


Рисунок 2.21 – Схема для тестирования преобразователя кода с семисегментным индикатором на наборном поле блока испытания цифровых устройств А1.

Пунктиром на рисунке 2.21 показано подключение десятичной точки к напряжению +5 В.

### 2.6.3 Проведение эксперимента

Таблица 2.21 – Перечень аппаратуры

| Обозначение | Наименование                      | Тип      | Параметры                                                     |
|-------------|-----------------------------------|----------|---------------------------------------------------------------|
| G1          | Однофазный источник питания       | 218.2    | ~ 220В/ 16А                                                   |
| А1          | Блок испытания цифровых устройств | 219      | Индикаторы и источники логических сигналов. Питание +5 В, 1 А |
|             | Набор цифровых миниблоков         | 600.11.2 | 20 миниблоков                                                 |

Убедитесь, что устройства, используемые в эксперименте, отключены от сети электропитания.

Соедините аппаратуру в соответствии со схемой электропитания.

Соберите исследуемую логическую цепь на наборном поле блока испытания цифровых устройств А1.

Включите устройство защитного отключения и автоматический выключатель в однофазном источнике питания G 1.

Включите выключатель «СЕТЬ» блока испытания цифровых устройств А1.

Протестируйте работу схемы. При необходимости изменения исследуемой схемы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1, измените схему, включите выключатель «СЕТЬ».

По результатам тестирования заполните таблицы истинности для дешифратора и преобразователя кодов (таблицы 2.22 – 2.23).

Таблица 2.22 – Таблица истинности дешифратора.

|        |    |   |   |   |   |   |   |   |   |
|--------|----|---|---|---|---|---|---|---|---|
| Входы  | A0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 |
|        | A1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 |
|        | E  | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 |
| Выходы | 0  |   |   |   |   |   |   |   |   |
|        | 1  |   |   |   |   |   |   |   |   |
|        | 2  |   |   |   |   |   |   |   |   |
|        | 3  |   |   |   |   |   |   |   |   |

Таблица 2.23 – Таблица истинности преобразователя двоично-десятичного кода в код семисегментного индикатора. Включенному сегменту индикатора соответствует 1 на выходе преобразователя кодов.

|        |    |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |
|--------|----|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| Входы  | A0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 |
|        | A1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 |
|        | A2 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 |
|        | A3 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |
| Выходы | A  |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |
|        | B  |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |
|        | C  |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |
|        | D  |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |
|        | E  |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |
|        | F  |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |
|        | G  |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |   |



По завершении работы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1 и автоматический выключатель в однофазном источнике питания G1.

#### 2.6.4 Содержание отчета

- 1) Название работы.
- 2) Цель и задачи работы.
- 3) Результаты работы в виде таблицы и графиков исследования датчика.
- 4) Выводы о проделанной работе.

### 2.7 Мультиплексор и демультиплексор

#### 2.7.1 Логические схемы

Мультиплексор – устройство, подключающее один из входов от D0 до D3 к единственному выходу, т. е. «переключатель». Номер выбранного входа задается двоичным числом на входах A0 и A1.

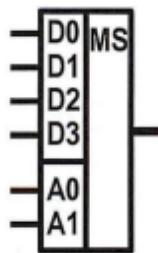


Рисунок 2.22 – Мультиплексор

С помощью мультиплексора можно реализовать произвольную логическую функцию с числом аргументов, равным числу адресных входов. Таким образом, показанный на рисунке мультиплексор позволяет реализовать любую логическую функцию двух переменных  $y = f(x_0, x_1)$ . При этом адресные входы необходимо рассматривать как аргументы функции  $A0 = x_0, A1 = x_1$ , а на входах от D0 до D3 установить 0 и 1, соответствующие реализуемой функции. Все возможные варианты логических функций двух переменных сведены в таблицу 2.24.

Таблица 2.24

|                       |                   |    |    |    |    |                                     |
|-----------------------|-------------------|----|----|----|----|-------------------------------------|
| Аргумент $x_0$ (A1)   |                   | 0  | 1  | 0  | 1  | Название функции                    |
| Аргумент $x_1$ (A0)   |                   | 0  | 0  | 1  | 1  |                                     |
| Входы мульти-плексора |                   | D0 | D1 | D2 | D3 |                                     |
| Функция               | $f_0 x_0, x_1$    | 0  | 0  | 0  | 0  | Константа 0                         |
|                       | $f_1 x_0, x_1$    | 0  | 0  | 0  | 1  | Конъюнкция (И)                      |
|                       | $f_2 x_0, x_1$    | 0  | 0  | 1  | 0  |                                     |
|                       | $f_3 x_0, x_1$    | 0  | 0  | 1  | 1  |                                     |
|                       | $f_4 x_0, x_1$    | 0  | 1  | 0  | 0  |                                     |
|                       | $f_5 x_0, x_1$    | 0  | 1  | 0  | 1  |                                     |
|                       | $f_6 x_0, x_1$    | 0  | 1  | 1  | 0  | Неравнозначность (Исключающее ИЛИ)  |
|                       | $f_7 x_0, x_1$    | 0  | 1  | 1  | 1  | Дизъюнкция (ИЛИ)                    |
|                       | $f_8 x_0, x_1$    | 1  | 0  | 0  | 0  | Стрелка Пирса (ИЛИ-НЕ)              |
|                       | $f_9 x_0, x_1$    | 1  | 0  | 0  | 1  | Равнозначность (Исключающее ИЛИ-НЕ) |
|                       | $f_{10} x_0, x_1$ | 1  | 0  | 1  | 0  |                                     |
|                       | $f_{11} x_0, x_1$ | 1  | 0  | 1  | 1  |                                     |
|                       | $f_{12} x_0, x_1$ | 1  | 1  | 0  | 0  |                                     |
|                       | $f_{13} x_0, x_1$ | 1  | 1  | 0  | 1  |                                     |
|                       | $f_{14} x_0, x_1$ | 1  | 1  | 1  | 0  | Штрих Шеффера (И-НЕ)                |
|                       | $f_{15} x_0, x_1$ | 1  | 1  | 1  | 1  | Константа 1                         |

Демультимплексор – устройство, у которого сигнал с единственного входа подключается к одному из его выходов. Номер выхода определяется двоичным числом на входах адреса. Обозначение мультиплексора (DMX) приведено на рисунке 2.23.

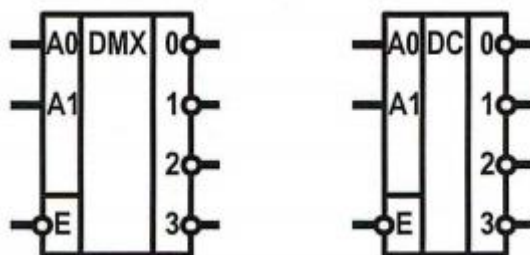


Рисунок 2.23

При выполнении работы в качестве демультиплексора используется дешифратор со входом разрешения. Адрес одного из выходов от 0 до 3 определяет двоичное число на адресных входах A0 (младший разряд числа) и A1 (старший разряд числа). В качестве входа демультиплексора используется вход разрешения Е дешифратора: сигнал на выбранном выходе повторяет сигнал на входе Е. На других выходах сохраняется 1.

### 2.7.2 Схема электрическая соединений

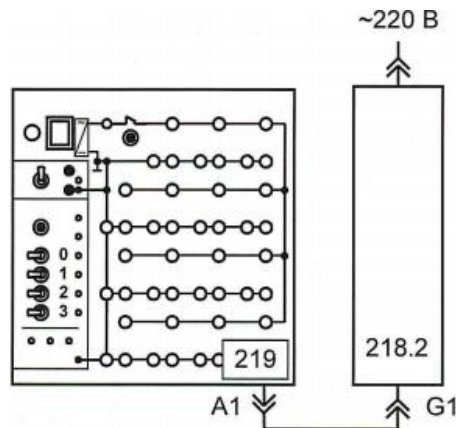


Рисунок 2.24 – Схема электропитания блока испытания цифровых устройств

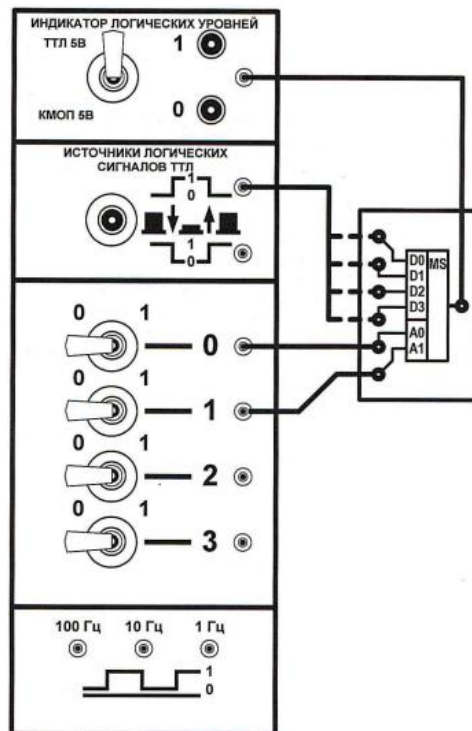


Рисунок 2.25 - Схема для тестирования мультиплексора на наборном поле блока испытаний цифровых устройств А1

Тумблерами 0 и 1, подключенными к входам A0 и A1, задают номер входа мультиплексора. Сигнал на выходе мультиплексора фиксируют индикатором логических уровней. Входы мультиплексора от D0 до D3 поочередно подключают к источнику логических сигналов. Нажимая на кнопку источника логических сигналов, переключают сигнал на соответствующем входе  $0 \leftrightarrow 1$  и проверяют, меняется ли сигнал на выходе мультиплексора. Неиспользуемые входы мультиплексора подключают к шинам питания с помощью вспомогательного миниблока 16 (рисунок 2.2).

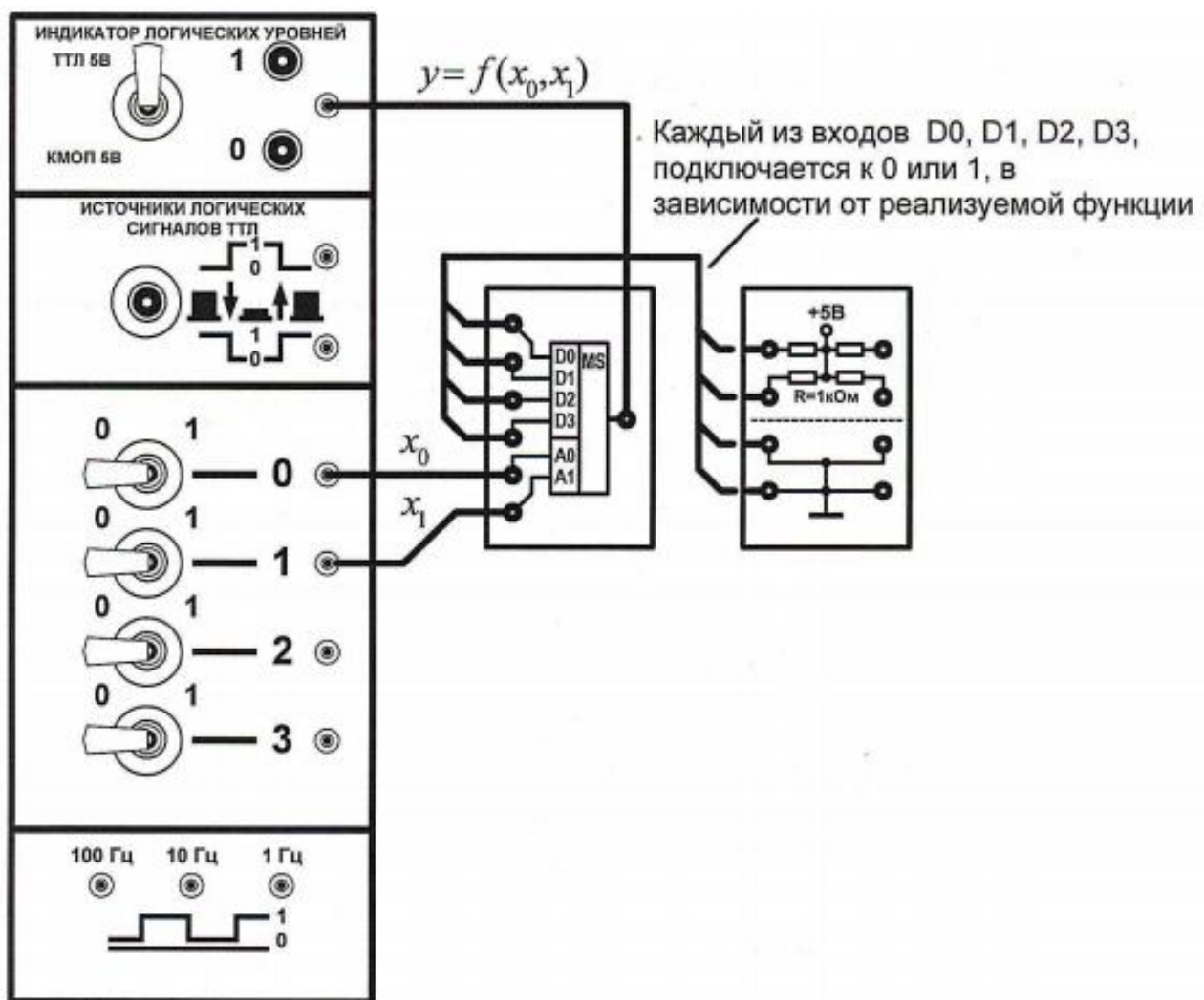


Рисунок 2.26 - Схема для тестирования логической функции двух переменных, реализованной с помощью мультиплексора, на наборном поле блока испытания цифровых устройств А1

Каждый из входов мультиплексора от D0 до D3 подключают к 0 или 1 в соответствии с таблицей истинности реализуемой функции. Тумблерами 0 и 1, подключенными к входам A0 и A1, задают аргументы логической функции. Значение функции фиксируют на выходе мультиплексора индикатором логических уровней.

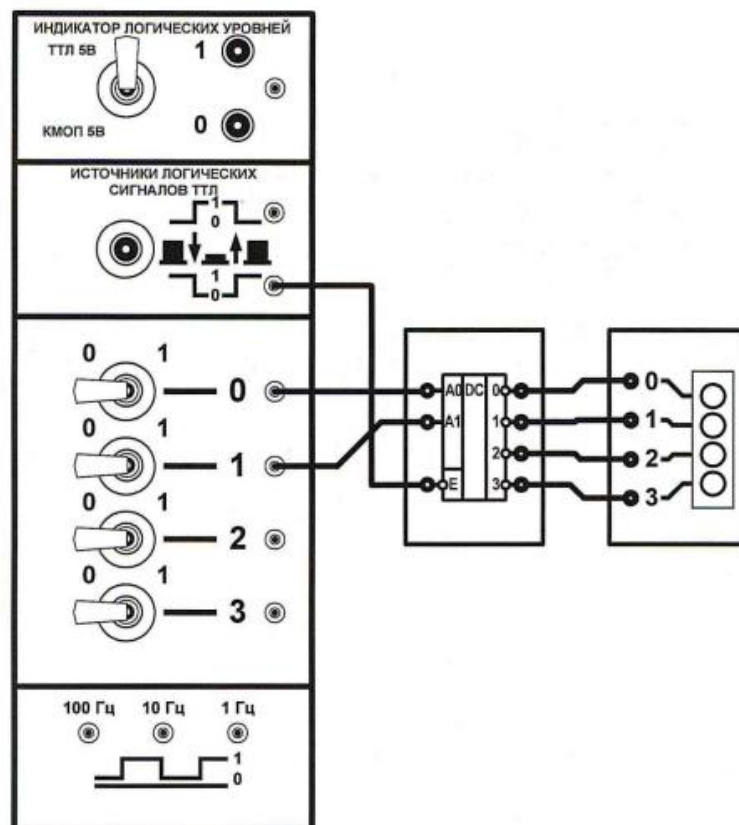


Рисунок 2.27 - Схема для тестирования демультиплексора на наборном поле блока испытания цифровых устройств А1.

Тумблерами 0 и 1, подключенными к входам A0 и A1, задают номер используемого выхода демультиплексора. Сигнал на входе демультиплексора задают источником логических сигналов. Нажимая на кнопку источника сигналов, переключают сигнал на входе  $1 \leftrightarrow 0$  и наблюдают изменение состояния выходов с помощью блока индикаторов.

### 2.7.3 Проведение эксперимента

Аппаратура, используемая в проекте, представлена в таблице 2.25.

Таблица 2.25 – Аппаратура, используемая в проекте

| Обозначение | Наименование                      | Тип      | Параметры                                                     |
|-------------|-----------------------------------|----------|---------------------------------------------------------------|
| G1          | Однофазный источник питания       | 218.2    | ~220 В / 16 А                                                 |
| A1          | Блок испытания цифровых устройств | 219      | Индикаторы и источники логических сигналов. Питание +5 В, 1 А |
|             | Набор цифровых миниблоков         | 600.11.2 | 20 миниблоков                                                 |

Устройства, используемые в эксперименте, должны быть отключены от сети электропитания. Следует соединить аппаратуру в соответствии со схемой электропитания.

Далее необходимо собрать исследуемую логическую цепь на наборном поле блока испытания цифровых устройств А1.

Включите устройство защитного отключения и автоматический выключатель в однофазном источнике питания G 1.

Включите выключатель «СЕТЬ» блока испытания цифровых устройств А1.

Протестируйте работу логической схемы. При необходимости изменения исследуемой схемы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1, измените схему, включите выключатель «СЕТЬ».

Соберите схемы тестирования мультиплексора и демультиплексора, и убедитесь, что они функционируют в соответствии с их описанием.

С помощью мультиплексора реализуйте одну из 16 возможных логических функций двух переменных и экспериментально определите её таблицу истинности (таблица 2.26).

Таблица 2.26 – Таблица истинности тестируемой схемы

|                   |   |   |   |   |
|-------------------|---|---|---|---|
| $x_0$             | 0 | 1 | 0 | 1 |
| $x_1$             | 0 | 0 | 1 | 1 |
| $y = f\ x_0, x_1$ |   |   |   |   |

По завершении работы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1 и автоматический выключатель в однофазном источнике питания G1.

#### 2.7.4 Содержание отчета

Отчет должен состоять из следующих структурных элементов:

- 1) Название работы.
- 2) Цель и задачи работы.
- 3) Результаты работы в виде таблицы и графиков исследования датчика.
- 4) Выводы о проделанной работе.

### 2.8 Триггеры

#### 2.8.1 Логические схемы

Триггер – последовательностное устройство, имеющее два устойчивых состояния и способное переключаться из одного состояния в другое под воздействием внешних сигналов. При отсутствии внешних сигналов триггер сохраняет свое состояние, что обуславливает его применение в качестве элемента памяти емкостью 1 бит.

В общем случае триггеры различных типов содержат элемент памяти и разнообразные комбинационные схемы формирования сигналов управления. Элемент памяти состоит из двух инверторов, охваченных глубокой положительной обратной связью, поэтому переход из одного состояния в другое происходит лавинообразно за очень короткое время.

В работе тестируются асинхронные RS и синхронные D, T триггеры.

RS триггер - триггер с раздельной установкой состояния логического нуля

и логической единицы. Общее обозначение варианта RS триггера реализованного на элементах ИЛИ-НЕ показано на рисунке 2.28.

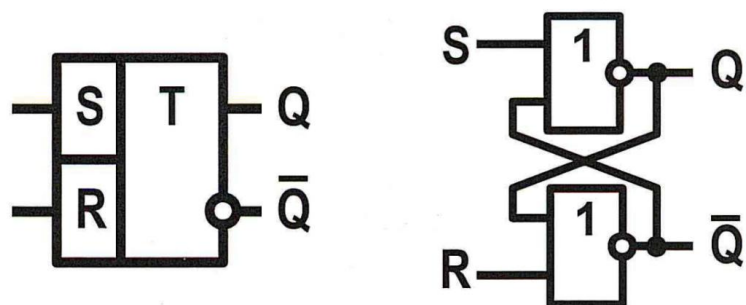


Рисунок 2.28 – Обозначение RS-триггера

На рисунке 2.28 использованы следующие обозначения:

- $Q$  - прямой выход триггера;
- $\bar{Q}$  - инверсный выход триггера. Состояние инверсного выхода всегда противоположно состоянию прямого выхода  $Q$ ;
- $S$  - вход установки 1 на прямом выходе (Set). Для триггера, показанного на рисунке, переключение происходит при  $S = 1$  (прямой вход);
- $R$  - вход установки 0 на прямом выходе (Reset). Для триггера на рисунке переключение происходит при  $R = 1$  (прямой вход).

Данный RS триггер является асинхронным одноступенчатым триггером, переключение которого происходит непосредственно в момент изменения входных сигналов.

Таблица переходов RS триггера на элементах ИЛИ-НЕ содержит четыре возможных варианта состояний (таблица 2.27).

Таблица 2.27 – Таблица переходов RS триггера на элементах ИЛИ-НЕ

| $R$ | $S$ | $Q_{n+1}$     |
|-----|-----|---------------|
| 0   | 0   | $Q_n$         |
| 1   | 0   | 0             |
| 0   | 1   | 1             |
| 1   | 1   | Неопределенно |



В таблице 2.27  $Q_n$  и  $Q_{n+1}$  обозначают, соответственно, текущее и последующее состояние триггера. Логическая функция переходов RS триггера на элементах ИЛИ-НЕ имеет вид:

$$Q_{n+1} = S \vee R \cdot Q_n. \quad (2.2)$$

При  $R = S = 1$  выходы триггера  $Q = \bar{Q} = 0$ . После одновременной установки  $R = S = 0$  состояние триггера неопределенно, возможно как  $Q_{n+1} = 0$ , так и  $Q_{n+1} = 1$ .

D триггер - триггер задержки (Delay), передающий информацию со входа на выход в момент появления синхронизирующего (тактирующего) импульса. В комплект миниблоков включен синхронный D триггер, выполненный на микросхеме 1533TM2 (74ALS74). Графическое обозначение D триггера приведено на рисунке 2.29.

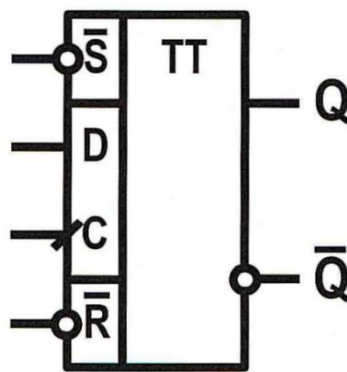


Рисунок 2.29 – Графическое обозначение D триггера

На рисунке 2.2.9 использованы следующие обозначения:

- $Q$ ,  $\bar{Q}$  - прямой и инверсный выходы триггера. Состояние инверсного выхода всегда противоположно состоянию прямого выхода  $Q$  (таблица 2.28);
- $D$  - информационный (Data) вход триггера;
- $C$  - вход синхронизации (Clock) триггера. Черточка на выводе входа  $C$  означает, что запись информации в триггер со входа  $D$  происходит при переходе

сигнала синхронизации из 0 в 1, то есть при нарастании сигнала, при его положительном перепаде;

–  $S$  - асинхронный вход установки 1 на прямом выходе (Set) независимо от состояния сигналов  $D$  и  $C$ . Вход инверсный - изменение состояния триггера происходит при  $S = 0$ ;

$R$  - асинхронный вход установки 0 на прямом выходе (Reset) независимо от состояния сигналов  $D$  и  $C$ . Вход инверсный - изменение состояния триггера происходит при  $R = 0$ .

Как и в  $RS$  триггере, одновременная подача сигналов  $S = R = 0$  запрещена, поскольку состояние триггера после установки  $S = R = 1$  неопределенно.

Таблица 2.28 – Таблица переходов  $D$  триггера. Переход из состояния  $Q_n$  в  $Q_{n+1}$  происходит при положительном перепаде сигнала  $C$

| $D$ | $Q_n$ | $Q_{n+1}$ |
|-----|-------|-----------|
| 0   | 0     | 0         |
| 0   | 1     | 0         |
| 1   | 0     | 1         |
| 1   | 1     | 1         |

$T$  триггер - триггер со счетным входом, изменяющий свое состояние на противоположное при приходе управляющего импульса (или фронта импульса). В работе тестируется  $T$  триггер созданный на основе  $D$  триггера. Соединение инвертирующего выхода  $Q$  с информационным входом  $D$  приводит к тому, что триггер меняет свое состояние при каждом положительном перепаде сигнала на входе синхронизации  $C$  (рисунок 2.30).

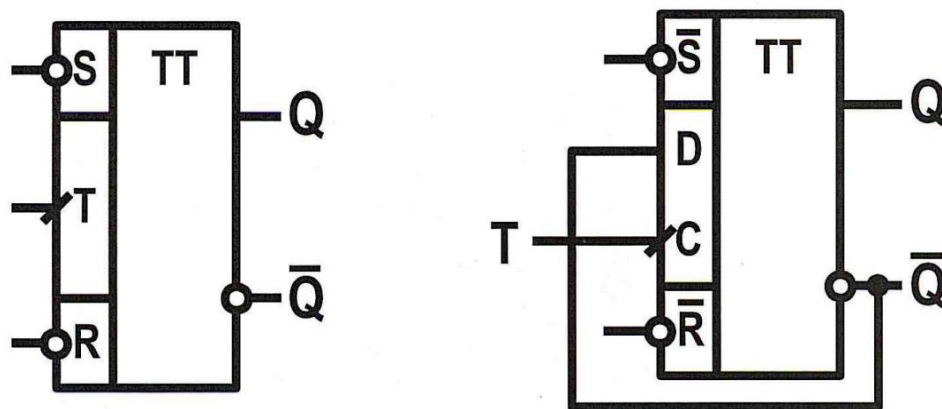


Рисунок 2.30 – Обозначение Т-триггера

На рисунке 2.30 использованы следующие обозначения:

- $Q$ ,  $\bar{Q}$  - прямой и инверсный выходы триггера. Состояние инверсного выхода всегда противоположно состоянию прямого выхода  $Q$ ;
- $D$  - информационный (Data) вход триггера;
- $T$  - счетный вход (Toggle) триггера. Смена состояния триггера происходит при положительном перепаде сигнала на входе  $T$ ;
- $S$  - асинхронный вход установки 1 на прямом выходе (Set) независимо от состояния триггера и сигнала  $T$ . Вход инверсный - изменение состояния триггера происходит при  $S = 0$ ;
- $R$  - асинхронный вход установки 0 на прямом выходе (Reset) независимо от состояния триггера и сигнала  $T$ . Вход инверсный — изменение состояния триггера происходит при  $R = 0$ .

Как и в  $RS$  триггере, одновременная подача сигналов  $S = R = 0$  запрещена, поскольку состояние триггера после установки  $S = R = 1$  неопределенно.

## 2.8.2 Схемы электрические соединений

Схема электропитания блока испытания цифровых устройств представлена на рисунке 2.31. На рисунке 2.32 приведена схема для тестирования  $RS$  триггеров на наборном поле блока испытания цифровых устройств А1.

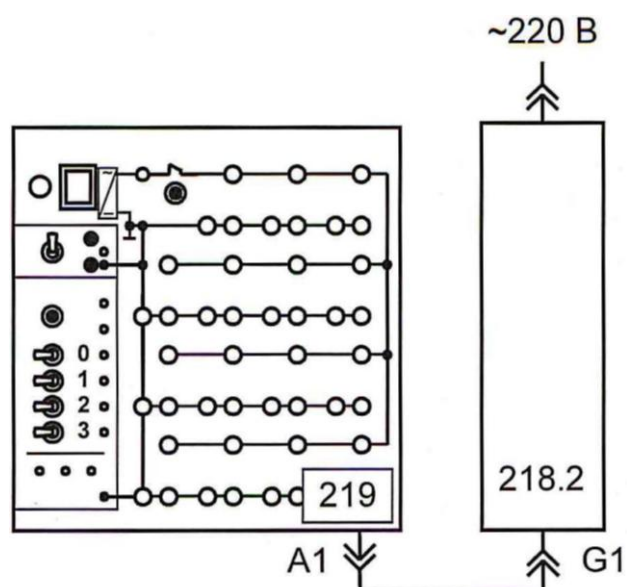


Рисунок 2.31 - Схема электропитания блока испытания цифровых устройств

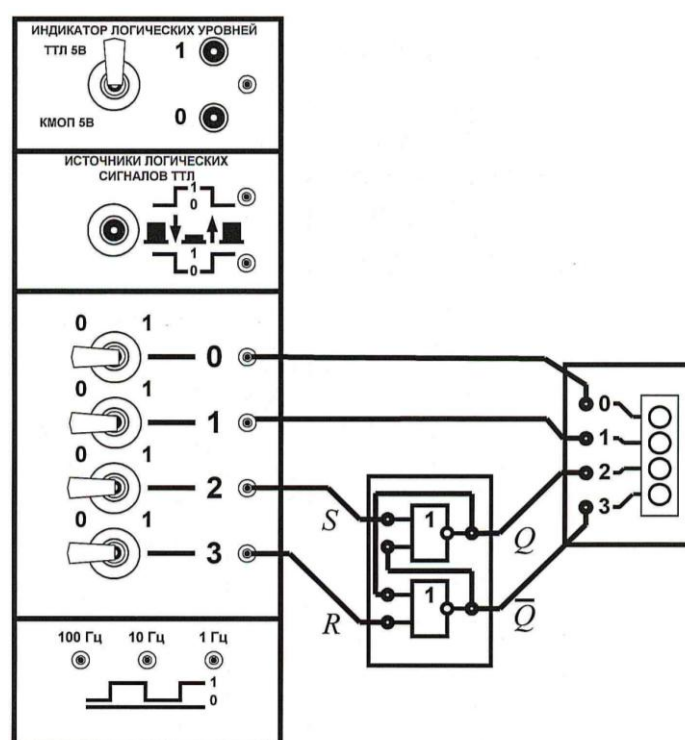


Рисунок 2.32 - Схема для тестирования RS триггеров на наборном поле блока испытания цифровых устройств А1

Схема для тестирования D триггера на наборном поле блока испытания цифровых устройств А1 представлена на рисунке 2.33. На рисунке 2.34 приведена Схема для тестирования Т триггера на наборном поле блока испытания цифровых устройств А1.

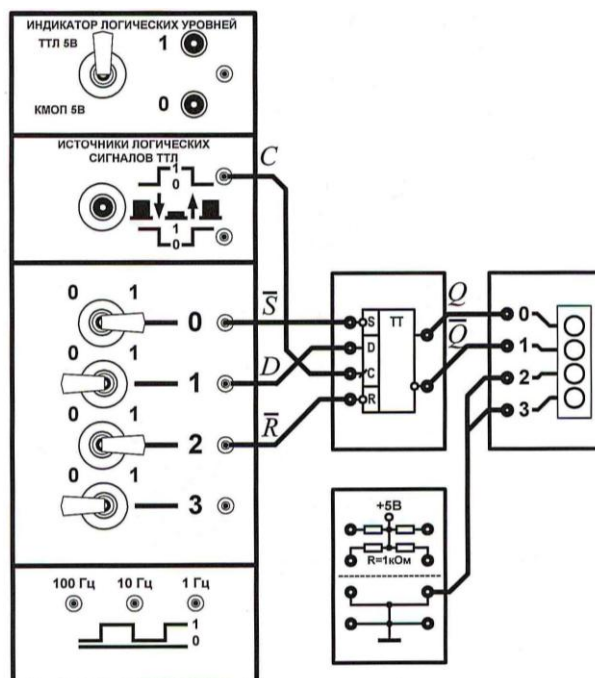


Рисунок 2.33 - Схема для тестирования D триггера на наборном поле блока испытания цифровых устройств А1

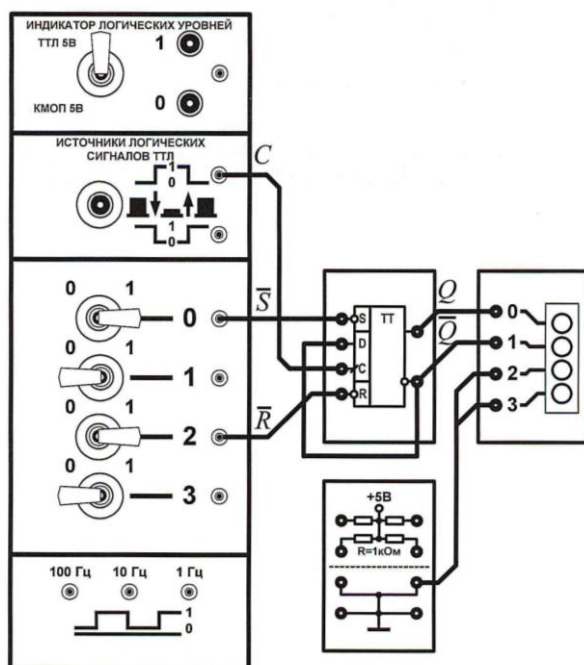


Рисунок 2.34 - Схема для тестирования Т триггера на наборном поле блока испытания цифровых устройств А1

### 2.8.3 Перечень аппаратуры

Перечень используемой аппаратуры представлен в таблице 2.20

Таблица 2.29 – Перечень используемой аппаратуры

| Обозначение | Наименование                      | Тип      | Параметры                                                     |
|-------------|-----------------------------------|----------|---------------------------------------------------------------|
| G1          | Однофазный источник пита-         | 218.2    | ~220 В /16 А                                                  |
| A1          | Блок испытания цифровых устройств | 219      | Индикаторы и источники логических сигналов. Питание +5 В, 1 А |
|             | Набор цифровых миниблоков         | 600.11.2 | 20 миниблоков                                                 |

### 2.8.4 Указания по проведению эксперимента

Убедитесь, что устройства, используемые в эксперименте, отключены от сети электропитания.

Соедините аппаратуру в соответствии со схемой электропитания.

Соберите исследуемую логическую цепь на наборном поле блока испытания цифровых устройств A1.

Включите устройство защитного отключения и автоматический выключатель в однофазном источнике питания G1.

Включите выключатель «СЕТЬ» блока испытания цифровых устройств A1.

Протестируйте триггеры, и убедитесь, что они функционируют в соответствии с их описанием. При необходимости изменения исследуемой схемы отключите выключатель «СЕТЬ» блока испытания цифровых устройств A1, измените схему, включите выключатель «СЕТЬ».

По завершении работы отключите выключатель «СЕТЬ» блока испытания цифровых устройств A1 и автоматический выключатель в однофазном источнике питания G1.

### 2.8.5 Содержание отчета

Отчет должен состоять из следующих структурных элементов:

- 1) Название работы.
- 2) Цель и задачи работы.
- 3) Результаты работы в виде таблицы и графиков исследования датчика.
- 4) Выводы о проделанной работе.

## 2.9 Регистры

### 2.9.1 Логические схемы

Регистром называется последовательностное устройство, предназначенное для записи, хранения и/или сдвига информации, представленной в виде многоразрядного двоичного кода. В работе тестируются однофазные параллельный и последовательный (сдвиговый) регистры, выполненные на *D* триггерах.

В параллельных регистрах (регистрах хранения) данные записываются и считываются одновременно во всех разрядах. Пример обозначения четырехразрядного параллельного регистра показан на рисунке 2.35.

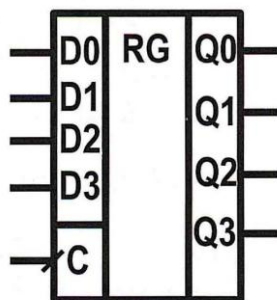


Рисунок 2.35 – Изображение регистра на схемах

Логическая схема четырехразрядного параллельного регистра, выполненного на *D* триггерах, приведена на рисунке 2.36.

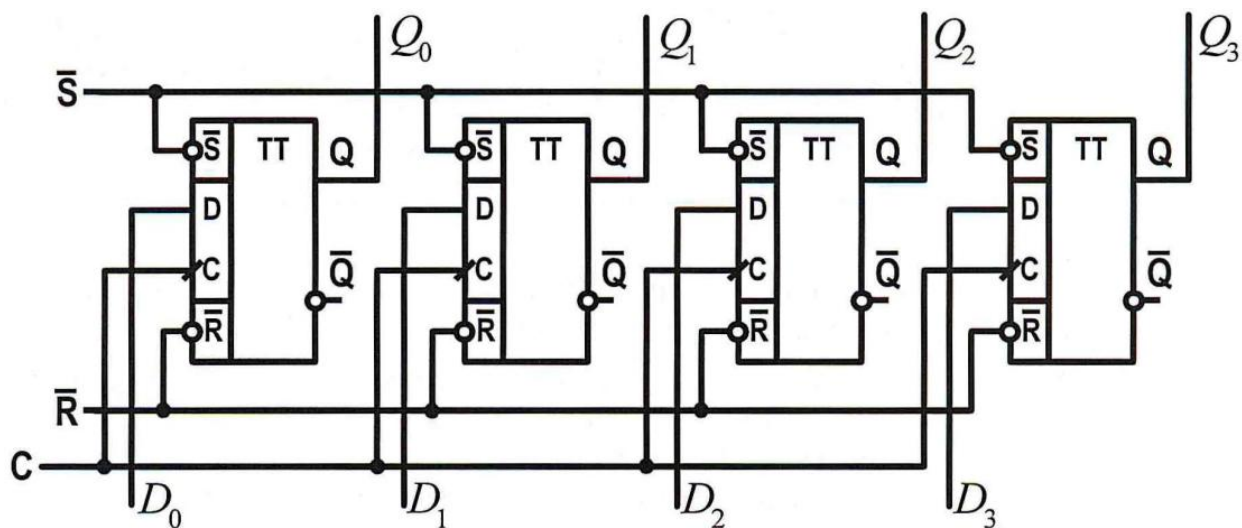


Рисунок 2.36 - Логическая схема четырехразрядного параллельного регистра, выполненного на  $D$  триггерах

Двоичный код, установленный на входах от  $D_0$  до  $D_3$ , записывается в триггеры регистра при положительном перепаде на входе  $C$ , и сохраняется в регистре до следующей операции записи. Записанный в регистр код может быть считан с прямых выходов триггеров от  $Q_0$  до  $Q_3$ . Для нормальной работы триггеров регистра необходимо  $S = R = 1$ .

В сдвиговом (последовательном) регистре триггеры соединены последовательно, т. е. информация с выхода триггера передается на вход следующего триггера. Пример обозначения четырехразрядного сдвигового регистра приведен на рисунке 2.37.

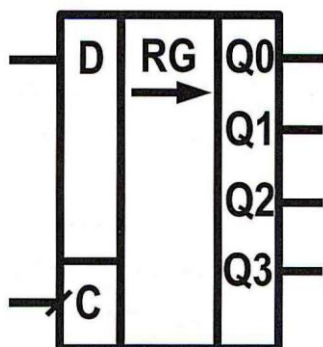


Рисунок 2.37 - Пример обозначения четырехразрядного сдвигового регистра

Логическая схема регистра на  $D$  триггерах показана на рисунке 2.38.



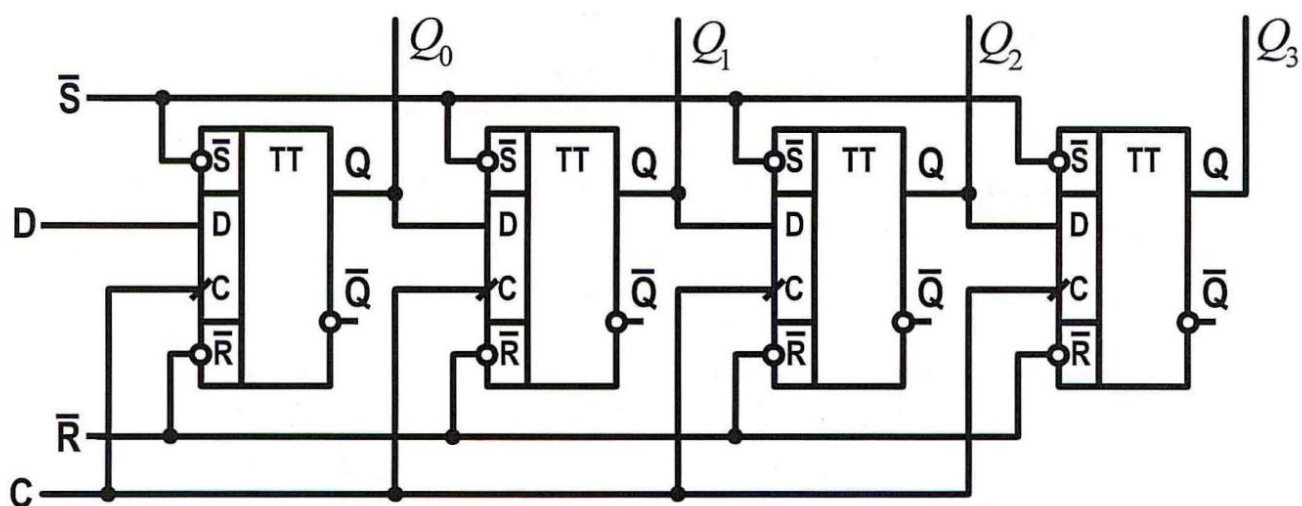


Рисунок 2.38 - Логическая схема регистра на  $D$  триггерах

При отсутствии синхроимпульсов на входе  $C$  триггеры регистра сохраняют свое состояние, которое может быть считано с выходов регистра от  $Q_0$  до  $Q_3$ . Данные с прямого выхода каждого триггера поступают на вход  $D$  следующего триггера регистра.

При положительном перепаде импульса синхронизации на входе  $C$  в каждый триггер записывается состояние предыдущего триггера регистра, т. е. данные сдвигаются на 1 разряд (на рисунке 2.38 - вправо). В первый триггер регистра записываются данные с входа  $D$  регистра. Следующий синхроимпульс сдвигает данные еще на 1 разряд и так далее.

Для нормальной работы триггеров регистра необходимо  $S = R = 1$ .

### 2.9.2 Схема электрическая соединений

Схема электропитания блока испытания цифровых устройств представлена на рисунке 2.39. На рисунке 2.40 представлена схема для тестирования параллельного регистра на наборном поле блока испытания цифровых устройств А1.

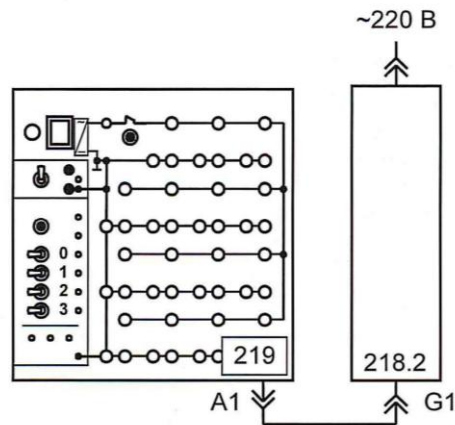


Рисунок 2.39 - Схема электропитания блока испытания цифровых устройств

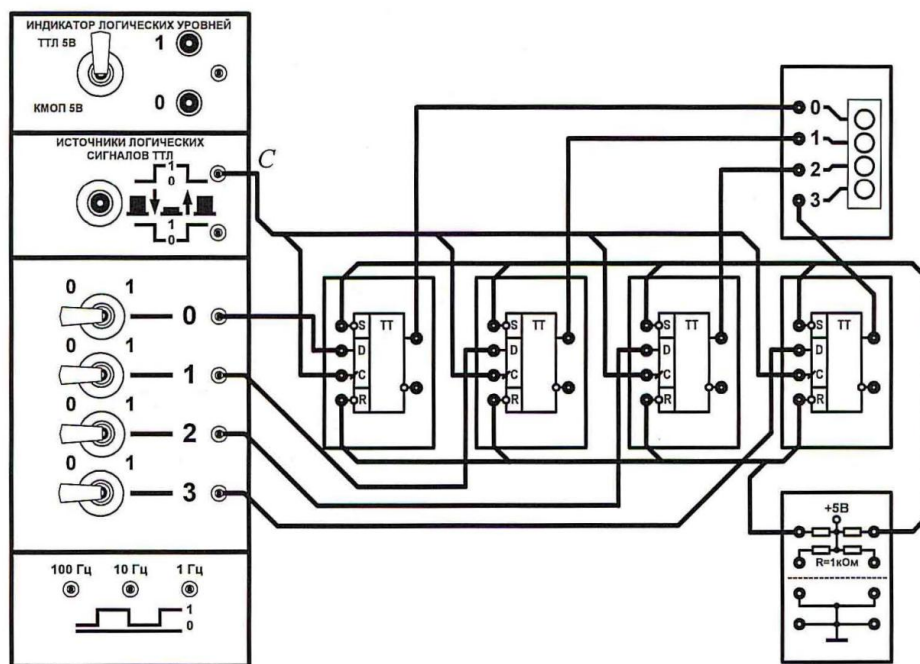


Рисунок 2.40 – Схема для тестирования параллельного регистра на наборном поле блока испытания цифровых устройств А1

Данные на входе регистра устанавливают тумблерами от 0 до 3. Запись данных в регистр осуществляют по сигналу синхронизации (нажатием на кнопку). Светодиоды отображают состояние триггеров регистра. Схема для тестирования последовательного регистра на наборном поле блока испытания цифровых устройств А1 представлена на рисунке 2.41.

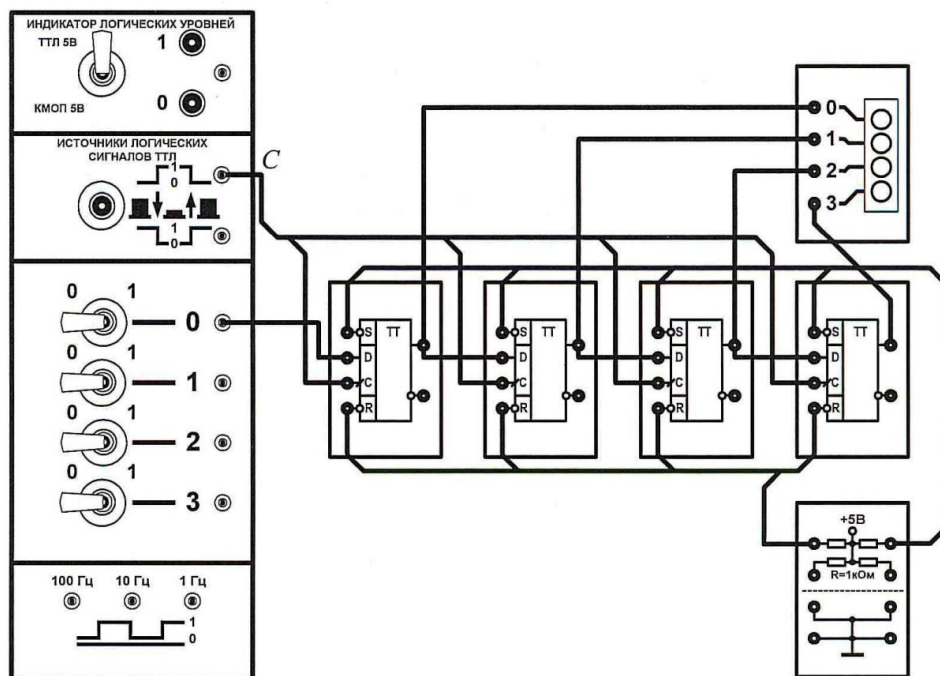


Рисунок 2.41 - Схема для тестирования последовательного регистра на наборном поле блока испытания цифровых устройств А1

Данные на входе регистра устанавливают тумблером 0. Сдвиг данных в регистре осуществляют по сигналу синхронизации (нажатием на кнопку). Светодиоды отображают состояние триггеров регистра.

### 2.9.3 Перечень аппаратуры

Перечень используемой аппаратуры представлен в таблице 2.30

Таблица 2.30 – Перечень используемой аппаратуры

| Обозначение | Наименование                      | Тип      | Параметры                                                     |
|-------------|-----------------------------------|----------|---------------------------------------------------------------|
| G1          | Однофазный источник питания       | 218.2    | ~220 В /16 А                                                  |
| A1          | Блок испытания цифровых устройств | 219      | Индикаторы и источники логических сигналов. Питание +5 В, 1 А |
|             | Набор цифровых миниблоков         | 600.11.2 | 20 миниблоков                                                 |

#### 2.9.4 Указания по проведению эксперимента

Убедитесь, что устройства, используемые в эксперименте, отключены от сети электропитания.

Соедините аппаратуру в соответствии со схемой электропитания.

Соберите исследуемую логическую цепь на наборном поле блока испытания цифровых устройств А1.

Включите устройство защитного отключения и автоматический выключатель в однофазном источнике питания G1.

Включите выключатель «СЕТЬ» блока испытания цифровых устройств А1.

Протестируйте работу регистров, и убедитесь, что они функционируют в соответствии с их описанием. При необходимости изменения исследуемой схемы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1, измените схему, включите выключатель «СЕТЬ».

По завершении работы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1 и автоматический выключатель в однофазном источнике питания G1.

#### 2.9.5 Содержание отчета

Отчет должен состоять из следующих структурных элементов:

- 1) Название работы.
- 2) Цель и задачи работы.
- 3) Результаты работы в виде таблицы и графиков исследования датчика.
- 4) Выводы о проделанной работе.

## 2.10 Счетчики

### 2.10.1 Логические схемы

В работе тестируются четырехразрядные двоичные суммирующий и вычитающий счетчики, двоично-десятичный счетчик и двоично-десятичный реверсивный счетчик.

Двоичный суммирующий асинхронный счетчик собирается на Т триггерах по логической схеме, приведенной на рисунке 2.42.

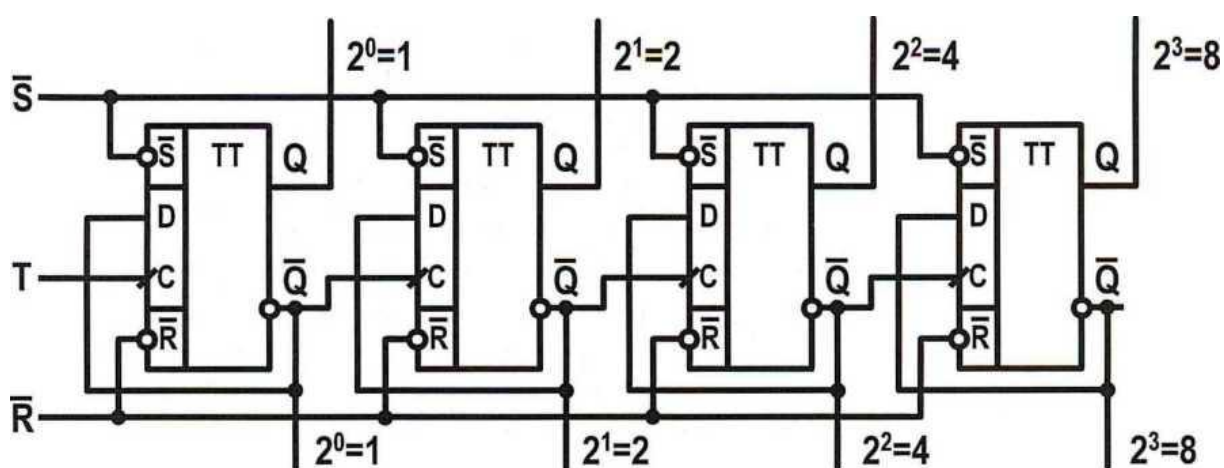


Рисунок 2.42 – Логическая схема Двоичного суммирующего асинхронного счетчика

T триггеры счетчика выполнены на основе D триггеров из набора мини-блоков.

Положительный перепад сигнала на входе счетчика T увеличивает содержимое счетчика на 1. Переход любого триггера счетчика из состояния 1 в 0 приводит к появлению положительного перепада на инверсном выходе этого триггера и переключению триггера следующего разряда. При счете состояние триггеров счетчика меняется в соответствии с таблицей 2.31.

Таблица 2.31 – Состояние триггеров счетчика

| Десятичное<br>число | Выходы $O$ |           |           |           |
|---------------------|------------|-----------|-----------|-----------|
|                     | $2^3 = 8$  | $2^2 = 4$ | $2^1 = 2$ | $2^0 = 1$ |
| 0                   | 0          | 0         | 0         | 0         |
| 1                   | 0          | 0         | 0         | 1         |
| 2                   | 0          | 0         | 1         | 0         |
| 3                   | 0          | 0         | 1         | 1         |
| 4                   | 0          | 1         | 0         | 0         |
| 5                   | 0          | 1         | 0         | 1         |
| 6                   | 0          | 1         | 1         | 0         |
| 7                   | 0          | 1         | 1         | 1         |
| 8                   | 1          | 0         | 0         | 0         |
| 9                   | 1          | 0         | 0         | 1         |
| 10                  | 1          | 0         | 1         | 0         |
| 11                  | 1          | 0         | 1         | 1         |
| 12                  | 1          | 1         | 0         | 0         |
| 13                  | 1          | 1         | 0         | 1         |
| 14                  | 1          | 1         | 1         | 0         |
| 15                  | 1          | 1         | 1         | 1         |

Для нормальной работы счетчика на входах  $S$  и  $R$  триггеров должна быть установлена логическая 1.

Переход сигнала 0 на одной из этих шин немедленно переводит счетчик в состояние  $0_{10} = 0000_2$  (вход  $R$ ) или  $15_{10} = 1111_2$  (вход  $S$ ) и блокирует счет. Счет возобновиться после восстановления  $S = R = 1$ .

Одновременно с увеличением числа на прямых выходах триггеров счетчика, двоичное число на инверсных выходах триггеров убывает от  $15_{10} = 1111_2$  до  $0_{10} = 0000_2$ , то есть относительно инверсных выходов счетчик можно рассматривать как вычитающий. Тогда, при счете, состояние триггеров счетчика меняется в соответствии с таблицей 2.32.

Таблица 2.32 – Состояние триггеров при использовании счетчика как вычитающего

| Десятичное<br>число | Выходы $O$ |           |           |           |
|---------------------|------------|-----------|-----------|-----------|
|                     | $2^3 = 8$  | $2^2 = 4$ | $2^1 = 2$ | $2^0 = 1$ |
| 15                  | 1          | 1         | 1         | 1         |
| 14                  | 1          | 1         | 1         | 0         |
| 13                  | 1          | 1         | 0         | 1         |
| 12                  | 1          | 1         | 0         | 0         |
| 11                  | 1          | 0         | 1         | 1         |
| 10                  | 1          | 0         | 1         | 0         |
| 9                   | 1          | 0         | 0         | 1         |
| 8                   | 1          | 0         | 0         | 0         |
| 7                   | 0          | 1         | 1         | 1         |
| 6                   | 0          | 1         | 1         | 0         |
| 5                   | 0          | 1         | 0         | 1         |
| 4                   | 0          | 1         | 0         | 0         |
| 3                   | 0          | 0         | 1         | 1         |
| 2                   | 0          | 0         | 1         | 0         |
| 1                   | 0          | 0         | 0         | 1         |
| 0                   | 0          | 0         | 0         | 0         |

Другой вариант вычитающего счетчика можно получить, если на вход следующего триггера подать сигнал с прямого выхода предыдущего триггера. При счете на прямых выходах триггеров будет формироваться убывающее двоичное число. Логическая схема такого счетчика приведена на рисунке.

Если перед началом счета счетчик был установлен в состояние  $0_{10}=0000_2$ , то первый положительный перепад на входе  $T$  переведет его в состояние  $15_{10}=1111_2$ , и, в дальнейшем, двоичное число на прямых выходах триггеров будет убывать в соответствии с таблицей 2.33.

Для нормальной работы счетчика на входах  $S$  и  $R$  триггеров должна быть установлена логическая 1. Переход сигнала 0 на одной из этих шин немедленно переводит счетчик в состояние  $0_{10}=0000_2$  (вход  $R$ ) или  $15_{10}=1111_2$  (вход  $S$ ).

Двоично-десятичный счетчик создан на основе двоичного суммирующего счетчика (рисунок 2.43). Дополнительная комбинационная логическая цепь выявляет появление в счетчике числа  $10_{10} = 1010_2$  и сбрасывает счетчик в

состояние 0.

Таблица 2.33 – Значения выходов, если пред началом счета счетчик был установлен в состояние  $0_{10}=0000_2$

| Десятичное<br>число | Выходы $O$ |         |         |         |
|---------------------|------------|---------|---------|---------|
|                     | $2^3=8$    | $2^2=4$ | $2^1=2$ | $2^0=1$ |
| 0                   | 0          | 0       | 0       | 0       |
| 15                  | 1          | 1       | 1       | 1       |
| 14                  | 1          | 1       | 1       | 0       |
| 13                  | 1          | 1       | 0       | 1       |
| 12                  | 1          | 1       | 0       | 0       |
| 11                  | 1          | 0       | 1       | 1       |
| 10                  | 1          | 0       | 1       | 0       |
| 9                   | 1          | 0       | 0       | 1       |
| 8                   | 1          | 0       | 0       | 0       |
| 7                   | 0          | 1       | 1       | 1       |
| 6                   | 0          | 1       | 1       | 0       |
| 5                   | 0          | 1       | 0       | 1       |
| 4                   | 0          | 1       | 0       | 0       |
| 3                   | 0          | 0       | 1       | 1       |
| 2                   | 0          | 0       | 1       | 0       |
| 1                   | 0          | 0       | 0       | 1       |

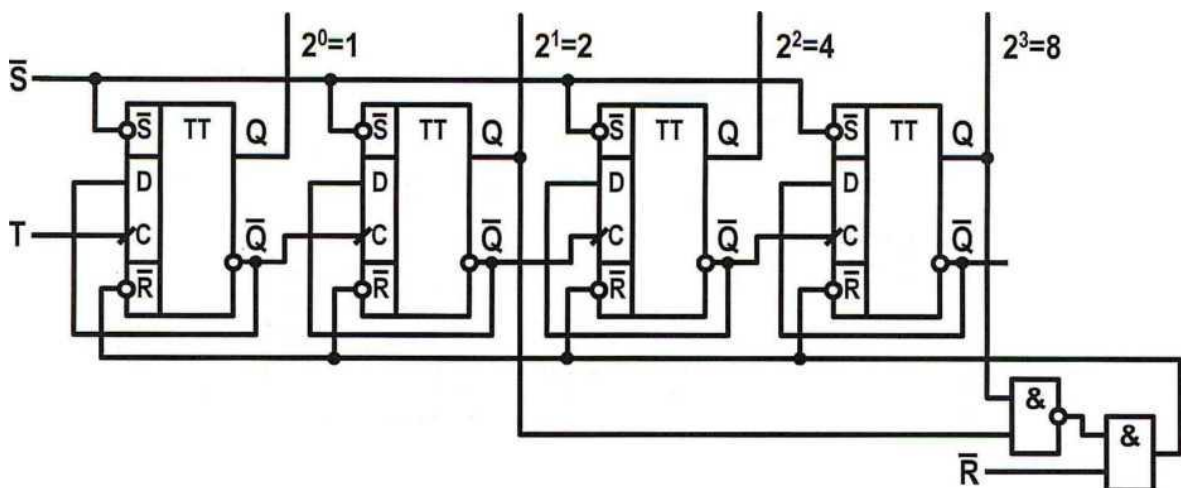


Рисунок 2.43 – Схема двоично-десятичного счетчика



При счете двоичное число на выходах счетчика меняется в соответствии с таблицей 3.4.

Таблица 2.34 – Изменение двоичных чисел на выходах счетчика

| Десятичное<br>число | Выходы $O$ |           |           |           | Примечание                        |
|---------------------|------------|-----------|-----------|-----------|-----------------------------------|
|                     | $2^3 = 8$  | $2^2 = 4$ | $2^1 = 2$ | $2^0 = 1$ |                                   |
| 0                   | 0          | 0         | 0         | 0         |                                   |
| 1                   | 0          | 0         | 0         | 1         |                                   |
| 2                   | 0          | 0         | 1         | 0         |                                   |
| 3                   | 0          | 0         | 1         | 1         |                                   |
| 4                   | 0          | 1         | 0         | 0         |                                   |
| 5                   | 0          | 1         | 0         | 1         |                                   |
| 6                   | 0          | 1         | 1         | 0         |                                   |
| 7                   | 0          | 1         | 1         | 1         |                                   |
| 8                   | 1          | 0         | 0         | 0         |                                   |
| 9                   | 1          | 0         | 0         | 1         |                                   |
| 10                  | 1          | 0         | 1         | 0         | Сброс в состояние $0_{10}=0000_2$ |

Для нормальной работы счетчика на входах  $S$  и  $R$  триггеров должна быть установлена логическая 1. Установка 0 на входе  $R$  приводит к сбросу счетчика, то есть переводит его в состояние  $0_{10}=0000_2$ .

Попытка установки счетчика в состояние  $15_{10}=1111_2$  сигналом  $S=0$  приводит к неопределенным результатам. Действительно, при  $S=0$  счетчик переходит в состояние  $15_{10}=1111_2$ . Установка в состояние 1 триггеров второго ( $2^1$ ) и четвертого ( $2^3$ ) разрядов приводит к появлению 0 на выходе элементов И-НЕ, И. Таким образом 0 устанавливается и на входах  $R$  всех триггеров. При  $R=S=0$  триггеры переходят в состояние, когда сигналы на прямом и инверсном выходе одинаковы, и равны 1. При выходе из этого состояния ( $S=1$ ) состояние триггеров счетчика неопределенно.

Двоично-десятичный реверсивный счетчик выполнен на микросхеме 1533ИЕ6 (74ALS192). Схематичное изображение счетчика представлено на рисунке 2.44.

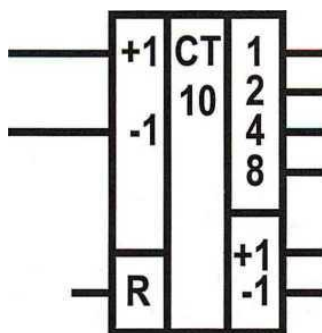


Рисунок 2.44 – Схематичное изображение двоично-десятичного реверсивного счетчика

Положительный перепад на входе «+1» (при сигнале 1 на входе «-1») увеличивает содержимое счетчика, а на входе «-1» - уменьшает (на входе «+1» сигнал 1). При подаче 1 на входы сброса  $R$  счетчик обнуляется.

Если содержимое счетчика равно  $9_{10} = 1001_2$ , то положительный перепад на входе «+1» переводит счетчик в состояние  $0_{10} = 0000_2$  и на выходе переноса «+1» появляется положительный перепад, добавляющий 1 в счетчик старшего разряда (не показан на рисунке).

При уменьшении содержимого счетчика, находящегося в состоянии  $0_{10} = 0000_2$ , счетчик переходит в состояние  $9_{10} = 1001_2$  и на выходе «-1» формируется сигнал вычитания 1 для счетчика старшего разряда (не показан на рисунке).

### 2.10.2 Схемы электрические соединений

Схема электропитания блока испытания цифровых устройств представлена на рисунке 2.45. На рисунке 2.46 представлена схема для тестирования двоичного счетчика на наборном поле блока испытания цифровых устройств А1.



и 4 разрядов переключают с инвертирующих на не инвертирующие выходы триггеров предыдущего разряда (пунктирные линии).

Для сброса счетчика тумблер 2 временно переводят из положения 1 в положение 0 (рисунок 2.47).

Перевод тумблера 0 в положение 0 устанавливает 1 во всех разрядах счетчика.

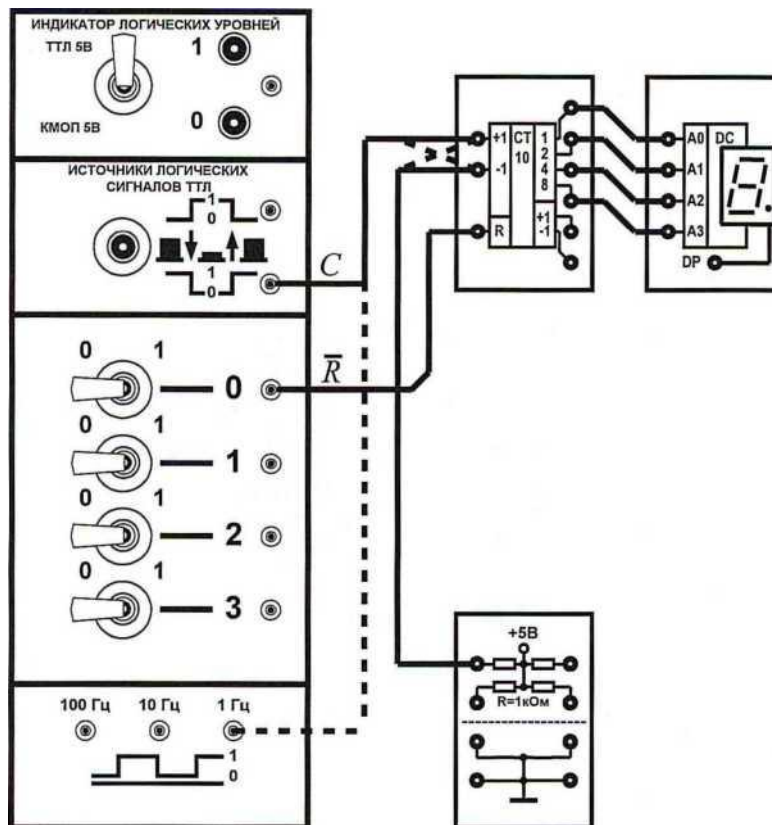


Рисунок 2.47 – Схема для тестирования реверсивного двоично-десятичного счетчика на наборном поле блока испытания цифровых устройств А1.

Сплошными линиями на рисунке 2.47 показана схема тестирования суммирующего двоично-десятичного счетчика. Импульсы на вход счетчика подают нажатием кнопки источника логических сигналов, или от генератора 1 Гц (пунктирная линия). Сброс счетчиков осуществляют при переключении тумблера 0 в положение 1.

Для работы в режиме вычитающего счетчика необходимо поменять местами провода, подключенные к входам верхнего (на рисунке) счетчика. В этом случае импульсы от кнопки или генератора будут поступать на вход «-1», а на

вход «+1» будет подана логическая 1. Переключение входов показано на рисунке пунктиром.

### 2.10.3 Перечень аппаратуры

Перечень используемой аппаратуры представлен в таблице 2.35

Таблица 2.35 – Перечень используемой аппаратуры

| Обозначение | Наименование                      | Тип      | Параметры                                                        |
|-------------|-----------------------------------|----------|------------------------------------------------------------------|
| G1          | Однофазный источник               | 218.2    | -220 В /16 А                                                     |
| A1          | Блок испытания цифровых устройств | 219      | Индикаторы и источники логических сигналов.<br>Питание +5 В, 1 А |
|             | Набор цифровых мини-              | 600.11.2 | 20 миниблоков                                                    |

### 2.10.4 Указания по проведению эксперимента

Убедитесь, что устройства, используемые в эксперименте, отключены от сети электропитания.

Соедините аппаратуру в соответствии со схемой электропитания.

Соберите цепь тестирования счетчика на наборном поле блока испытания цифровых устройств А1.

Включите устройство защитного отключения и автоматический выключатель в однофазном источнике питания G1.

Включите выключатель «СЕТЬ» блока испытания цифровых устройств А1.

Протестируйте работу счетчика. При необходимости изменения исследуемой схемы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1, измените схему, включите выключатель «СЕТЬ».

Убедитесь, что тестируемые счетчики функционируют в соответствии с их описанием. На вход счетчика можно подать сигнал генератора с частотой 1 Гц.

По завершении работы отключите выключатель «СЕТЬ» блока испытания

цифровых устройств А1 и автоматический выключатель в однофазном источнике питания G1.

#### 2.10.5 Содержание отчета

Отчет должен состоять из следующих структурных элементов:

- 1) Название работы.
- 2) Цель и задачи работы.
- 3) Результаты работы в виде таблицы и графиков исследования датчика.
- 4) Выводы о проделанной работе.

#### 2.11 Контрольные вопросы

- 1) В чем заключается принцип работы исследуемого датчика?
- 2) Какое напряжение подается на исследуемый датчик при испытаниях?
- 3) Какой из мультиметров следует использовать при проведении испытаний?
- 4) В какой последовательности следует включать оборудование при проведении испытаний?
- 5) На какие объекты реагирует испытываемый датчик?
- 6) Совпадают ли характеристики датчика при приближении и отдалении объекта?

## 3 Цифроаналоговые и аналого-цифровые преобразователи

### 3.1 Основные понятия

Цифроаналоговые (ЦАП) и аналого-цифровые преобразователи (АЦП) являются неотъемлемой частью автоматических систем контроля, управления и регулирования. Поскольку подавляющее большинство измеряемых физических величин являются аналоговыми, а их обработка, индикация и регистрация, осуществляются цифровыми методами, ЦАП и АЦП нашли широкое применение в автоматических средствах измерений. Так, ЦАП и АЦП входят в состав цифровых измерительных приборов (вольтметров, осциллографов, анализаторов спектра,), программируемых источников питания, дисплеев на электронно-лучевых трубках, графопостроителей, радиолокационных систем, установок для контроля элементов и микросхем, являются важными компонентами различных преобразователей и генераторов, устройств ввода-вывода информации ЭВМ.

Существует три разновидности конструктивно-технологического исполнения ЦАП и АЦП: модульное, гибридное и интегральное. При этом доля производства интегральных схем ЦАП и АЦП в общем объеме их выпуска непрерывно возрастает, чему в значительной степени способствует широкое распространение микропроцессоров и методов цифровой обработки данных. В недалёком будущем, в модульном и гибридном исполнении будут выпускаться лишь сверхточные и сверхбыстродействующие преобразователи с достаточно большой мощностью рассеивания.

ЦАП – устройство, которое создает на выходе аналоговый сигнал (напряжение или ток), пропорциональный входному цифровому сигналу. При этом значение выходного сигнала зависит от значения опорного напряжения  $U_{оп}$ , определяющего полную шкалу выходного сигнала.

В АЦП цифровой код на выходе определяется отношением преобразуемого входного аналогового сигнала к опорному сигналу, соответствующему пол-

ной шкале. АЦП можно рассматривать как измеритель отношений или делитель напряжений с цифровым входом.

Электрические сигналы на входах и выходах ЦАП и АЦП можно обозначить следующим образом: цифровой входной (выходной) код  $N_{\text{вх}}$  ( $N_{\text{вых}}$ ), аналоговый выходной (входной) сигнал  $AC_{\text{вых}}$  ( $AC_{\text{вх}}$ ), напряжение источника питания  $U_{\text{и.п.}}$ .

### 3.2 Характеристики ЦАП АЦП.

#### 3.2.1 Разрешающая способность

Разрешающая способность  $\Delta$  определяет число дискретных значений выходного сигнала преобразователя, составляющих его предел преобразования. Чем больше число дискретных значений, тем выше разрешающая способность преобразователя. Двоичный  $n$ -разрядный преобразователь имеет  $2^n$  дискретных значений, а его разрешающая способность равна  $1/2^n$ . Однако только по разрешающей способности установить точность преобразования невозможно. В преобразователях различают наименьший и наибольший значащий разряды. В двоичной системе кодирования наименьшим значащим разрядом считается тот, который имеет наименьший вес. Вес одного младшего разряда определяет разрешающую способность. Наибольший значащий разряд несет в себе наибольший вес. В двоичном кодировании наибольший значащий разряд имеет вес  $1/2$  номинального значения полной шкалы преобразования.

Разрешающая способность может выражаться либо в процентах, либо в долях от полной шкалы. Например, 12-разрядный АЦП имеет разрешающую способность  $1/4096$  или  $0,0245\%$  полной шкалы. Такой преобразователь с полной шкалой  $10\text{ В}$  может обеспечить изменение выходного кода на один двоичный разряд при изменении входного напряжения на  $2,45\text{ мВ}$ . Аналогично 12-разрядный ЦАП дает изменение выходного напряжения на  $0,0245\%$  от полной шкалы при изменении двоичного входного кода на один разряд.



### 3.2.2 Нелинейность

Нелинейность  $\Delta_{\text{л}}(X)$  характеризуется отклонением значений реальной характеристики преобразователя  $f_p(x)$  от прямой. При этом значение  $\Delta_{\text{л}}(X)$  зависит от метода линеаризации, которая может осуществляться по:

- экстремальному критерию, когда  $\Delta_{\text{л}}(X)$  принимает минимальное значение, то есть вычисляется  $\min[\Delta_{\text{л}}(X)]$ ;
- интегральному критерию;
- критерию граничных точек, когда линеаризующая прямая проходит через начальную и конечную точки реальной функции преобразования  $f_p(x)$ .

Для ЦАП с  $n$  двоичными разрядами в идеальном случае (при отсутствии погрешностей преобразования) аналоговый выход  $U_{\text{вых}}$  соотносится с входным двоичным числом следующим образом:

$$U_{\text{вых}} = U_{\text{оп}} a_1 2^{-1} + a_2 2^{-2} + \dots a_n 2^{-n}, \quad (3.1)$$

где  $U_{\text{оп}}$  — опорное напряжение ЦАП (от встроенного или внешнего).

Таким образом, при включении всех разрядов выходное напряжение ЦАП, которое в этом случае образует  $U_{\text{п.ш.}}$ , отличается от значения опорного напряжения  $U_{\text{оп}}$  на значение младшего разряда преобразователя  $\Delta$ , определяемого, как

$$\Delta = \frac{U_{\text{оп}}}{2^n}. \quad (3.2)$$

Выражение (3.1) показывает линейную зависимость между аналоговым сигналом на выходе и цифровым сигналом на входе преобразователя, что позволяет осуществить простой и эффективный контроль линейности: включаются различные комбинации разрядов входного кода и записываются соответствующие значения аналогового выходного сигнала. Затем каждый разряд этой комбинации включается отдельно и записывается (регистрируется) соответствующий

щее ему значение выходного напряжения. Алгебраическая сумма этих значений сравнивается с суммой, полученной для всех разрядов выбранной комбинации, включенных вместе. Разность этих сумм и будет ошибкой линейности для данной точки характеристики преобразователя.

Наихудшим случаем при определении погрешности линейности является включение всех разрядов, поскольку при этом погрешность определяется суммой погрешностей всех разрядов. Считается допустимым, если максимальная погрешность линейности не превышает  $1/2 A$ .

Процедура оценки линейности АЦП аналогична процедуре оценки для ЦАП.

Таким образом, нелинейность как ЦАП, так и АЦП имеет первостепенное значение для оценки качества преобразователей, так как все другие погрешности (погрешность нуля, погрешность полной шкалы и так далее) могут быть сведены к нулю соответствующими регулировками. Погрешность линейности обычно выражается в процентах от полной шкалы или в долях от единицы младшего разряда (разрешающей способности).

### 3.2.3 Дифференциальная нелинейность

Дифференциальная нелинейность определяется отклонением приращения выходного сигнала преобразователя от номинального значения младшего разряда при последовательном изменении значений кодового входного сигнала на единицу. Дифференциальная нелинейность идеального преобразователя равна нулю. Это значит, что при изменении входного кода преобразователя на единицу его выходной сигнал меняет свое значение на значение младшего разряда. Допускаемым значением дифференциальной нелинейности считается  $\pm 1/2 \Delta$  (то есть  $1/2$  единицы младшего разряда).

Как правило, наибольшая дифференциальная нелинейность наблюдается при выполнении смены кода 011 ... 1 на 100...0, когда происходит выключение всех младших разрядов и включение одного старшего разряда. Объясняется это тем, что при формировании выходного сигнала для кода 011 ... 1 происходит

суммирование погрешностей всех разрядов (кроме первого). Это проиллюстрировано для трехразрядного преобразователя на рисунок 3.1, а, когда значение старшего разряда при изменении значения цифрового входа с 4 на 5 меньше на  $1/2\Delta$  значений суммы младших разрядов. Все последующие кодовые переходы будут иметь правильное приращение, но абсолютные значения выходного сигнала для каждого из изменений значения цифрового входа с 5 на 6, с 6 на 7, и с 7 на 8 будут на  $1/2\Delta$  меньше расчетного значения. Дифференциальная нелинейность может быть выражена в долях младшего разряда или в процентах от полной шкалы.

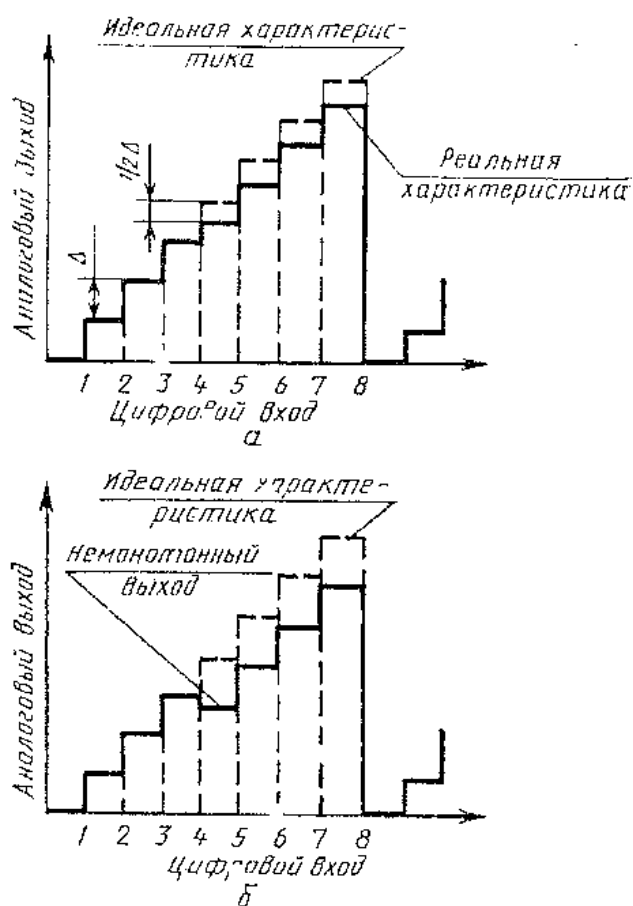


Рисунок 3.1 – Выходные характеристики монотонного (а)  
и немонотонного (б) ЦАП

### 3.2.4 Монотонность преобразователя

Монотонность преобразователя означает, что при каждом приращении входного сигнала происходит приращение выходного сигнала того же знака, в противном случае преобразователь не является монотонным. Таким образом, монотонность означает, что первая производная от непрерывной функции выход-вход должна быть положительна. На примере трехразрядного ЦАП предположим, что вес его первого разряда имеет уменьшение относительно весов второго и третьего разрядов более чем на  $\Delta$ . В этом случае переход кода от ступеньки 3 к ступеньке 4 будет действительно отрицательным, т. е. характеристика немонотонна (рисунок 3.2, б).

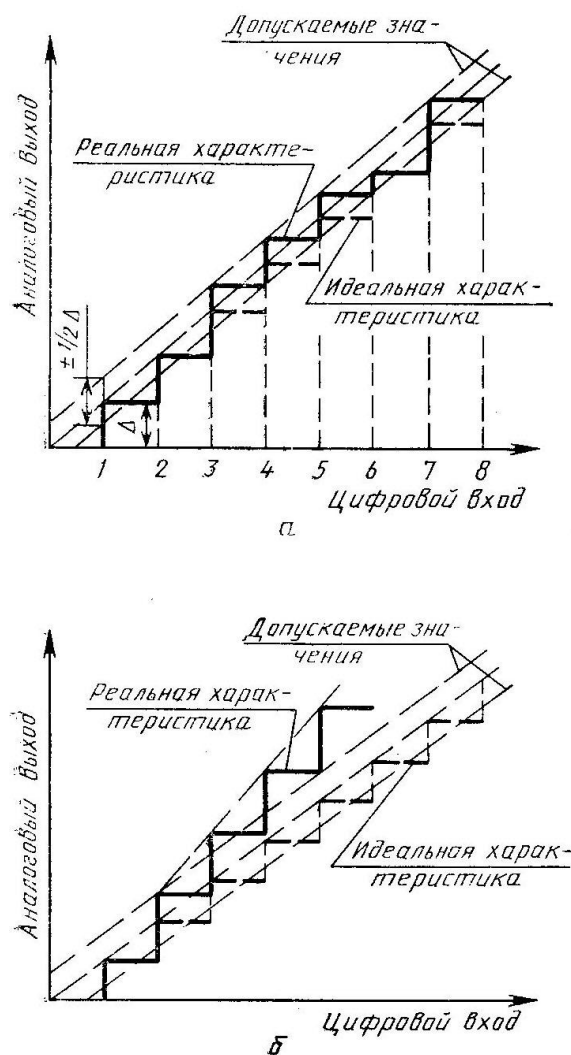


Рисунок 3.2 – Характеристика линейного (а) и нелинейного (б) ЦАП

Требование дифференциальной нелинейности, равной  $1/2 \Delta$ , является более жестким, чем требование монотонности, так как немонотонность означает дифференциальную нелинейность большую чем  $\Delta$ . Нелинейность характеристики ЦАП оказывает незначительное влияние на его дифференциальную нелинейность. Более того, ЦАП может быть линейным, то есть его реальная характеристика может отклоняться от прямой не более чем на  $\pm 1/2\Delta$ , и тем не менее не удовлетворять требованиям дифференциальной линейности (ступеньки 6 и 7 на рисунке 3.2, а). И наоборот, даже незначительная накапливающаяся от разряда к разряду дифференциальная нелинейность, не превышающая допустимое значение, может привести к значительной нелинейности преобразователя.

### 3.2.5 Коэффициент преобразования

Коэффициент преобразования преобразователя определяет угол наклона его характеристики преобразования. Для идеального ЦАП наклон характеристики должен быть таким, чтобы при включении всех разрядов выходное напряжение полной шкалы ЦАП было меньше значения опорного напряжения  $U_{оп}$  на значение младшего разряда  $\Delta$  (прямая 1 на рисунок 3.3).

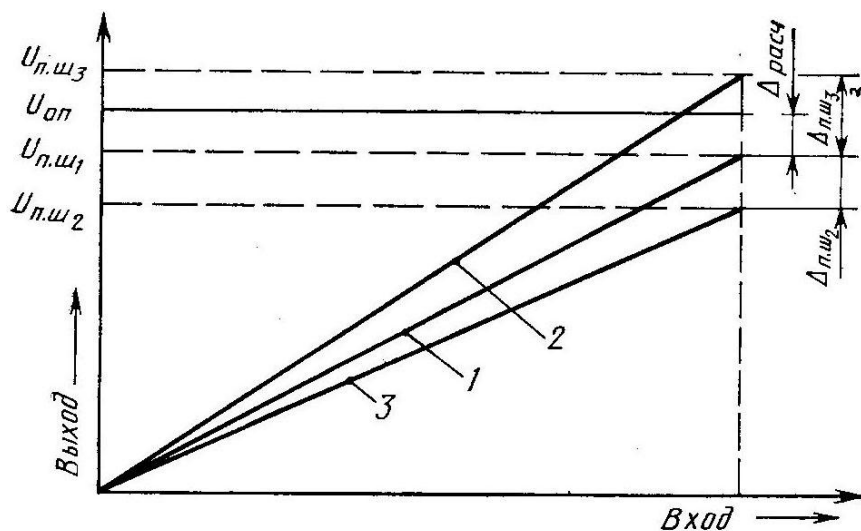


Рисунок 3.3 – Выходные характеристики ЦАП с различными значениями коэффициента преобразования

Для интегральных схем ЦАП с токовым выходом наклон характеристики определяется значением сопротивления резистора  $R_{o.c}$ , который включен в цепь обратной связи усилителя - преобразователя тока в напряжение. Если значение сопротивления резистора превышает номинальное значение, то коэффициент преобразования возрастает (прямая 2 на рисунке 3.3), если номинал  $R_{o.c}$  меньше нормы, то коэффициент преобразования уменьшается (прямая 3 на рисунке 3.3). Это объясняется тем, что фактические значения младших разрядов  $\Delta f_2$  и  $\Delta f_3$  для характеристик 2 и 3 отличаются от расчетного значения, определяемого соотношением. В этом случае фактические значения младших разрядов преобразователя определяются, как

$$\Delta f = U_{п.ш.ф} \cdot (2^n - 1), \quad (3.3)$$

где  $U_{п.ш.ф}$  – фактическое значение напряжения полной шкалы преобразователя.

### 3.2.6 Относительная погрешность полной шкалы

Относительная погрешность полной шкалы определяется выражением:

$$\Delta_{п.ш} = \frac{\Delta_{п.ш}}{U_{п.ш.ном.}}. \quad (3.4)$$

и, следовательно, не зависит от коэффициента преобразования ЦАП. Погрешности полной шкалы для АЦП характеризуются отклонением действительного входного напряжения от его расчетного значения для полномасштабного выходного кода.

Погрешности полной шкалы для ЦАП и АЦП обусловлены погрешностями: опорного напряжения, значений сопротивлений многозвенного резистивного делителя, коэффициента усиления усилителя. Погрешность полной шкалы может быть скорректирована с помощью регулировки коэффициента усиления выходного усилителя (для ЦАП) или значения опорного напряжения (для АЦП).

### 3.2.7 Погрешность нуля

Погрешность нуля (смещение нуля)  $\Delta_0$  для ЦАП – это выходное напряжение ЦАП с нулевым входным кодом, а для АЦП – среднее значение входного напряжения АЦП, необходимое для получения нулевого кода на его выходе. Смещение нуля вызвано током утечки через коммутирующие разрядные ключи ЦАП, входным током или напряжением смещения выходного усилителя (для ЦАП) или компаратора (для АЦП). Данную погрешность можно скомпенсировать с помощью внешней по отношению к ЦАП или АЦП регулировки нулевого смещения. Погрешность нуля выражается в процентах от полной шкалы или в долях единицы младшего разряда.

Погрешность полной шкалы  $\Delta_{п.ш.}$ , как это показано на рисунке 3.4, определяется с учетом погрешности нуля характеристики преобразователя  $\Delta_0$ , в то время как при определении погрешности линейности  $\Delta_{л.}$  линеаризирующая прямая реальной функции преобразования  $f_p(x)$  должна проходить через начало координат. Следовательно, перед тем как определить погрешность линейности необходимо скорректировать погрешность нуля.

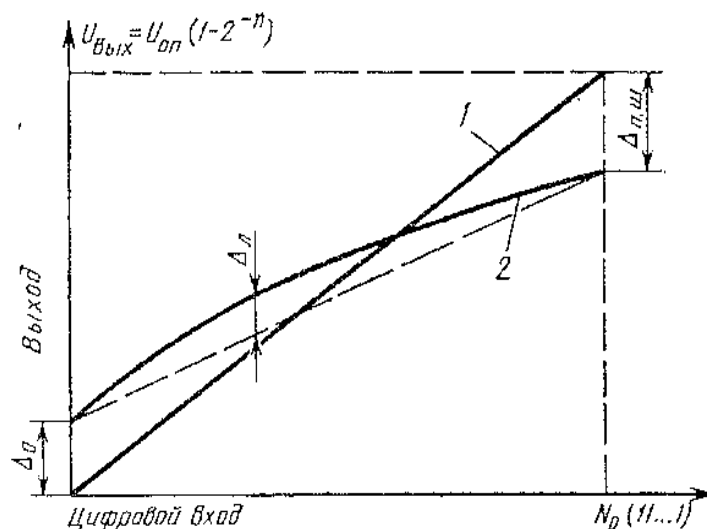


Рисунок 3.4 – Идеальная (прямая 1) и реальная (кривая 2) характеристики ЦАП

### 3.2.8 Абсолютная погрешность преобразования

Абсолютная погрешность преобразования отражает отклонение фактического выходного сигнала преобразователя от теоретического, вычисленного для идеального преобразователя. Значение абсолютной погрешности преобразования выражается обычно в процентах от полной шкалы преобразования и учитывает все составляющие погрешности преобразования (нелинейность, смещение нуля, погрешность коэффициента преобразования). Абсолютная погрешность преобразования находится в прямой зависимости от текущего значения.

### 3.2.9 Время установления ЦАП

Время установления ЦАП является важным динамическим параметром и определяется как интервал времени, в течение которого выходной аналоговый сигнал ЦАП при смене кодовой комбинации на его цифровых входах достигает своего установившегося значения (соответствующего статическому режиму преобразования) с допустимой погрешностью, значение которой выражается как часть от полной шкалы преобразования и обычно равно  $\pm 1/2\Delta$ . При этом, чем больше изменение входного воздействия и перепад выходного аналогового сигнала, тем продолжительней время установления. Действительно, если погрешность установления не превышает  $1/2\Delta$ , то при включении и выключении, например, младшего разряда перепад выходного аналогового сигнала ЦАП будет составлять всего лишь удвоенную допустимую погрешность установления. Поэтому время установления будет минимальным. И наоборот, если перепад выходного сигнала ЦАП велик по сравнению с допустимой погрешностью установления, время установления возрастает. Однако необходимо учитывать следующее обстоятельство. Время установления зависит не только от значения перепада выходного сигнала ЦАП, но и (в большей степени) от того, относительно какого уровня происходят эти перепады, т. е. от того количества разрядов, которые меняют свое состояние при формировании нового значения выходного сигнала ЦАП.



Наиболее длительное время установления наблюдается в случае периодического формирования полной шкалы и при так называемом главном кодовом переходе, когда меняются кодовые комбинации 011...1 и 100... 0. Это объясняется тем, что выключение разрядов происходит, как правило быстрее их включения. Поэтому при смене указанных кодовых комбинаций выходной сигнал ЦАП в течение определенного отрезка времени будет иметь нулевое значение, после чего возвращается к предыдущему значению за вычетом единицы младшего разряда.

### 3.2.10 Время преобразования АЦП

Время преобразования АЦП определяется как интервал времени, в течение которого выходной код преобразователя при скачкообразном изменении входного аналогового сигнала достигает значения, отличающегося от установившегося не более, чем на значение допустимой погрешности.

Нормирование и определение этого параметра существенно зависит от структуры и назначения преобразователя. Так, время преобразования интегрирующих АЦП вполне определено и практически не зависит ни от каких внешних факторов. На время преобразования АЦП поразрядного уравнивания и прямого (параллельного) преобразования влияют многие факторы, и его можно подразделить на время переходного процесса во входных цепях АЦП и время цикла преобразования, необходимое для отработки всех разрядов АЦП и получения на выходе соответствующего кода. Таким образом, для времени преобразования  $t_{пр}$  АЦП можно записать как:

$$t_{пр} = t_{вх} + t_{ц}. \quad (3.5)$$

## 3.3 Основные структуры цифроаналоговых преобразователей

ЦАП строятся в основном по принципу параллельного преобразования на переключателях тока или напряжения. Такие ЦАП имеют два типа входов; аналоговый, на который подается опорное напряжение постоянного тока, опреде-

ляющее масштаб цифроаналогового преобразования (в случае отсутствия в ЦАП встроенного источника опорного напряжения), и цифровой, на который подается цифровой код подлежащий преобразованию в аналоговый сигнал.

Умножающий ЦАП – цифроаналоговый преобразователь, у которого аналоговый вход допускает изменение входного опорного напряжения в широких пределах.

Диапазоны подаваемых на аналоговый вход опорных напряжений могут лежать в пределах от 0 до +10 В и от 0 до минус 10 В.

Двухквадрантный ЦАП – умножающий ЦАП с однополярным диапазоном входных опорных напряжений и двуполярным входным цифровым кодом.

Четырехквадрантный ЦАП – умножающий ЦАП двуполярным диапазоном входных опорных напряжений и двуполярным входным цифровым кодом.

Линейный ЦАП – цифроаналоговый преобразователь, допускающий подачу на аналоговый вход только фиксированного значения опорного напряжения, которое может формироваться как внутри корпуса ЦАП, так и вне его.

Выходной величиной ЦАП является либо напряжение постоянного тока (при наличии встроенного в ЦАП усилителя- преобразователя тока в напряжение), либо постоянный ток. К ЦАП с токовым выходом необходимо подключать низкоомную нагрузку, падение напряжения на ней должно быть мало для сохранения гарантированной точности ЦАП.

### 3.3.1 ЦАП с переключателями источников тока

В обобщенной структурной схеме ЦАП с переключателями источников тока (рисунок 3.5) каждому  $i$ -му разряду параллельного входного кода  $N_{\text{вх}}$  соответствует свой источник тока  $ИТ_i$ . Ток каждой ячейки  $ИТ_i$  формируется из опорного напряжения от источника опорного напряжения ИОН и соответствует весу данного разряда кода. Выходные токи ячеек, проходящие через отпираемые кодом ключи (Кл), суммируются на входе суммирующего усилителя (СУ). Существуют два наиболее широко распространенных метода формирования разрядных токов: с использованием двоично-взвешенных резисторов, номиналы

которых изменяются по закону  $2^n$ , и многозвенной цепочки резисторов  $R-2R$ .

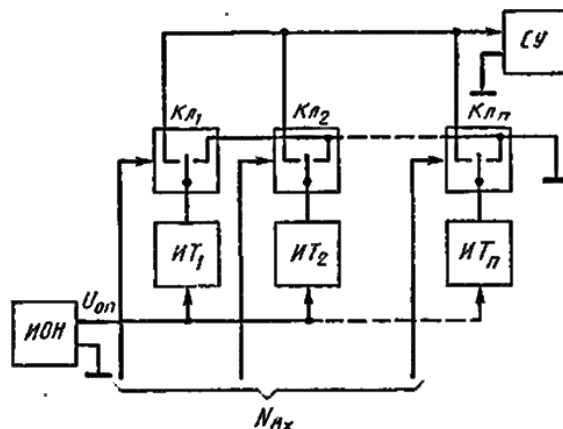


Рисунок 3.5 – Структурная схема ЦАП с переключателями источников тока

### 3.3.1.1 ЦАП с двоично-взвешенной матрицей резисторов

В схему ЦАП с двоично-взвешенными резисторами (рисунок 3.6) входят:

- $n$  ключей (по одному на каждый разряд), управляемых входным цифровым сигналом;
- цепочка взвешенных резисторов  $R \cdot 2^i$ ;
- источник опорного напряжения (ИОН);
- суммирующий усилитель СУ, обеспечивающий суммирование разрядных токов и, в случае необходимости, преобразование суммарного тока в пропорциональное значение напряжения.

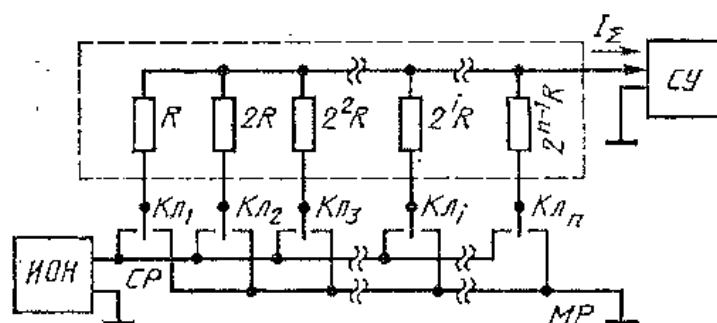


Рисунок 3.6 – Схема ЦАП с двоично-взвешенной матрицей резисторов

Каждый  $i$ -й разряд входного цифрового сигнала управляет ключом  $Кл$ , который подключает соответствующий весовой резистор с номиналом  $R_i = R \cdot 2^i$  либо к источнику опорного напряжения, когда  $a_i = 1$ , либо к зем-

ляной шине, когда  $a_i = 0$ . Используемый при этом ИОН должен иметь внутреннее сопротивление несоизмеримо меньшее, чем минимальное сопротивление резисторной цепочки (в идеальном случае  $R_{\text{вн}} = 0$ ). Номиналы весовых разрядных резисторов должны возрастать от старшего (СР) к младшему (МР) разряду по двоичному закону, т. е. если сопротивление резистора СР равно  $R$ , то его значение в МР равно  $2^{n-1}$ . В этом случае суммарный ток, поступающий на вход СУ:

$$I_{\Sigma} = a_1 \cdot \frac{U_{\text{оп}}}{R} + a_2 \cdot \frac{U_{\text{оп}}}{2 \cdot R} + \dots + a_n \cdot \frac{U_{\text{оп}}}{2^{n-1} \cdot R}. \quad (3.6)$$

или

$$I_{\Sigma} = \frac{U_{\text{оп}}}{2^{n-1} \cdot R} a_1 \cdot 2^{n-1} + a_2 \cdot 2^{n-2} + \dots + a_n \cdot 2^0 = \frac{U_{\text{оп}}}{2^{n-1} \cdot R} \sum_{i=0}^{n-1} a_i \cdot 2^i$$

Отсюда следует, что ток  $I$  пропорционален цифровому сигналу, подключающему с помощью ключей весовые резисторы к ИОН. Естественно, что ток  $I_{\Sigma}$  будет максимальным в случае, когда все коэффициенты  $a$ , равны 1, т. е. все весовые резисторы подключены к ИОН:

$$I_{\Sigma \text{max}} = \frac{U_{\text{оп}} \cdot (2^n - 1)}{R \cdot 2^{n-1}}. \quad (3.7)$$

При разработке подобных ЦАП следует учитывать, что для каждого  $(i-1)$  разряда вклад в результирующий выходной ток меньше в два раза вклада  $i$ -го разряда и соответственно требования к точности и стабильности резистора  $R \cdot 2^{i-1}$  вдвое менее жестки, чем  $R \cdot 2^i$ . Следует иметь в виду, что с повышением разрядности значительно возрастает разница в номиналах резисторов СР и МР. Обеспечить изготовление прецизионных и стабильных резисторов в таком диапазоне номиналов очень трудно. Кроме того, при таких номиналах резисторов на точность преобразователя существенно влияют параметры ключей: их сопротивления в замкнутом и разомкнутом состояниях становятся соизмери-

мыми с номиналами разрядных резисторов. Поэтому разрядность ЦАП, реализованных по данной схеме, не превышает, как правило 6 – 8.

### 3.3.1.2 ЦАП с матрицей резисторов типа R–2R

Указанный недостаток исключается, если в качестве формирователей разрядных токов использовать многозвенную цепочку резисторов типа R–2R (рисунок 3.7), которая состоит из резисторов только двух номиналов R и 2R. Уменьшение формируемых значений разрядных токов обеспечивается включением весовых резисторов таким образом, что резисторы более старшего разряда участвуют в формировании (уменьшении) разрядных токов более младших разрядов, что и позволяет реализовать формирователь разрядных токов на цепочке резисторов только с двумя номиналами.

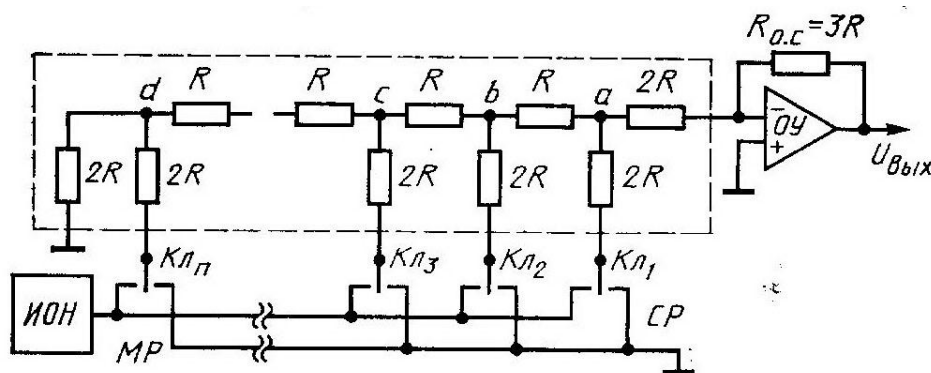


Рисунок 3.7 – Схема ЦАП с матрицей резисторов типа R – 2R

Цепочка резисторов является линейной, поэтому её работу можно проанализировать методом суперпозиции, т. е. рассчитать значение каждого разрядного тока независимо от других разрядов. Однако поскольку на выходе ЦАП установлен операционный усилитель ОУ с сопротивлением в цепи обратной связи  $R_{oc} = 3 \cdot R$ , окончательный результат преобразования будем рассматривать в виде напряжения на выходе ОУ с учетом его коэффициента преобразования  $K = -\frac{3}{2}$ . Определим значение формируемого разрядного тока с помощью ключа КЛ<sub>1</sub> (тока СР), подключающего резистор 2R разрядной цепочки к источнику  $U_{оп}$ , при условии, что все остальные ключи замкнуты на земляную шину.

Вполне очевидно, что эквивалентное сопротивление цепи слева от узла  $a$  равно  $2R$ . Рассматривая каждый узел этой цепи (узел  $b$ ,  $c$ ,  $d$ ), нетрудно убедиться, что эквивалентное сопротивление  $R_{\text{экв}}$  с любой стороны от этого узла равно  $2R$  при условии, что в конце цепочки резисторов нагружена на резистор  $2R$ , а потенциал инвертирующего входа ОУ равен нулю.

Таким образом, если к ИОН подключен только резистор  $2R$  старшего разряда, а резисторы всех остальных разрядов подключены к земляной шине, то ток  $I_1$ , от ИОН через резистор  $2R$  старшего разряда при включенном  $\text{Кл}_1$  делится пополам, обеспечивая на узле  $a$  напряжение:

$$U_a = U_{\text{оп}} \cdot \frac{R}{3 \cdot R} = \frac{U_{\text{оп}}}{3}. \quad (3.8)$$

Выходное напряжение ЦАП пропорционально сумме напряжений со своими весовыми коэффициентами, обусловленными лишь теми ключами, которые подключены к источнику  $U_{\text{оп}}$ . Достоинством рассмотренной схемы является то, что матрица резисторов состоит только из резисторов двух номиналов. При этом нет необходимости добиваться высокой точности их абсолютных значений. Важна только их временная стабильность и высокая точность их относительного значения, что значительно повышает технологичность данной схемы в интегральном исполнении. Кроме того, немаловажно постоянство входного сопротивления цепочки резисторов  $R = 3 \cdot R$  со стороны ИОН при любых комбинациях включения разрядных ключей, которое позволяет использовать прецизионный источник с достаточно большим выходным сопротивлением, не вызывая изменения значения его напряжения в процессе работы ЦАП.

### 3.3.1.3 ЦАП с токовыми ключами

Недостатком всех рассмотренных выше схем ЦАП является необходимость использования ключей, коммутирующих напряжение. Значительная разность потенциалов между контактами ключей в этом случае и существенная ём-

кость между элементами преобразователя обуславливают переходной процесс, который уменьшает быстродействие ЦАП. Поэтому предпочтительней использовать в ЦАП токовые ключи, у которых потенциалы между контактами близки к нулю и переходные процессы менее продолжительны. Это даёт возможность существенно (на порядок и более) повысить быстродействие ЦАП.

Все структуры ЦАП с токовыми ключами можно подразделить на два вида: в одних разрядные токи формируются с помощью пассивных элементов (цепочек резисторов), в других с помощью активных элементов (генераторов тока). Примером структуры ЦАП первого вида может служить схема, приведённая на рисунок 3.8.

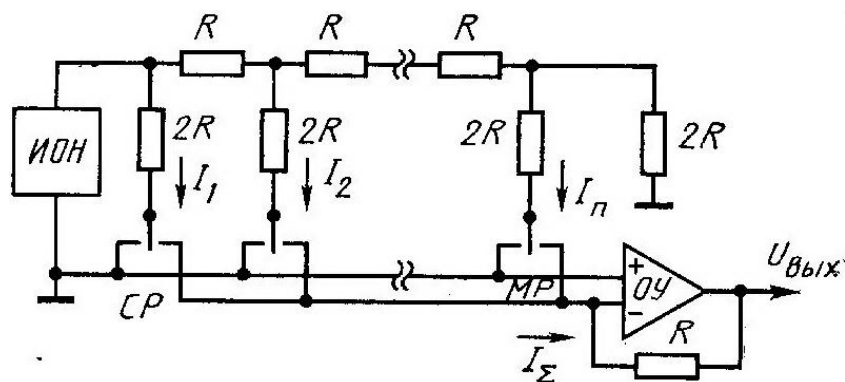


Рисунок 3.8 - Схема ЦАП с матрицей резисторов R-2R с токовыми ключами

Данный ЦАП, построен на основе цепочки резисторов R-2R, но ключами осуществляется коммутация токов, а не напряжений. Поэтому схема обладает высоким быстродействием, надёжна и легко реализуется методами интегральной технологии. Существенным недостатком таких схем является то, что на точность преобразования оказывает значительное влияние нестабильность сопротивлений ключей, включенных последовательно с весовыми резисторами. Кроме того, поскольку данные схемы обладают большим выходным сопротивлением, значение которого к тому же меняется в широких пределах в зависимости от комбинаций включения разрядов, на точность преобразования сильно влияет сопротивление нагрузки, подключаемой к токовому выходу преобразователя. Даже незначительное падение напряжения на сопротивлении нагрузки под действием выходного тока ЦАП приводит к существенной погрешности преоб-

разования, которая к тому же носит случайный характер, так как зависит от значения цифрового входного сигнала ЦАП и не поддаётся коррекции. Поэтому при использовании данных ЦАП необходимо обеспечивать на токовом выходе ЦАП нулевой потенциал. Для этого, как правило, на выходе ЦАП ставят ОУ – преобразователь выходного тока ЦАП в напряжение с малым смещением нуля. Для устранения недостатков, присущих такому типу ЦАП, используют схему ЦАП с формирователями разрядных токов на активных элементах. Рассмотрим принцип работы этого ЦАП на основе трёхразрядного ЦАП (рисунок 3.9).

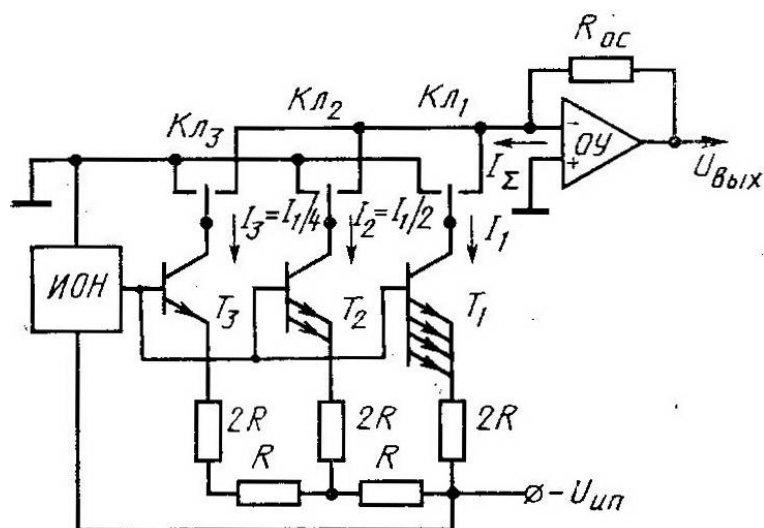


Рисунок 3.9 – Схема ЦАП с матрицей резисторов R-2R и формирователями разрядных токов на активных элементах

В основу данного преобразователя положен принцип суммирования коллекторных токов транзисторов  $T1-T3$ . Эти токи поступают на выход через ключи  $Кл_1-Кл_3$ , управляемые цифровым сигналом. Значения этих токов подчиняются двоичному закону, который реализуется с помощью многозвенной цепочки резисторов R-2R. Поскольку каждый транзистор имеет разные коллекторные токи, то геометрические размеры элементов транзисторов должны быть согласованы со значениями этих токов таким образом, чтобы обеспечивались одинаковые плотность тока через транзистор и падения напряжения на переходе база-эмиттер, (транзисторы выполняются многоэмиттерными). Разности значений в источниках тока изменяют значения потенциалов на эмиттерах транзисторов,



что приводит к погрешностям коэффициентов двоичного взвешивания, которые становятся особенно заметными при разработке многоразрядных преобразователей высокой точности. Так, десятиразрядный ЦАП требует соотношения токов 512:1. Взвешенные эмиттерные токи в таком широком диапазоне образуют на резисторах в эмиттерной цепи двоично-взвешенное падение напряжения также в широком диапазоне. Это обстоятельство затрудняет разработку ЦАП в интегральном исполнении, поскольку в этом случае резисторы обычно создаются с помощью обратно смещённых рп-переходов в полупроводниках, очень чувствительных к изменению напряжения. Уменьшить влияние на точность преобразования указанного отрицательного явления можно в ЦАП, построенных по схеме, приведённой на рисунке 3.10.

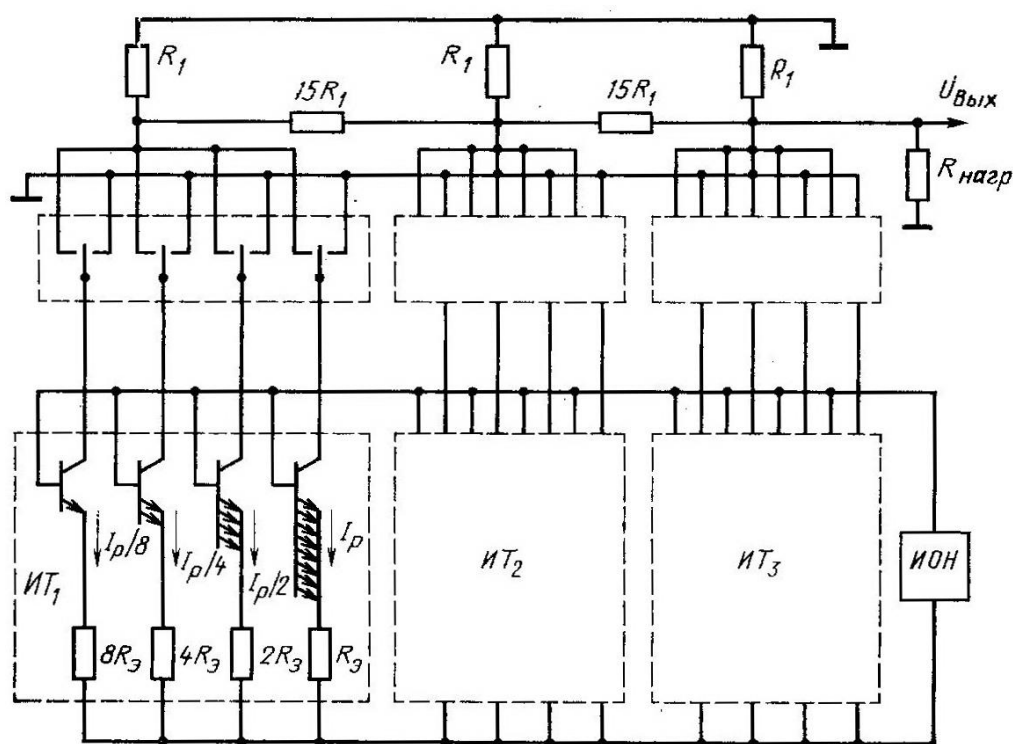


Рисунок 3.10 – Схема ЦАП, содержащего три «четверки» источников двоично взвешенных разрядных токов

Она содержит несколько (в данном случае три) одинаковых тетрадных групп источников разрядных токов представляющих собой так называемые «четвёрки» токовых ключей. Вес каждой из тетрад задаётся коэффициентом ослабления выходной цепи резисторов (в рассматриваемой схеме коэффициент

ослабления равен 16 для каждой из тетрад более низких разрядов). Для данного 12-разрядного ЦАП выходное напряжение определяется выражением

$$U_{\text{вых}} = I_{\text{ср}} R_{\text{нагр}} \left( \frac{a_1}{2_0} + \dots \frac{a_4}{2_3} + \frac{1}{16} \frac{a_5}{2_0} + \dots \frac{a_8}{2_3} + \frac{1}{256} \frac{a_9}{2_0} + \dots \frac{a_{12}}{2_3} \right), \quad (3.9)$$

где  $R_{\text{нагр}}$  – сопротивление нагрузки ЦАП;

$I_{\text{ср}}$  – ток старшего разряда;

$a_i$  – коэффициент  $i$ -го разряда входного кода ЦАП, равный нулю или единице.

Поскольку в данной схеме максимальное значение эмиттерных токов в каждой тетраде превышает минимальное только в 8 раз, отрицательный эффект от различия эмиттерных токов существенно снижается, что позволяет по данной схеме создавать ЦАП высокой разрядности (до 12 и выше). На рисунке 3.11 приведена еще одна разновидность ЦАП с генераторами разрядных токов на примере трехразрядного ЦАП.

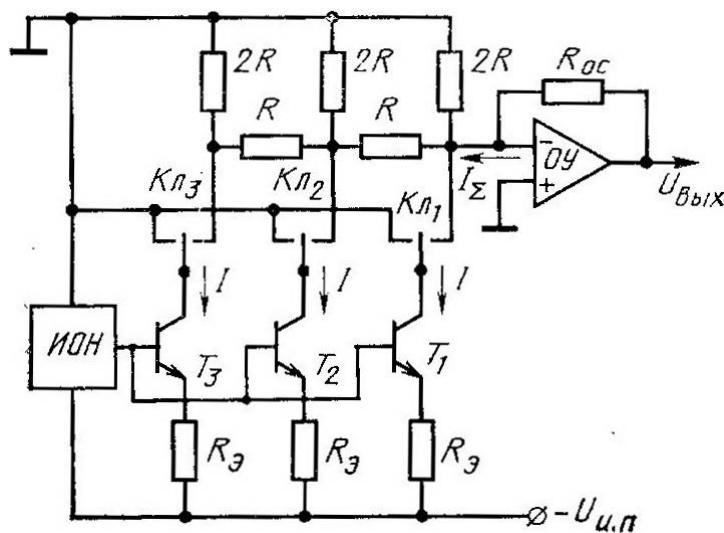


Рисунок 3.11 – Схема ЦАП с генераторами равных разрядных токов

Источники тока, собранные на транзисторах  $T1$ – $T3$  с резисторами  $RЭ$  в эмиттерных цепях, вырабатывают одинаковые токи. Эти токи с помощью ключей подключаются к двоичному делителю, который ослабляет их на выходе в соответствии с весовыми коэффициентами. Так как падение напряжения на  $RЭ$

одинаковое во всех разрядах, то погрешность, обусловленная рассогласованием эмиттерных токов, практически будет отсутствовать. Это позволяет изготавливать резисторы в интегральном исполнении большого номинала с использованием технологии получения высокоомного резистивного слоя. В двоичном делителе на резисторах все же имеются разные падения напряжения, но поскольку резистор без потерь точности можно сделать низкоомным, то эти падения напряжений можно сделать незначительными. Благодаря идентичности источников тока эта схема имеет два дополнительных преимущества. Согласование напряжений транзисторов, работающих в одинаковом режиме, лучше, чем согласование транзисторов, работающих с разными токами. К тому же при переключении переходные характеристики всех источников одинаковы, благодаря чему сигнал на выходе устанавливается быстрее и его всплески становятся меньше.

Рассмотренные схемы ЦАП, построенные на основе активных формирователей разрядных токов (генераторов тока) в отличие от преобразователей с генераторами тока на пассивных элементах, допускают определённую омическую нагрузку (в пределах 100 Ом), поэтому наличие некоторого потенциала (долей вольта) на их токовом выходе практически не влияет на точность преобразования. Кроме того, влияние нестабильности параметров ключей на точность преобразования также в значительной степени ослаблено. Это объясняется тем, что нагрузка и токовые ключи включены последовательно с генераторами тока и, следовательно, сопротивления ключей и нагрузки мало влияют на значения формируемых разрядных токов.

#### 3.3.1.4 Преимущества и недостатки ЦАП с переключателями тока

Итак, оценивая ЦАП с переключателями тока, можно сказать, что они обладают следующими преимуществами:

- высоким быстродействием, обусловленным малыми перепадами напряжений в коммутируемых цепях и, следовательно, ускоренным перезарядом паразитных ёмкостей;

- малым влиянием процессов переключения и преобразования тока в напряжение на источник опорного напряжения;
- относительной простотой схем согласования и управления ключами;
- технологичностью изготовления, обусловленной однородностью структуры.

Помимо рассмотренных структур ЦАП возможны и другие варианты их построения. Во-первых, ИОН может быть либо внешним (выносным), либо внутренним (встроен в преобразователь). ЦАП с внутренним ИОН удобен в применении. Однако использование ЦАП в прецизионных устройствах требует высокоточных и стабильных ИОН с параметрами, которые встроенные ИОН не могут обеспечить. В этом случае предпочтительней использовать ЦАП, в которых ИОН применяется как самостоятельное внешнее устройство, параметры которого соответствуют конкретной области применения ЦАП.

Во-вторых, ЦАП могут иметь либо встроенный, либо внешний преобразователь выходного тока в напряжение, в качестве которого используется ОУ. На практике удобнее иметь встроенный усилитель-преобразователь. Однако встроенный ОУ значительно снижает быстродействие преобразователя. Поэтому для систем, требующих высокого быстродействия, целесообразно использовать ЦАП с токовым выходом, дополняя его широкополосным внешним преобразователем ток – напряжение.

Разнообразие структур и способов построения ЦАП дают возможность проектировать их с самыми различными характеристиками. Основная трудность при этом состоит в обеспечении долговременной стабильности точностных характеристик ЦАП, в значительной степени определяемой стабильностью резисторов, формирующих разрядные токи. В многозвенной матрице резисторов, формирующей разрядные токи, часто происходят необратимые процессы, приводящие к изменению номиналов резисторов и, следовательно, к искажению линейности характеристики ЦАП. В особенности это касается толсто- и тонкоплёночных резисторов гибридных и интегральных преобразователей. Так, например, сопротивление толстоплёночных резисторов может изменяться до 0,1

% за год, что соответствует допустимой погрешности 9-разрядных ЦАП. Помимо этого, на значения сопротивлений воздействуют тепловые и электрические удары, возникающие в процессе эксплуатации, что приводит к изменениям реальных параметров преобразователей. Тем не менее, современные возможности вычислительной техники, и в первую очередь микропроцессорной, позволяют использовать интегральные многоразрядные ЦАП с относительно нестабильными во времени характеристиками в высокоточных автоматических средствах измерений благодаря периодической градуировке и коррекции погрешностей преобразователей.

### **3.4 Основные структуры аналого-цифровых преобразователей**

При аналого-цифровом преобразовании происходит преобразование аналоговой величины (чаще всего напряжения постоянного тока) в её цифровой эквивалент. В настоящее время разработано большое количество типов АЦП, удовлетворяющих разнообразным требованиям. В одних случаях преобладающим требованием является высокая точность, а других – скорость преобразования.

В ряде случаев один АЦП используется для преобразования нескольких аналоговых сигналов. При этом требуется ввести в состав АЦП два дополнительных устройства:

- 1) мультиплексор, обеспечивающий коммутацию в определённой последовательности соответствующих аналоговых сигналов к общему входу АЦП;
- 2) устройство выборки и хранения, которое запоминает текущее значение аналогового сигнала в коротком интервале времени и сохраняет это значение постоянным (в пределах допустимой погрешности) до тех пор, пока АЦП не завершит процесс преобразования.

По принципу действия все существующие типы АЦП можно разделить на две группы:

- 1) АЦП интегрирующего типа;

2) АЦП со сравнением входного преобразуемого сигнала с дискретными уровнями напряжений.

### 3.4.1 АЦП интегрирующего типа.

Принцип работы АЦП интегрирующего типа основан на преобразовании в код времени, необходимого для заряда конденсатора до некоторого уровня опорного или входного напряжения.

#### 3.4.1.1 АЦП напряжения в частоту

АЦП напряжения в частоту (рисунок 3.12) являются наиболее простым по своей структуре среди интегрирующих преобразователей. Он построен на основе интегратора (Инт) и компараторов напряжения КН<sub>1</sub> и КН<sub>2</sub>.

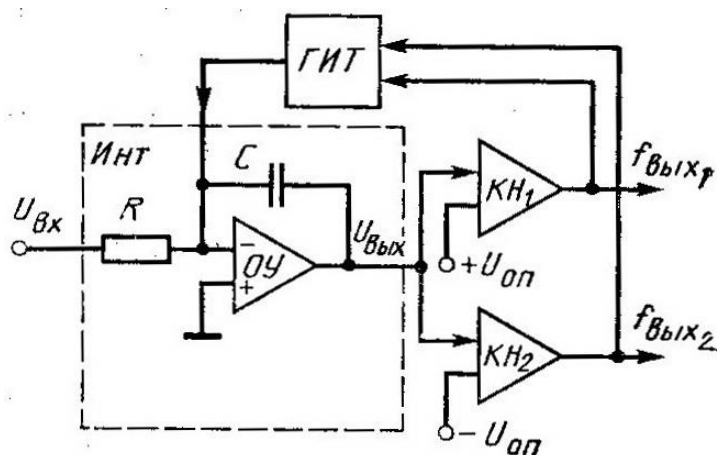


Рисунок 3.12 – Структурная схема преобразователя напряжения в частоту

В этом преобразователе выходное напряжение изменяется линейно во времени до момента срабатывания одного из КН при превышении выходным напряжением Инт значения порога срабатывания  $+U_{оп}$  компаратора КН<sub>1</sub> или  $-U_{оп}$  компаратора КН<sub>2</sub>.

$$U_{вых} = -\frac{U_{вх}t}{\tau_{Инт}}, \quad (3.10)$$

где  $\tau_{Инт} = RC$  – постоянная времени интегратора.

Выходной импульс сработавшего компаратора запускает генератор импульсов тока, возвращающего Инт в нулевое состояние, после чего процесс повторяется.

Вполне очевидно, что частота выходных импульсов  $f_{вых1}$  и  $f_{вых2}$  на выходах КН<sub>1</sub> и КН<sub>2</sub> пропорциональна преобразуемому напряжению:

$$f_{\text{ВЫХ}} = \frac{U_{\text{ВХ}}}{U_{\text{ОП}} \cdot \tau_{\text{ИНТ}}} \quad (3.11)$$

Как следует из формулы погрешность преобразования таких устройств определяется стабильностью параметров  $U_{\text{оп}}$  и  $\tau_{\text{инт}}$ .

#### 3.4.1.2 АЦП с модуляцией длительности импульса (однотактный интегрирующий)

АЦП с модуляцией длительности импульса характеризуется тем, что уровень входного аналогового сигнала  $U_{\text{вх}}$  преобразуется в импульс, длительность которого  $t_{\text{имп}}$  является функцией значения входного сигнала и преобразуется в цифровую форму с помощью подсчёта числа периодов опорной частоты, которые укладываются между началом и концом импульса. Схема формирования длительности импульса в данном АЦП (рисунок 3.13) может быть построена на базе предыдущей (рисунок 3.12).

Выходное напряжение интегратора под действием подключенного к его входу  $U_{\text{оп}}$  изменяется от нулевого уровня со скоростью

$$U_{\text{ВЫХ}} = \frac{U_{\text{оп}}}{\tau_{\text{инт}}} . \quad (3.12)$$

В момент, когда выходное напряжение интегратора становится равным входному  $U_{\text{вх}}$ , КН срабатывает, в результате чего заканчивается формирование длительности импульса, в течение которого в счётчиках АЦП (на рисунке не показаны) происходит подсчёт числа периодов опорной частоты. Длительность

импульса  $t_{\text{имп}}$  определяется временем, за которое напряжение  $U_{\text{вых}}$  изменяется от нулевого уровня до  $U_{\text{вх}}$ :

$$t_{\text{имп}} = \frac{U_{\text{вх}}}{U_{\text{вых}}} = \frac{U_{\text{вх}} \cdot \tau_{\text{инт}}}{U_{\text{оп}}} \quad (3.13)$$

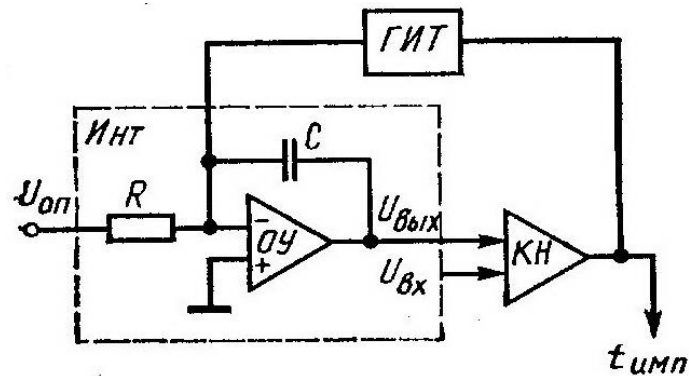


Рисунок 3.13 – Схема однократного интегрирующего АЦП

Достоинство данного преобразователя заключается в его простоте, а недостатки в относительно низком быстродействии и сравнительно большой погрешности (десятые доли процента).

### 3.4.1.3 Двухтактный интегрирующий АЦП

Двухтактный интегрирующий АЦП обладает более высокими метрологическими характеристиками. Во время первого такта работы такого АЦП происходит заряд интегрирующего конденсатора  $C$  входным напряжением  $U_{\text{вх}}$ , т.е. реализуется функция преобразования

$$U_1(t) = \frac{U_{\text{вх}} t}{\tau_{\text{инт}}} \quad (3.14)$$

Во время второго такта (рисунок 3.14) происходит разряд конденсатора  $C$  с помощью ИОН от достигнутого уровня  $U_{1\text{max}}$  до значения  $U_0$ , с которого был начат процесс зарядки, т. е. во втором такте выходное напряжение Интегратора изменяется по закону:



$$U_2(t) = U_{1max} - \frac{U_{оп}t}{\tau_{инт}}. \quad (3.15)$$

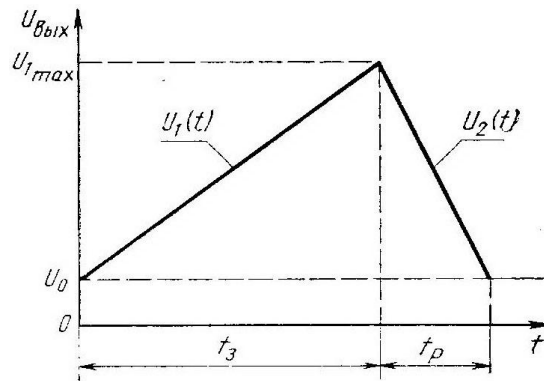


Рисунок 3.14 – Временная диаграмма работы двухтактного интегрирующего АЦП

При этом следует отметить, что время заряда интегрирующего конденсатора  $t_3$  строго фиксировано. Следовательно, амплитуда напряжения  $U_{1max}$ , до которого успевает зарядиться конденсатор, определяется уровнем входного напряжения  $U_{вх}$ . В свою очередь, время разряда  $t_p$  не постоянно и зависит от преобразуемого напряжения.

Поскольку количество электричества при заряде и разряде конденсатора равны, то в преобразователе автоматически реализуется метод замещения, и в этом случае справедливо равенство:

$$\frac{1}{\tau_{инт}} \int_0^{t_3} U_{вх} dt = \frac{1}{\tau_{инт}} \int_0^{t_p} U_{оп} dt, \quad (3.16)$$

откуда

$$t_p = \frac{\int_0^{t_3} U_{вх} dt}{U_{оп}}. \quad (3.17)$$

Следовательно, временной отрезок  $t_p$  является интегральной оценкой преобразуемой величины  $U_{вх}$ .

В двухтактном интегрирующем АЦП (рисунок 3.15) сигнал  $A$  с триггера  $ТГ_1$  соединяет вход Инт через ключ  $Кл_3$  с нулевым потенциалом. При этом вход Инт балансируется вспомогательной цепью, куда входят КН, ключ  $Кл_4$  и аналоговое запоминающее устройство смещения ЗУ. Эта цепь обеспечивает коррекцию смещения нуля ОУ интегратора и порога срабатывания КН. После окончания коррекции смещения нуля вспомогательная цепь с помощью  $Кл_4$  отключается, а ЗУ поддерживает компенсирующий сигнал на входе Инт во время процесса преобразования. Затем по команде «Пуск» на вход Инт подается преобразуемый сигнал  $U_{вх}$ , счетчик Сч устанавливается в нулевое положение, и импульсы от генератора  $\Gamma$  через отпирающий ключ  $Кл_5$  проходят на его вход.

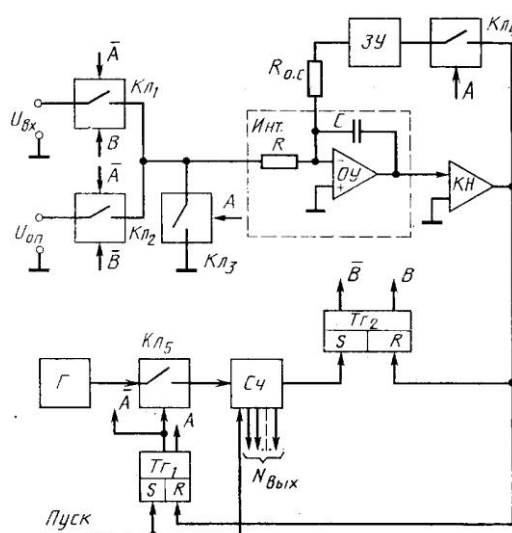


Рисунок 3.15 – Схема АЦП с двухтактным интегрированием

Процесс интегрирования входного сигнала продолжается до момента заполнения Сч, после чего сигнал переполнения опрокидывает триггер  $ТГ_2$ , с помощью которого от входа Инт отключается измеряемый сигнал и подключается сигнал  $U_{оп}$  обратной полярности. При этом напряжение на выходе Инт начинает убывать. КН фиксирует уменьшение этого напряжения до заданного уровня и своим выходным сигналом прерывает цикл преобразования, отключая от входа Инт опорное напряжение и прекращая поступление импульсов с генератора на Сч.

Параллельный выходной код  $N_{\text{вых}}$  счетчика, соответствующий числу импульсов, заполнивших его за время второго такта преобразования  $t_p$ , является цифровым эквивалентом входной преобразуемой величины  $U_{\text{вх}}$ .

Метод двухтактного интегрирования обладает рядом существенных преимуществ. На погрешности преобразования не сказывается нестабильность элементов интегрирующей RC-цепочки и частоты генератора, поскольку их влияние одинаково во время заряда и разряда конденсатора. Данные преобразователи обладают высокой дифференциальной линейностью, поскольку функция интегрирования свободна от разрывов, вследствие чего могут быть получены все значения выходного кода при изменении входного сигнала от нуля до значения полной шкалы. Разрешающая способность ограничивается только возможностями аналоговых элементов преобразователя и определяется в основном отношением допускаемого напряжения на выходе Инт к порогу срабатывания КН. Таким образом, погрешность преобразования таких АЦП определяется в основном нестабильностью источника опорного напряжения, что позволяет реализовать АЦП на этом принципе с высокими метрологическими характеристиками. Существенное достоинство метода двухтактного интегрирования его способность обеспечивать высокое подавление входных помех на определенных частотах, накладываемых на преобразуемый сигнал.

#### 3.4.1.4 Трёхтактный интегрирующий АЦП

Трёхтактный интегрирующий АЦП (рисунок 3.16) по своей структуре незначительно отличается от структуры предыдущего АЦП, сохраняет все отмеченные преимущества, но обладает более высоким быстродействием, благодаря чему находит широкое применение в автоматических системах контроля, где требуется большое количество измерений. Меньшая продолжительность второго такта интегрирования обеспечивается применением так называемого верньерного способа измерения, для чего выходной счетчик Сч разделен на две части и содержит соответственно счетчик старших разрядов ( $Сч_1$ ) и счетчик младших разрядов ( $Сч_2$ ) выходного кода.

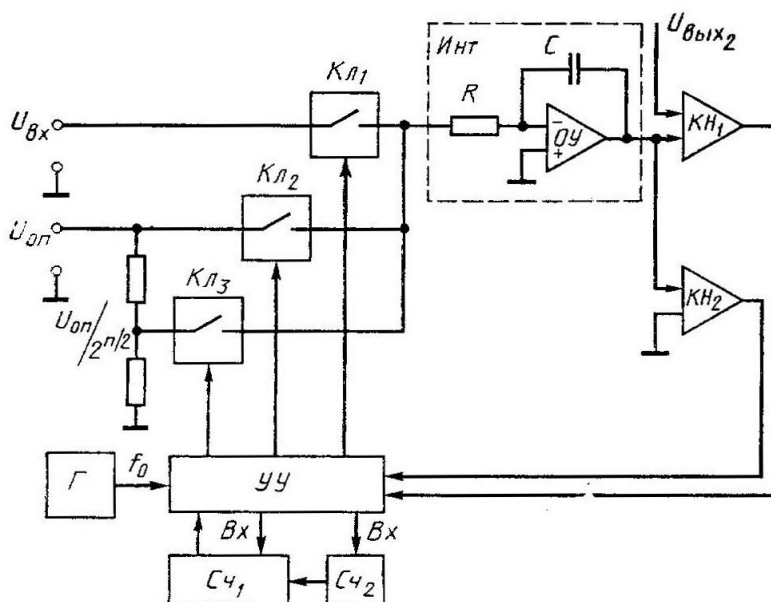


Рисунок 3.16 – Структурная схема трёхтактного интегрирующего АЦП

Преобразование в трёхтактном интегрирующем АЦП происходит следующим образом. В начале первого такта интегрирования (момент  $t_0$ ) преобразуемого сигнала  $U_{ВХ}$ , поступающего на вход Инт через ключ  $КЛ_1$ , выходное начальное напряжение  $U_0$  интегратора может отличаться от нулевого значения, что обусловлено наличием статических погрешностей (рисунок 3.17).

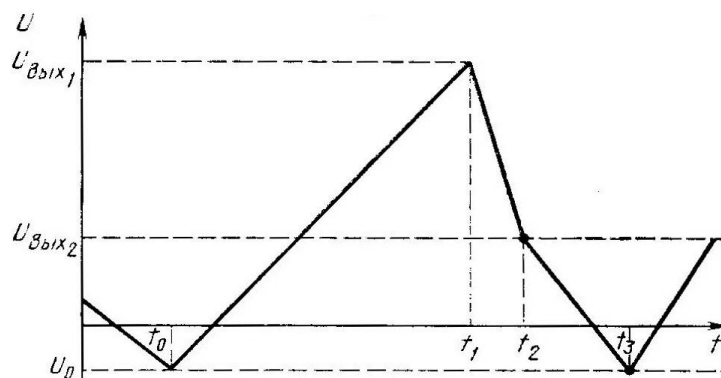


Рисунок 3.17 – Временная диаграмма работы трёхтактного интегрирующего АЦП

С учётом этого в конце первого такта интегрирования (момент  $t_1$ ) выходное напряжение интегратора:

$$U_{ВЫХ1} = U_0 + \frac{U_{ВХ}}{\tau_{Инт}} (t_1 - t_0). \quad (3.18)$$

Длительность первого такта равна

$$t_1 - t_0 = \frac{2^{\frac{n}{2}}}{f_0} \quad (3.19)$$

и формируется счётчиком Сч<sub>1</sub>, заполняемым импульсами частотой  $f_0$  генератора импульсов. Во втором такте Инт разряжается напряжением  $-U_{оп}$ , поступающим на его вход через ключ Кл<sub>2</sub>, до напряжения  $U_{вых2}$ , значение которого должно превышать  $U = U_{оп}/2^{n/2}$ . К концу второго такта определяемого с помощью КН<sub>1</sub>, напряжение интегратора:

$$U_{вых2} = -U_0 + \frac{U_{вх}}{\tau_{инт}} \cdot t_1 - t_0 - \frac{U_{оп}}{\tau_{инт}} \cdot t_2 - t_1 . \quad (3.20)$$

При этом счётчик Сч<sub>1</sub> заполняется импульсами частотой  $f_0$ , количество которых к концу второго такта

$$N_1 = 2^{n/2} \cdot f_0 \cdot t_2 - t_1 \quad (3.21)$$

В третьем такте Инт разряжается напряжением  $U_{оп}/2^{n/2}$ , поступающим на его вход с делителя через ключ Кл<sub>3</sub>. В конце третьего такта напряжение Инт определяется как:

$$U_{вых3} = -U_0 + \frac{U_{вх}}{\tau_{инт}} \cdot t_1 - t_0 - \frac{U_{оп}}{\tau_{инт}} \cdot t_2 - t_1 - \frac{U_{оп}}{2^{n/2} \cdot \tau_{инт}} \cdot t_3 - t_2 . \quad (3.22)$$

Момент  $t_3$  окончания третьего такта определяется компаратором КН<sub>2</sub>, порог срабатывания которого равен  $-U_0$ . Поэтому для  $U_{вх}$  можно записать

$$U_{вх} \cdot t_1 - t_0 = U_{оп} \cdot t_2 - t_1 + \frac{U_{оп}}{2^{n/2}} \cdot t_3 - t_2 . \quad (3.23)$$

В третьем такте импульсы заполняют  $C_{ч2}$ , ёмкость которого так же, как и ёмкость  $C_{ч1}$  равна  $2^{n/2}$ . При этом каждый импульс переполнения  $C_{ч2}$  записывается дополнительно в  $C_{ч1}$ . Количество импульсов за третий такт:

$$N_2 = f_0 \cdot (t_3 - t_2). \quad (3.24)$$

С учетом соотношений (3.19), (3.20) и (3.24) для  $U_{вх}$  можно записать

$$U_{вх} = \frac{N_1 + N_2}{2^n} \cdot U_{оп}. \quad (3.25)$$

Из полученных соотношений следует, что даже при преобразовании максимального входного сигнала  $U_{вх}$  за каждый такт интегрирования в счётчики записывается не более  $2^{n/2}$  импульсов. Следовательно, максимальное время преобразования  $t_{пр}$  для двоичных разрядов АЦП равно

$$t_{пр} = 3 \cdot 2^{n/2} \cdot f_0. \quad (3.26)$$

3.4.2 АЦП со сравнением входного преобразуемого сигнала с дискретными уровнями напряжения

В АЦП со сравнением входного преобразуемого сигнала с дискретными уровнями напряжения используется процесс преобразования, сущность которого заключается в формировании напряжений с уровнями, эквивалентными соответствующим цифровым кодам, и сравнении этих уровней напряжения с входным напряжением с целью определения цифрового эквивалента входного сигнала. При этом уровни напряжения могут формироваться одновременно, последовательно или комбинированным способом.

### 3.4.2.1 АЦП последовательного счета со ступенчатым пилообразным напряжением

АЦП последовательного счета со ступенчатым пилообразным напряжением является одним из простейших преобразователей, в которых используется сравнение дискретных уровней напряжения. Однако эта простота обеспечивается снижением быстродействия этого АЦП (рисунок 3.18), в который входят двоичный Сч, ЦАП, КН, ИОН.

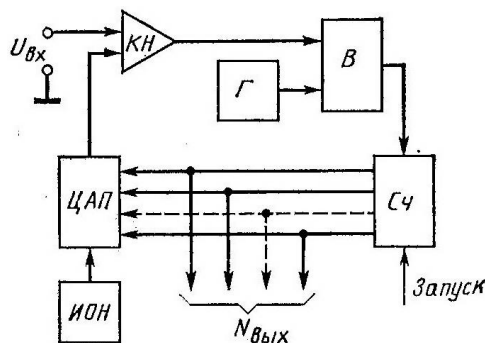


Рисунок 3.18 - Структурная схема АЦП последовательного счёта

Процесс преобразования начинается в момент времени  $t_0$  с приходом импульса «Запуск», обеспечивающим установку Сч в исходное нулевое состояние. Соответственно на выходе ЦАП, управляемом выходным кодом счетчика, устанавливается напряжение, равное нулю. При этом КН находится в состоянии, разрешающем поступление через вентиль В с генератора Г тактовых импульсов в Сч. По мере возрастания числа импульсов, накопленных в Сч, выходное напряжение ЦАП  $U_{вых}$  также возрастает.

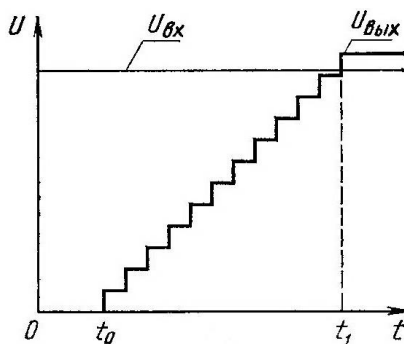


Рисунок 3.19 – Временная диаграмма работы АЦП последовательного счёта

В момент времени  $t_1$ , когда число в Сч возрастёт настолько, что выходное напряжение ЦАП  $U_{\text{вых}}$  превысит входное преобразуемое напряжение  $U_{\text{вх}}$ , КН изменит своё состояние. Вентиль В закроется. Поступление тактовых импульсов в Сч прекратится. В результате, полученный в Сч параллельный цифровой код  $N_{\text{вых}}$  будет цифровым эквивалентом преобразуемого напряжения.

Разрядность и разрешающая способность таких АЦП определяется разрядностью и разрешающей способностью используемого в его составе ЦАП. Время преобразования зависит от уровня входного преобразуемого напряжения  $U_{\text{вх}}$ . Для входного напряжения, соответствующего значению полной шкалы, Сч должен быть заполнен и при этом он должен сформировать на входе ЦАП код полной шкалы. Это требует для  $n$ -разрядного ЦАП времени преобразования в  $(2^n - 1)$  раз больше периода тактовых импульсов. Для быстрого аналого-цифрового преобразования использование подобных АЦП нецелесообразно.

#### 3.4.2.2 Следящий АЦП

Следящий АЦП характеризуется тем, что в нем суммирующий Сч заменён на реверсивный счётчик РСч (рисунок 3.20).

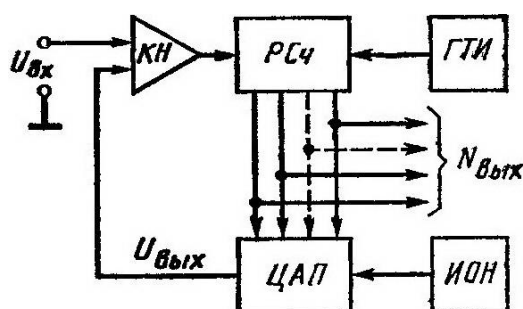


Рисунок 3.20 – Схема следящего АЦП

Благодаря этому становится возможным получать цифровые отсчёты, отслеживающие изменяющееся входное преобразуемое напряжение. Выходной сигнал КН определяет направление счёта (прямое или обратное) в зависимости от того, превышает или нет входное напряжение АЦП  $U_{\text{вх}}$  выходное напряжение ЦАП  $U_{\text{вых}}$ . Для уменьшения среднего времени, необходимого для первого пре-



образования, перед началом измерений РСч устанавливается в состояние, соответствующее середине шкалы (01...1).

Первый цикл преобразования следящего АЦП аналогичен циклу преобразования в АЦП последовательного счёта, то есть РСч заполняется тактовыми импульсами и на цифровых входах ЦАП формируется параллельный двоичный код, который обеспечивает возрастание выходного напряжения ЦАП  $U_{\text{вых}}$ . Когда  $U_{\text{вых}}$  достигнет значения  $U_{\text{вх}}$ , КН срабатывает и прекращает счёт импульсов. При этом выходной код  $N_{\text{вых}}$  соответствует входному напряжению.

Первый цикл преобразования по длительности такой же, как и в предыдущем АЦП. Однако в дальнейшем циклы преобразования существенно сокращаются, так как данный АЦП успевает отследить малые отклонения входного сигнала за несколько тактовых импульсов, увеличивая или уменьшая число импульсов, записанных в РСч, в зависимости от знака рассогласования текущего значения преобразуемого напряжения  $U_{\text{вх}}$  и выходного напряжения ЦАП. Эта возможность быстрого отслеживания текущего значения входного напряжения и обусловило название подобных АЦП – следящие.

#### 3.4.2.3 АЦП параллельного типа

В АЦП параллельного типа входной сигнал одновременно прикладывается ко входам всех КН, число которых  $m$  определяется разрядностью АЦП и равно  $m = 2^n - 1$ , где  $n$  – число разрядов АЦП (рисунок 3.21).

В каждом КН сигнал сравнивается с опорным напряжением, соответствующим весу определённого разряда и снимаемым с узлов резисторного делителя, питаемого от ИОН. Выходные сигналы КН обрабатываются логическим дешифратором ДШ, вырабатывающим выходной параллельный код  $N_{\text{вых}}$ , являющийся цифровым эквивалентом входного напряжения  $U_{\text{вх}}$ .

Такие АЦП обладают самым высоким быстродействием по сравнению с другими типами АЦП, поскольку преобразование выполняется за один такт и время преобразования определяется быстродействием компараторов и задержками в логическом ДШ.

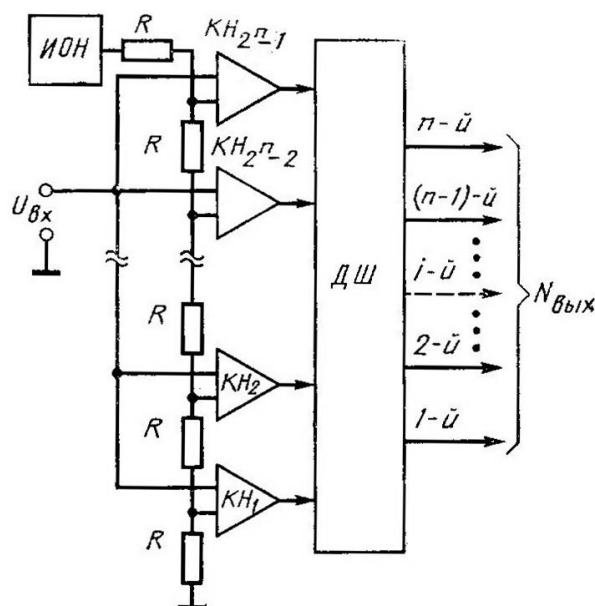


Рисунок 3.21 – Схема параллельного АЦП

Недостаток таких АЦП заключается в том, что с ростом разрядности количество требуемых элементов практически удваивается (например, для восьмиразрядного преобразователя необходимо иметь 255 компараторов, сформировать 255 опорных уровней напряжения и иметь соответствующее число вентилей в дешифраторе). Все это затрудняет построение многоразрядных АЦП подобного типа.

#### 3.4.2.4 АЦП последовательного приближения

АЦП последовательного приближения (АЦП поразрядного уравнивания) нашли наиболее широкое распространение в силу достаточно простой их реализации при одновременном обеспечении высокой разрешающей способности, точности и быстродействия. АЦП, построенные по этому принципу (рисунок 3.22), имеют несколько меньшее быстродействие, но существенно большую разрешающую способность в сравнении с АЦП, реализующими метод параллельного преобразования. АЦП последовательного приближения используют только один КН, максимальное число срабатывания которого за один цикл измерения не превышает числа разрядов  $n$  преобразователя.

Суть данного метода преобразования заключается в периодическом сравнении входного преобразуемого напряжения с напряжением обратной связи  $U_{o.c.}$ , формируемым с помощью ЦАП по закону последовательного приближения к преобразуемому  $U_{вх}$ , до момента наступления равенства их значений с погрешностью дискретности.

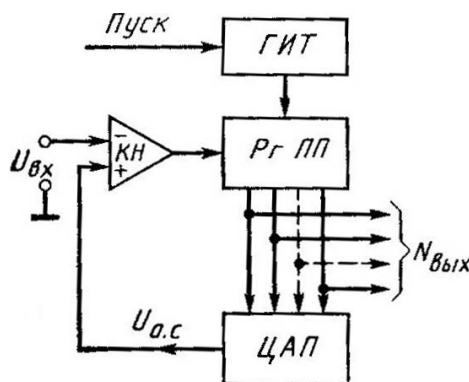


Рисунок 3.22 – Схема АЦП последовательного приближения

В таком АЦП входной сигнал  $U_{вх}$  сравнивается компаратором напряжения с напряжением обратной связи ЦАП, которым управляет регистр последовательного приближения РгПП. При пуске АЦП РгПП устанавливается с помощью ГИТ в исходное состояние 1000...0. При этом на выходе ЦАП формируется напряжение, соответствующее половине диапазона преобразования что обеспечивается включением его старшего разряда. Если входной сигнал меньше сигнала от ЦАП, в следующем такте с помощью РгПП на цифровых входах ЦАП формируется код 0100...0, что соответствует включению второго (по старшинству) разряда. В результате выходной сигнал ЦАП уменьшается вдвое.

Если входной сигнал превышает сигнал от ЦАП, в очередном такте обеспечивается формирование кода 0110...0 на цифровых входах ЦАП и включение дополнительного третьего разряда. При этом выходное напряжение ЦАП, возросшее в полтора раза, вновь сравнивается с входным напряжением и так далее. Описанная процедура повторяется  $n$  раз (где  $n$  – число разрядов АЦП). В результате на выходе ЦАП сформируется напряжение, отличающееся от входного преобразуемого напряжения  $U_{вх}$ , не более чем на единицу младшего разряда

ЦАП. Результат преобразования входного напряжения в виде его цифрового эквивалента – параллельного двоичного кода – снимается с выхода РГПП.

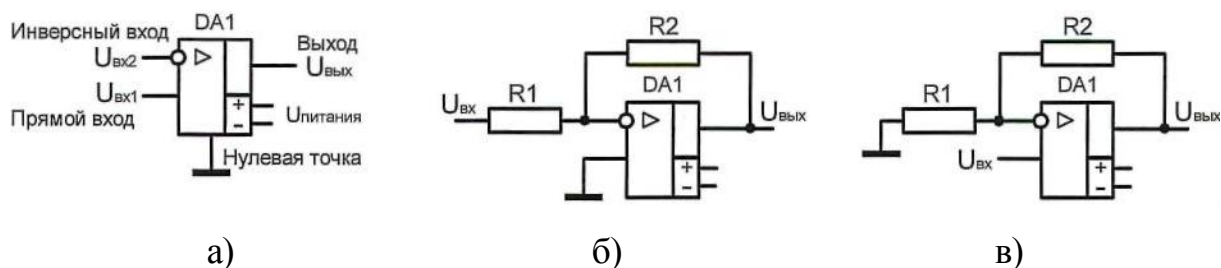
Очевидно, что погрешность преобразования и быстродействие такого устройства в основном определяются параметрами ЦАП (его разрешающей способностью, линейностью, быстродействием) и КН (его порогом чувствительности и быстродействием). Достоинством рассмотренной схемы является возможность построения многоразрядных (до 12 разрядов и выше) преобразователей сравнительно высокого быстродействия.

### 3.5 Испытание операционного усилителя

#### 3.5.1 Принцип действия и схема исследуемой цепи

Усилитель – это устройство, усиливающие сигналы за счёт внешнего источника энергии.

В автоматических системах контроля и управления используют электронные операционные усилители, выполненные обычно на микросхемах. Это усилители постоянного тока, обладающие очень большим усилением и имеющие дифференциальный вход, т.е. фактически два входа – прямой и инверсный (рисунок 3.23 а).



а – графическое обозначение; б – инвертирующий, в – неинвертирующий усилители с обратной связью

Рисунок 3.23 – Операционный усилитель

Входное напряжение обычно прикладывается между одним из входов и «нулевой точкой» усилителя. Выходной сигнал также снимается относительно этой нулевой точки.

Важнейшая характеристика усилителя – коэффициент усиления  $K_U$ , равный отношению напряжения на выходе усилителя  $U_{\text{вых}}$  к напряжению на его входе  $U_{\text{вх}}$ .

Если напряжение подаётся на прямой вход, то

$$U_{\text{вых}} = K_U \cdot U_{\text{вх1}}. \quad (3.27)$$

Если напряжение подаётся на инверсный вход, то

$$U_{\text{вых}} = K_U \cdot U_{\text{вх2}}. \quad (3.28)$$

Если напряжение подаётся на оба входа, то

$$U_{\text{вых}} = K_U \cdot (U_{\text{вх1}} - U_{\text{вх2}}). \quad (3.29)$$

Коэффициент усиления операционного усилителя можно регулировать, введя отрицательную обратную связь с выхода на инверсный вход (рисунок 3.23 б, в). Подача выходного напряжения на вход частично подавляет входной сигнал, поэтому такая связь и называется отрицательной. Нужный коэффициент усиления устанавливается изменением сопротивления одного из резисторов в цепи обратной связи (обычно  $R_2$ ). С достаточной точностью можно считать, что коэффициент усиления с обратной связью  $K_{\text{oc}}$  при подаче входного напряжения на инверсный вход (рисунок 3.23 б) равен  $K_{\text{oc}} = R_2/R_1$ , а при подаче на прямой вход (рисунок 3.23 в)  $K_{\text{oc}} = 1 + R_2/R_1$ . При выполнении эксперимента входное напряжение подаётся на прямой вход усилителя, т. е. испытывается цепь по рисунку 3.23 в.

Зависимость выходного напряжения от входного называется амплитудной характеристикой усилителя (рисунок 3.24).

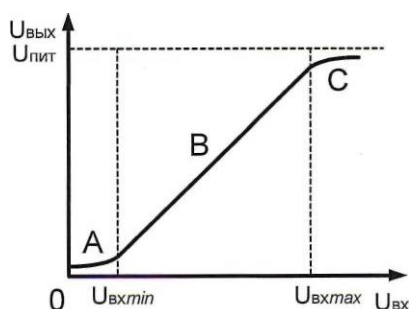


Рисунок 3.24 – Амплитудная характеристика усилителя.

На характеристике выделены три зоны: А, В и С. Зона А соответствует входному сигналу, близкому к нулю, но напряжение на выходе усилителя отлично от нуля – оно равно так называемому напряжению шумов. В зоне В амплитудная характеристика усилителя линейна. В зоне С начинается насыщение усилителя, напряжение на его выходе приближается к напряжению источника питания, а коэффициент усиления падает. При выполнении эксперимента опытным путём определяется и строится амплитудная характеристика реального операционного усилителя.

Операционные усилители с большим коэффициентом усиления и без обратной связи широко используются в автоматических системах в качестве компаратора – устройства сравнения напряжений.

Если на входы такого усилителя подать два напряжения, то в соответствии с уже приводившейся формулой (3.29)  $U_{\text{вых}} = K_U \cdot (U_{\text{вх1}} - U_{\text{вх2}})$  напряжение на выходе будет зависеть от разности входных сигналов. При очень большом коэффициенте усиления даже очень маленькая разница напряжений выведет усилитель в состояние насыщения. Если теперь одно напряжение будет становиться то чуть больше, то чуть меньше другого, выходной сигнал усилителя будет скачком меняться от напряжения питания до нуля и наоборот. Таким образом, компаратор фиксирует практически момент равенства напряжений на его входах.

### 3.5.2 Схемы электрические соединений

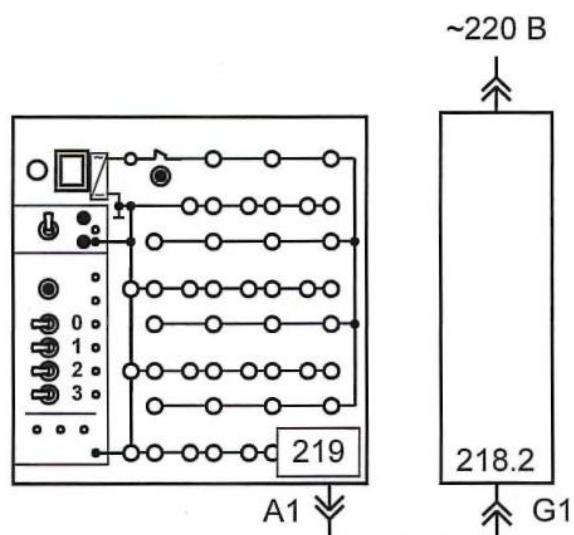


Рисунок 3.25 – Схема электропитания блока испытания цифровых устройств

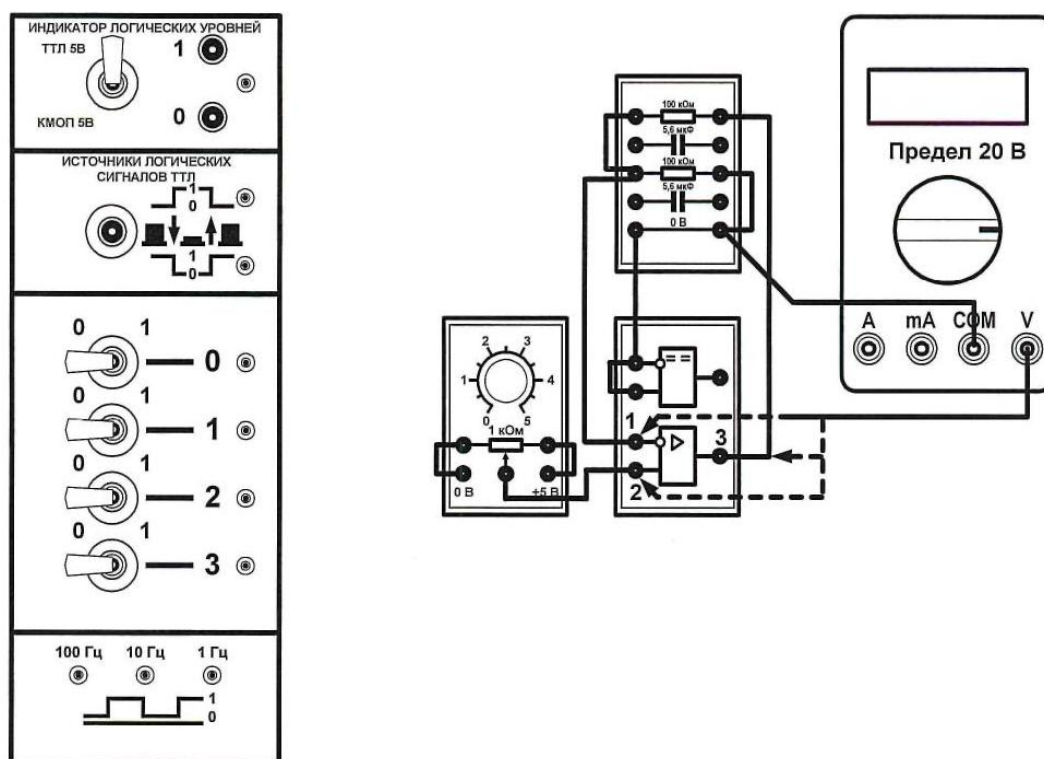


Рисунок 3.26 – Схема тестирования  
неинвертирующего операционного усилителя

Напряжение на неинвертирующем входе операционного усилителя мини-блока 12, (рисунок 2.2) задаётся переменным резистором из миниблока 13 (рисунок 2.2). Резисторы подключены к напряжению питания (гнезда «0 В» и «+5 В»). Цепь отрицательной обратной связи образована двумя резисторами мини-блока 14 (рисунок 2.2). Напряжения на входах и выходе операционного усилителя (точки 1, 2, 3) измеряются мультиметром. Неиспользуемые входы второго операционного усилителя подключены к общему проводу цепи питания «0 В».

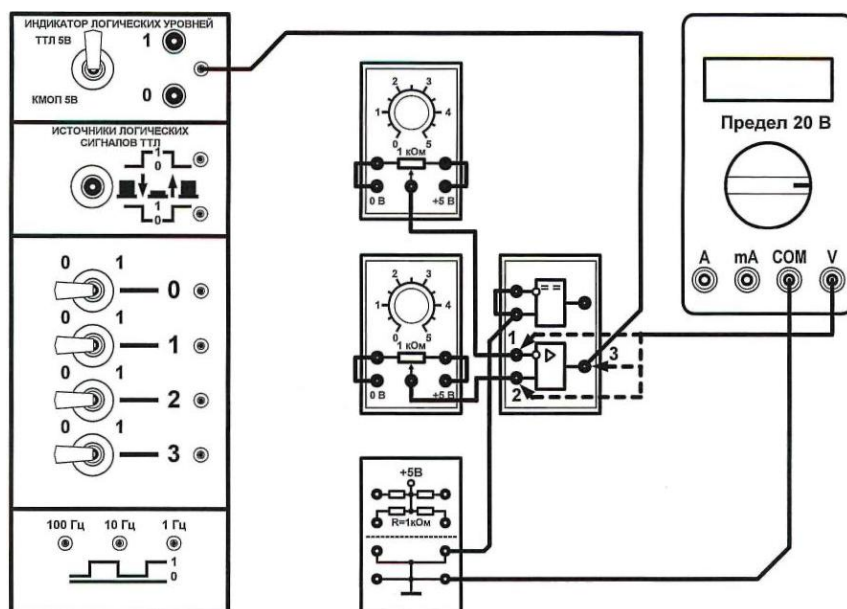


Рисунок 3.27 – Схема тестирования компаратора.

Напряжения на входах компаратора (миниблок 12, рисунок 2.2) устанавливаются переменными резисторами из миниблоков 13 (рисунок 2.2). Резисторы подключены к напряжению питания (гнезда «0 В» и «+5 В»). Верхний по рисунку резистор задаёт напряжение инвертирующего входа (отмечен кружочком на обозначении компаратора), нижний – на неинвертирующем входе. Выходной сигнал компаратора подключён к индикатору логических уровней блока испытания цифровых устройств. Напряжения на входах и выходе компаратора (точки 1, 2, 3) измеряются мультиметром. Неиспользуемые входы второго операционного усилителя подключены к общему проводу цепи питания «0 В», через вспомогательный миниблок из набора.



### 3.5.3 Перечень аппаратуры

Таблица 3.1

| Обозначение | Наименование                      | Тип      | Параметры                                                     |
|-------------|-----------------------------------|----------|---------------------------------------------------------------|
| G1          | Однофазный источник питания       | 218.2    | -220 В /16 А                                                  |
| A1          | Блок испытания цифровых устройств | 219      | Индикаторы и источники логических сигналов. Питание +5 В /1 А |
|             | Набор миниблоков                  | 600.11.2 | 20 миниблоков                                                 |
| A9          | Блок мультиметров                 | 509.3    | Мультиметры МУ60 и МУ65                                       |

### 3.5.4 Указания по проведению эксперимента

Убедитесь, что устройства, используемые в эксперименте, отключены от сети электропитания.

Соедините аппаратуру в соответствии со схемой электропитания.

Соберите тестируемую цепь (рисунок 3.26 или 3.27) на наборном поле блока испытания цифровых устройств А1.

Включите устройство защитного отключения и автоматический выключатель в однофазном источнике питания G1.

Включите выключатель «СЕТЬ» блока испытания цифровых устройств А1.

Протестируйте работу схемы. При необходимости изменения исследуемой схемы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1, измените схему, включите выключатель «СЕТЬ».

### 3.5.5 Испытание операционного усилителя

Поверните ручку переменного резистора миниблока до упора против часовой стрелки. В этом случае напряжение на неинвертирующем входе операци-

онного усилителя минимально и близко к 0.

Вращая ручку переменного резистора по часовой стрелке, задайте и измерьте ряд напряжений на неинвертирующем входе усилителя (точка 2, рисунок 3.21). Для каждого значения входного напряжения измерьте выходное напряжение усилителя (точка 3, рисунок 3.26). Составьте таблицу результатов измерений и постройте график амплитудной характеристики операционного усилителя. Определите коэффициент усиления испытанного операционного усилителя с обратной связью на линейном участке характеристики.

### 3.5.6 Испытание компаратора

Подключите вольтметр (мультиметр) к инвертирующему входу компаратора (точка 1 на рисунке 3.27) и установите переменным резистором напряжение на этом входе  $U_-$  от 1 до 4 В.

Поверните ручку другого переменного резистора, подключённого к неинвертирующему входу компаратора, до упора против часовой стрелки (положение 0). Поскольку напряжение неинвертирующего входа меньше напряжения инвертирующего, напряжение на выходе компаратора будет близко к 0. Измерьте это напряжение ( $U_{\text{вых}0}$ ) мультиметром (точка 3 на рисунке 3.27). С помощью индикатора логических уровней убедитесь, что величина этого напряжения соответствует логическому 0, как для ТТЛ, так и для КМОП микросхем (включён светодиод «0» при положении тумблера ТТЛ и КМОП).

Постепенно увеличьте напряжение на неинвертирующем входе, поворачивая ручку переменного резистора по часовой стрелке. По индикатору логических уровней определите момент, когда выход компаратора переключиться от 0 к 1. Подключите мультиметр к неинвертирующему входу (точка 2) и измерьте напряжение на нем  $U_{+01}$ . Это напряжение несколько превышает напряжение инвертирующего входа  $U_-$ .

Переключая тумблер индикатора логических уровней «ТТЛ - КМОП» убедитесь, что уровень напряжения логической 1 на выходе компаратора достаточен для микросхем указанных типов (в обоих положениях горит светодиод

«1»). Измерьте выходное напряжение компаратора высокого уровня  $U_{\text{вых1}}$ .

Для переключения выхода компаратора из 1 в 0 необходимо уменьшить напряжение неинвертирующего входа. Вращая ручку резистора, уменьшите напряжение на неинвертирующем входе и определите момент переключения выхода компаратора из 1 в 0. Измерьте напряжение на неинвертирующем входе  $U_{+10}$  и сравните его с напряжением инвертирующего входа  $U_-$ .

Вычислите гистерезис компаратора как разность между напряжением на неинвертирующем входе при переключении из 0 в 1 и из 1 в 0:

$$\Delta U = U_{+01} - U_{+10}. \quad (3.30)$$

По завершении работы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1 и автоматический выключатель в однофазном источнике питания G1.

### 3.6 Испытание цифро-аналогового преобразователя с выходом по току

#### 3.6.1 Принцип действия и схема исследуемой цепи

В эксперименте определяются характеристики цифро-аналогового преобразователя (ЦАП) с выходом по току, выполненного на основе резистивной матрицы R-2R (миниблок 11, рисунок 2.2). Схема, поясняющая принцип действия ЦАП, приведена на рисунок 3.28.

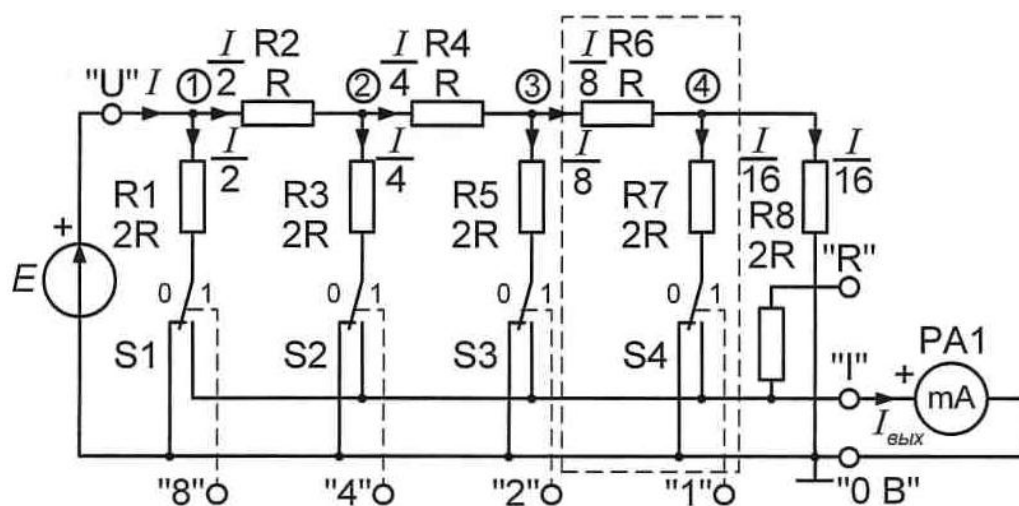


Рисунок 3.28 – Упрощенная схема ЦАП R-2R с выходом по току

Матрица R-2R состоит из одинаковых звеньев (пунктир на рисунок 3.28), включающих 2 резистора. Сопротивления этих резисторов отличаются в 2 раза (R и 2R). Разрядность ЦАП определяется числом последовательно включённых звеньев. Серийно выпускаются микросхемы ЦАП с 8, 10, 12, 14 или 16 двоичными разрядами. В матрицу поступает постоянный ток от источника. Выходной сигнал ЦАП – ток миллиамперметра РА1 – изменяется в зависимости от положения переключателей S1... S4. Буквы в кавычках на рисунок 3.28 обозначают одноименные клеммы на лицевой панели миниблока.

Рассмотрим принцип действия ЦАП. Токи в резисторах матрицы R-2R не зависят от положения переключателей от S1 до S4. Резисторы R1, R3, R5, R7 всегда подключены к общему проводу цепи: в положении переключателей «0» – напрямую, в положении переключателей «1» – через миллиамперметр РА1 (выход ЦАП), с сопротивлением близким к 0.

Другая особенность матрицы резисторов R-2R – одинаковое входное сопротивление любого звена матрицы, независимо от числа включённых справа от него звеньев (по рисунок 3.28). Действительно, если разорвать цепь в узле 3, входное сопротивление звена R6, R7 вместе с R8, относительно узла 3 (рисунок 3.28) равно

$$R_{(3)} = R6 + \frac{R7 \cdot R8}{R7 + R8} = R + \frac{2R \cdot 2R}{2R + 2R} = 2R. \quad (3.31)$$

Сопротивление  $R_{(3)}$  включено параллельно R5, т. е. входное сопротивление звена R4, R5 относительно узла 2 также составит 2R. Аналогичные расчёты можно распространить на любое число последовательно включённых звеньев R-2R. Из сказанного следует, что входное сопротивление матрицы резисторов относительно узла 1 неизменно и равно R. В этом случае входной ток матрицы резисторов  $I = \frac{E}{R}$ .

В узле 1 входной ток I резистивной матрицы разделится поровну между сопротивлением R1=2R и входным сопротивлением оставшейся части матрицы (R2 и т. д.), также равным 2R. Таким образом, токи в R1 и R2 будут равны  $\frac{I}{2}$ . Пе-

реключатель S1 направляет ток R1 или непосредственно на общий провод (положение «0»), или на выход ЦАП (миллиамперметр PA1) в положении «1».

В свою очередь ток R2 в узле 2 вновь разделится на равные части: токи R3 и R4 равны  $\frac{I}{4}$ . Переключатель S2 в положении «1» направит этот ток на выход ЦАП.

Очевидно, что каждое последующее звено продолжит деление его входного тока на 2, а переключатель этого звена будет подключать к выходу ЦАП ток равный  $\frac{I}{2^n}$ , где n – номер ключа, считая от входа матрицы резисторов (S1, S2, ... на рисунке 3.28).

В схеме на рисунке 3.28 коммутируемые ключами токи составляют  $S1 - \frac{I}{2}, S2 - \frac{I}{4}, S3 - \frac{I}{8}, S4 - \frac{I}{16}$ . Полный ток на выходе ЦАП (ток PA1) будет определяться суммой токов ключей, находящихся в положении «1», т. е. выходной ток будет пропорционален двоичному числу, соответствующему положению переключателей. При этом S1 соответствует самому старшему разряду (вес  $-\frac{I}{2}$ ), а S4 – самому младшему с наименьшим весом  $-\frac{I}{16}$ . Если все переключатели установить в положение «0» (двоичное число  $0000_2$ ) ток на выходе преобразователя равен 0. Наибольшее значение выходного тока будет соответствовать двоичному числу  $1111_2 = 15_{10}$  и составит

$$\frac{I}{2} + \frac{I}{4} + \frac{I}{8} + \frac{I}{16} = \frac{8I}{16} + \frac{4I}{16} + \frac{2I}{16} + \frac{1I}{16} = \frac{15I}{16}.$$

В общем случае преобразователя с n двоичными разрядами выходной сигнал будет изменяться от 0 до  $\frac{(2^n-1) \cdot I}{2^n}$  с шагом  $\frac{I}{2^n}$ . Если переключатели ЦАП установлены в положение, соответствующее двоичному числу N, то выходной ток преобразователя составит  $\frac{N \cdot I}{2^n}$ . Полученное соотношение показывает, что рассматриваемый преобразователь можно использовать в режиме «перемножающего ЦАП» – выходной сигнал определяется произведением входного тока на двоичный код числа на цифровых входах.

Из приведённых выше рассуждений следует, что для работы рассматрива-

емого ЦАП необходимо точное отношение сопротивлений  $R$  и  $2R$ , а их абсолютная величина не имеет существенного значения. Это требование нетрудно реализовать при выполнении ЦАП в виде интегральной схемы.

### 3.6.2 Схемы электрические соединений

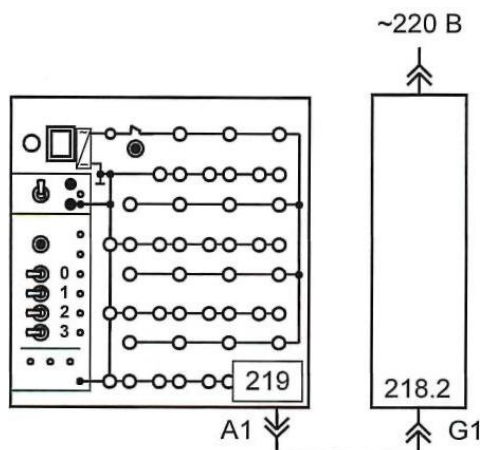


Рисунок 3.29 – Схема электропитания блока испытания цифровых устройств

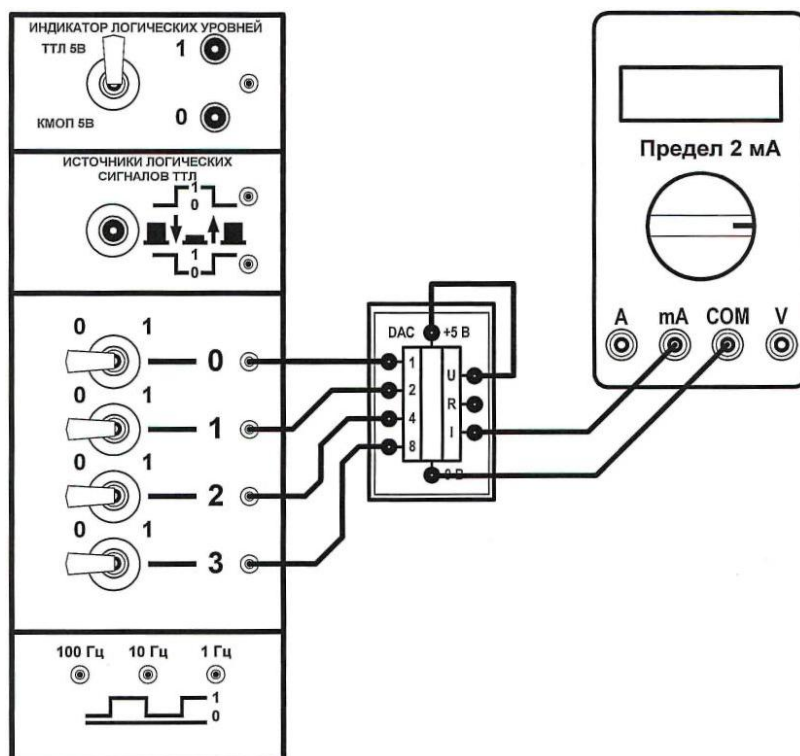


Рисунок 3.30 – Схема для тестирования ЦАП с выходом по току на наборном поле блока испытаний цифровых устройств A1  
(фиксированное опорное напряжение ЦАП, равное напряжению питания)

Входной сигнал ЦАП задают тумблерами 0...3 (0 – младший разряд двоичного числа, 3 – старший разряд).

Вход опорного напряжения (гнездо «U») подключён к напряжению питания «+5 В». Выходной ток ЦАП измеряется мультиметром, подключённым к гнездам «I» и «0 В».

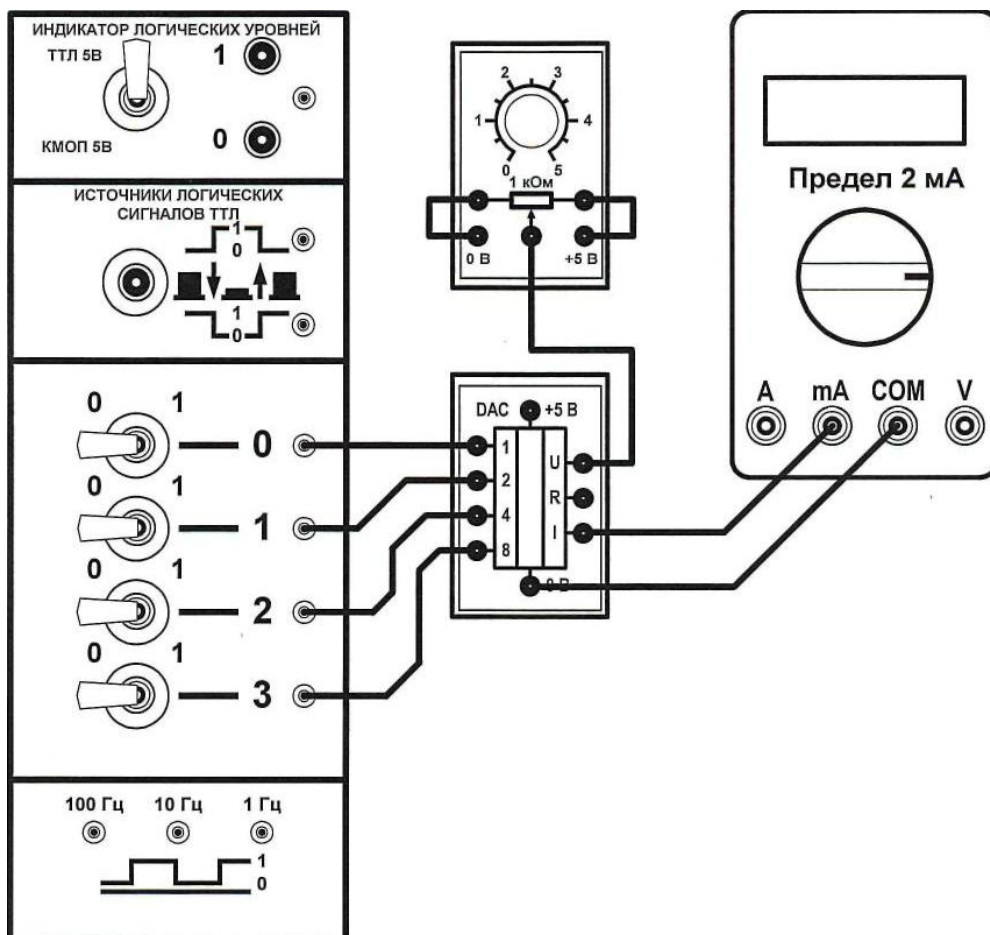


Рисунок 3.31 – Схема для тестирования ЦАП с выходом по току на наборном поле блока испытания цифровых устройств А1 (регулируемое опорное напряжение ЦАП)

Входной сигнал ЦАП задают тумблерами 0...3 (0 – младший разряд двоичного числа, 3 – старший разряд). Опорное напряжение (гнездо «U») регулируется переменным резистором в пределах от 0 до напряжения питания +5 В. Выходной ток ЦАП измеряется мультиметром, подключённым к гнездам «I» и «0 В».

### 3.6.3 Перечень аппаратуры

Таблица 3.2

| Обозначение | Наименование                      | Тип      | Параметры                                                     |
|-------------|-----------------------------------|----------|---------------------------------------------------------------|
| G1          | Однофазный источник питания       | 218.2    | -220 В /16 А                                                  |
| A1          | Блок испытания цифровых устройств | 219      | Индикаторы и источники логических сигналов. Питание +5 В, 1 А |
|             | Набор миниблоков                  | 600.11.2 | 20 миниблоков                                                 |
| A9          | Блок мультиметров                 | 509.3    | Мультиметры МУ60 и МУ65                                       |

### 3.6.4 Указания по проведению эксперимента

В работе испытывается ЦАП, выполненный на микросхеме TLC7524 (миниблок 11, рисунок 2.2). Для переключения разрядов ЦАП в микросхеме используются электронные ключи, управляемые логическими сигналами на входах микросхемы. Соответствующие входы выведены на лицевую панель миниблока и обозначены «8» (старший разряд), «4», «2» и «1» (младший разряд). Вход «U» подключается к напряжению питания или непосредственно, или через делитель напряжения (переменный резистор). Выходной ток (гнездо «I») измеряется миллиамперметром (мультиметром) на пределе «2 мА». При испытании определяется зависимость выходного тока от кода двоичного числа, установленного на входе преобразователя. По результатам испытаний необходимо оценить погрешность цифро-аналогового преобразования, обусловленную неидеальностью схемы и сопротивлением миллиамперметра отличным от 0 (200 Ом на пределе 2 мА для мультиметра МУ65).

Убедитесь, что устройства, используемые в эксперименте, отключены от сети электропитания.

Соедините аппаратуру в соответствии со схемой электропитания.

Соберите исследуемую цепь (с фиксированным или регулируемым опорным напряжением) на наборном поле блока испытания цифровых устройств A1.



Включите устройство защитного отключения и автоматический выключатель в однофазном источнике питания G1.

Включите выключатель «СЕТЬ» блока испытания цифровых устройств A1 и блока мультиметров A9.

При тестировании схемы с регулируемым опорным напряжением установите его величину от 2,5 до 5 В.

Протестируйте работу схемы. При необходимости изменения исследуемой схемы отключите выключатель «СЕТЬ» блока испытания цифровых устройств A1, измените схему, включите выключатель «СЕТЬ».

По результатам тестирования заполните таблицу 3.3.

Таблица 3.3

| Вход ЦАП<br>$N_{10}$<br>(дес) | Состояние цифровых входов ЦАП ( $N_2$ - двоичное) |          |          |          | Выходной ток<br>$I_{ВЫХ}$ , мА | Выходной ток (расчет)<br>$I_{ЦАП}$ , мА | Относительная погрешность<br>$\delta$ |
|-------------------------------|---------------------------------------------------|----------|----------|----------|--------------------------------|-----------------------------------------|---------------------------------------|
|                               | Вход «8»                                          | Вход «4» | Вход «2» | Вход «1» |                                |                                         |                                       |
| 0                             | 0                                                 | 0        | 0        | 0        |                                |                                         |                                       |
| 1                             | 0                                                 | 0        | 0        | 1        |                                |                                         |                                       |
| 2                             | 0                                                 | 0        | 1        | 0        |                                |                                         |                                       |
| 5                             | 0                                                 | 0        | 1        | 1        |                                |                                         |                                       |
| 4                             | 0                                                 | 1        | 0        | 0        |                                |                                         |                                       |
| 5                             | 0                                                 | 1        | 0        | 1        |                                |                                         |                                       |
| 6                             | 0                                                 | 1        | 1        | 0        |                                |                                         |                                       |
| 7                             | 0                                                 | 1        | 1        | 1        |                                |                                         |                                       |
| 8                             |                                                   | 0        | 0        | 0        |                                |                                         |                                       |
| 9                             |                                                   | 0        | 0        | 1        |                                |                                         |                                       |
| 10                            |                                                   | 0        | 1        | 0        |                                |                                         |                                       |
| 11                            |                                                   | 0        | 1        | 1        |                                |                                         |                                       |
| 12                            |                                                   | 1        | 0        | 0        |                                |                                         |                                       |
| 13                            |                                                   | 1        | 0        | 1        |                                |                                         |                                       |
| 14                            |                                                   | 1        | 1        | 0        |                                |                                         |                                       |
| 15                            |                                                   | 1        | 1        | 1        |                                |                                         |                                       |

Для расчёта определите вес единицы младшего разряда ЦАП в мА

$$I_1 = \frac{I_{\text{вых}(15)}}{15}, \quad (3.32)$$

где  $I_{\text{вых } 15}$  – выходной ток ЦАП при  $N_{10}=15$  (максимальное значение двоичного числа на входе ЦАП, т. е.  $1111_2$ ).

При найденном весе разряда ЦАП рассчитайте выходной ток ЦАП для всех возможных значений двоичных чисел на входе ЦАП

$$I_{\text{ЦАП}} = N_{10} \cdot I_{(1)}, \quad (3.33)$$

где  $N_{10}$  – число  $N$ , установленное на входе ЦАП, в десятичной системе счисления.

Вычислите относительную погрешность выходных токов ЦАП

$$\delta = \frac{I_{\text{вых}} - I_{\text{ЦАП}}}{I_{\text{ЦАП}}} \cdot 100\%. \quad (3.34)$$

По завершении работы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1, блока мультиметров А9 и автоматический выключатель в однофазном источнике питания G1.

### **3.7 Испытание цифро-аналогового преобразователя с выходом по напряжению**

#### **3.7.1 Принцип действия и схема исследуемой цепи**

В эксперименте тестируется цифро-аналоговый преобразователь (ЦАП) на основе резистивной матрицы R-2R с выходом по напряжению. Схема, поясняющая принцип действия ЦАП, приведена на рисунок 3.32.

Матрица R-2R состоит из одинаковых звеньев (пунктир на рисунке 3.32),

включающих 2 резистора. Сопротивления этих резисторов отличаются в 2 раза ( $R$  и  $2R$ ). Разрядность ЦАП определяется числом последовательно включенных звеньев. Переключатели  $S1 \dots S4$  подключают резисторы  $2R$  ( $R1, 3, 5, 7$  на рисунке 3.32) или к источнику питания  $E$ , или к общему проводу. Выходной сигнал ЦАП – напряжение между узлом 1 и общим проводом ( $U_{\text{вых}}$ ). В эксперименте это напряжение измеряется вольтметром PV1 (мультиметром).

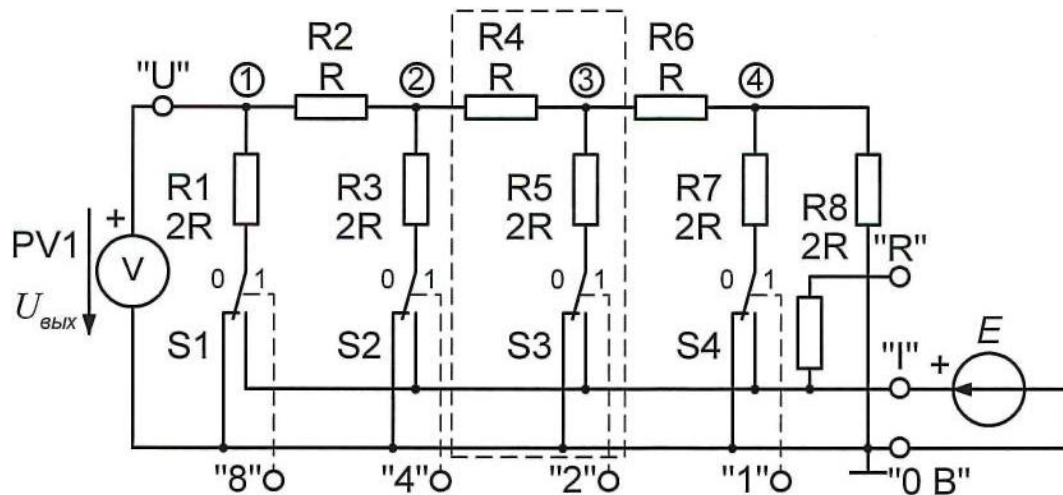


Рисунок 3.32 – Упрощенная схема ЦАП R-2R с выходом по напряжению

Рассмотрим принцип действия ЦАП с выходом по напряжению. Предположим, что только один из переключателей ЦАП находится в положении 1, т. е. резистор  $2R$  данного звена подключен к источнику  $E$ . Разорвём цепочку резисторов в узле  $n$ , и составим эквивалентную схему одного звена ЦАП (рисунок 3.33 а).

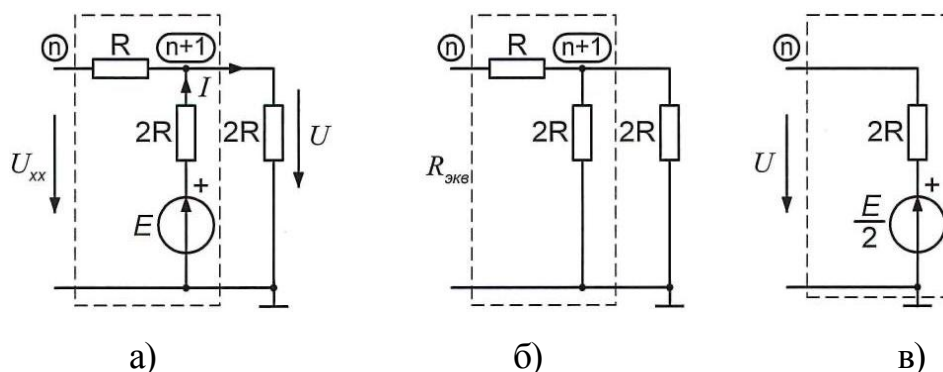


Рисунок 3.33 - Эквивалентная схема звена ЦАП

Цепочка звеньев справа от рассматриваемого звена заменена эквивалентным сопротивлением  $2R$ , не зависящим от числа звеньев. Представим данное звено эквивалентным генератором относительно левого ( $n$  – по рисунок 3.33 а) узла матрицы  $R$ - $2R$ . ЭДС эквивалентного генератора вычислим как напряжение холостого хода на зажимах генератора

$$U_{XX} = 2R \cdot I = 2R \cdot \frac{E}{2R+2R} = \frac{E}{2}. \quad (3.35)$$

При расчёте учтено совпадение потенциалов узлов  $n$  и  $n+1$ , т. к. при холостом ходе ток через резистор  $R$  не протекает. Внутреннее сопротивление эквивалентного генератора определим по схеме рисунок 3.33 б

$$R_{\text{экв}} = R + \frac{2R \cdot 2R}{2R+2R} = 2R. \quad (3.36)$$

Результирующая схема приведена на рисунке 3.33 в. Если рассмотренное звено является самым левым в матрице  $R$ - $2R$ , то оно создаст на выходе ЦАП напряжение  $\frac{E}{2}$ . На рисунке 3.32 такому звену соответствуют элементы  $R_1=2R$  и  $S_1$ . Резистор величиной  $R$  в данном звене не нужен, т. к. выходной ток ЦАП равен 0.

Заменяем эквивалентным генератором второе слева звено матрицы  $R$ - $2R$  (элементы  $R_2, R_3, S_2$ , схема рисунок 3.33 в). Вместе с первым звеном оно даст эквивалентную схему, аналогичную рисунок 3.33 а, отличающуюся только ЭДС равной  $\frac{E}{2}$ . Повторяя для этой схемы проделанные выше преобразования, получим относительно выходных зажимов ЦАП эквивалентный генератор с сопротивлением  $2R$  и ЭДС  $\frac{E}{4}$ .

Преобразования для третьего слева звена матрицы  $R$ - $2R$  (элементы  $R_4, R_5, S_3$ ) дадут ЭДС на выходе ЦАП  $\frac{E}{8}$ , а для четвертого звена ( $R_6, R_7, S_4$ ) –  $\frac{E}{16}$ . В общем случае «вес» звена в выходном напряжении ЦАП равен  $\frac{E}{2^n}$ , где  $n$  – номер

звена, считая от выхода матрицы R-2R (слева направо на рисунок 3.32).

По принципу наложения при подключении нескольких разрядов к источнику  $E$  выходное напряжение ЦАП будет равно сумме «весов» этих разрядов, т. е. окажется пропорционально двоичному числу, определяющему состояние переключателей ЦАП.

Для ЦАП рисунок 3.32 выходное напряжение будет изменяться от 0 (состояние переключателей  $0000_2$ ) до  $\frac{15}{16}E$  (состояние переключателей  $1111_2 = 15_{10}$ ).

В случае преобразователя с  $n$  разрядами выходное напряжение меняется от 0 до  $\frac{(2^n-1) \cdot E}{2^n}$  с шагом  $\frac{E}{2^n}$ . Если переключатели ЦАП установлены в положение, соответствующее двоичному числу  $N$ , то выходное напряжение преобразователя составит  $\frac{N \cdot E}{2^n}$ . Полученное соотношение показывает, что рассматриваемый преобразователь можно использовать в режиме «перемножающего ЦАП» - выходной сигнал определяется произведением входного напряжения  $E$  на двоичный код числа на цифровых входах  $N$ .

### 3.7.2 Схемы электрические соединений

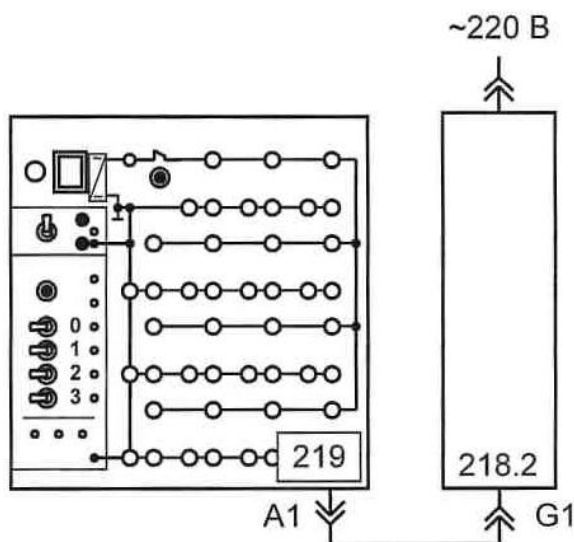


Рисунок 3.34 – Схема электропитания блока испытания цифровых устройств

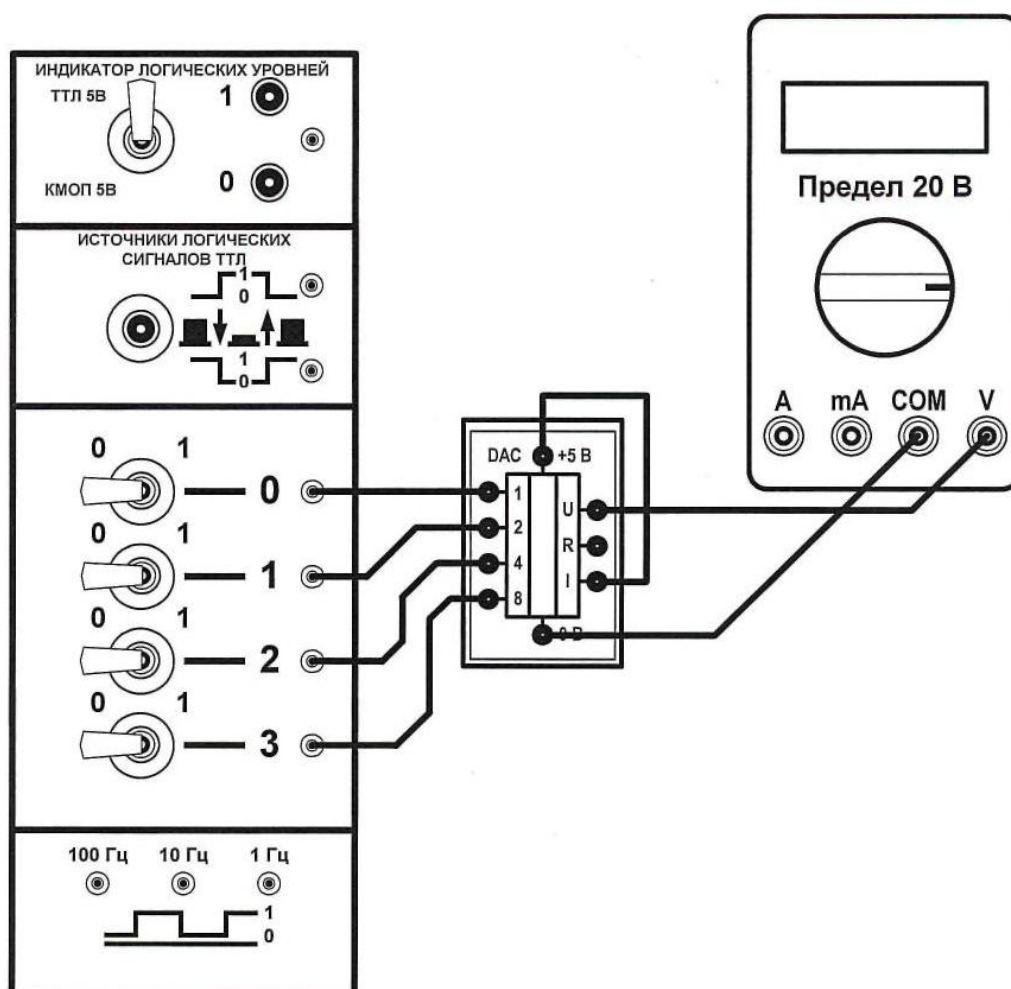


Рисунок 3.35 – Схема для тестирования ЦАП с выходом по напряжению на наборном поле блока испытания цифровых устройств А1 (фиксированное опорное напряжение ЦАП, равное напряжению питания)

Входной сигнал ЦАП задают тумблерами 0 – 3 (0 – младший разряд двоичного числа, 3 – старший разряд).

Вход опорного напряжения (гнездо «I») подключен к напряжению питания «+5 В».

Выходное напряжение ЦАП измеряется мультиметром, подключённым к гнездам «U» и «0 В».

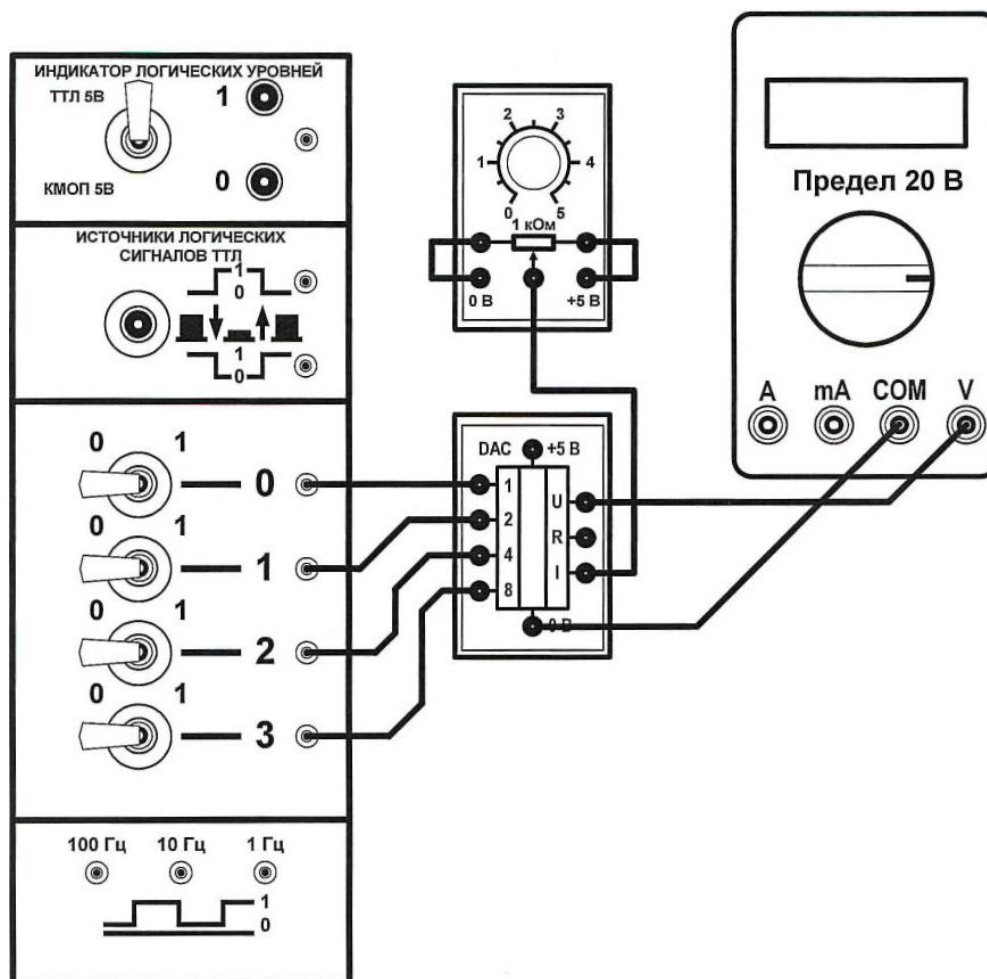


Рисунок 3.36 – Схема для тестирования ЦАП с выходом по напряжению на наборном поле блока испытания цифровых устройств А1 (регулируемое опорное напряжение ЦАП)

Входной сигнал ЦАП задают тумблерами 0 – 3 (0 – младший разряд двоичного числа, 3 – старший разряд).

Опорное напряжение (гнездо «I») регулируется переменным резистором в пределах от 0 до напряжения питания +5 В.

Выходное напряжение ЦАП измеряется мультиметром, подключённым к гнездам «U» и «0 В».

### 3.7.3 Перечень аппаратуры

Таблица 3.4

| Обозначение | Наименование                      | Тип      | Параметры                                                     |
|-------------|-----------------------------------|----------|---------------------------------------------------------------|
| G1          | Однофазный источник питания       | 218.2    | -220 В /16 А                                                  |
| A1          | Блок испытания цифровых устройств | 219      | Индикаторы и источники логических сигналов. Питание +5 В, 1 А |
|             | Набор цифровых миниблоков         | 600.11.2 | 20 миниблоков                                                 |
| A9          | Блок мультиметров                 | 509.3    | Мультиметры МУ60 и МУ6                                        |

### 3.7.4 Указания по проведению эксперимента

В работе испытывается ЦАП, выполненный на микросхеме TLC7524 (или её аналог), работающей в режиме с выходом по напряжению (миниблок 11, рисунок 2.2). Для переключения разрядов ЦАП в микросхеме используются электронные ключи, управляемые логическими сигналами на входе микросхемы. Вход ЦАП подключается к напряжению питания или непосредственно, или через делитель напряжения. Выходное напряжение измеряется вольтметром (мультиметром). При испытании определяется зависимость выходного напряжения от кода двоичного числа, установленного на входе преобразователя. По результатам испытаний необходимо оценить погрешность цифро-аналогового преобразования, обусловленную неидеальностью схемы.

Убедитесь, что устройства, используемые в эксперименте, отключены от сети электропитания.

Соедините аппаратуру в соответствии со схемой электропитания.

Соберите исследуемую цепь на наборном поле блока испытания цифровых устройств A1.

Включите устройство защитного отключения и автоматический выключатель в однофазном источнике питания G1.

Включите выключатель «СЕТЬ» блока испытания цифровых устройств A1 и блока мультиметров A9.



Протестируйте работу схемы. При необходимости изменения исследуемой схемы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1, измените схему, включите выключатель «СЕТЬ».

По результатам тестирования заполните таблицу 3.5.

Таблица 3.5

| Вход ЦАП<br>$N_{10}$<br>(дес.) | Состояние цифровых входов ЦАП ( $N_2$ - двоичное) |          |          |          | Выходное напряжение<br>$U_{ВЫХ}, В$ | Выходное напряжение (расчет)<br>$U_{ЦАП}, В$ | Относительная погрешность<br>$\delta$ |
|--------------------------------|---------------------------------------------------|----------|----------|----------|-------------------------------------|----------------------------------------------|---------------------------------------|
|                                | Вход «8»                                          | Вход «4» | Вход «2» | Вход «1» |                                     |                                              |                                       |
| 0                              | 0                                                 | 0        | 0        | 0        |                                     |                                              |                                       |
| 1                              | 0                                                 | 0        | 0        | 1        |                                     |                                              |                                       |
| 2                              | 0                                                 | 0        | 1        | 0        |                                     |                                              |                                       |
|                                | 0                                                 | 0        | 1        | 1        |                                     |                                              |                                       |
| 4                              | 0                                                 | 1        | 0        | 0        |                                     |                                              |                                       |
| 5                              | 0                                                 | 1        | 0        | 1        |                                     |                                              |                                       |
| 6                              | 0                                                 | 1        | 1        | 0        |                                     |                                              |                                       |
| 7                              | 0                                                 | 1        | 1        | 1        |                                     |                                              |                                       |
| 8                              |                                                   | 0        | 0        | 0        |                                     |                                              |                                       |
| 9                              |                                                   | 0        | 0        | 1        |                                     |                                              |                                       |
| 10                             |                                                   | 0        | 1        | 0        |                                     |                                              |                                       |
| 11                             |                                                   | 0        | 1        | 1        |                                     |                                              |                                       |
| 12                             |                                                   | 1        | 0        | 0        |                                     |                                              |                                       |
| 13                             |                                                   | 1        | 0        | 1        |                                     |                                              |                                       |
| 14                             |                                                   | 1        | 1        | 0        |                                     |                                              |                                       |
| 15                             |                                                   | 1        | 1        | 1        |                                     |                                              |                                       |

Для расчета определите вес единицы младшего разряда ЦАП в вольтах

$$U_{(1)} = \frac{U_{ВЫХ(15)}}{15}, \quad (3.37)$$

где  $U_{ВЫХ(15)}$  – выходное напряжение ЦАП при  $N_{10}=15$  (максимальное значение двоичного числа на входе ЦАП, т. е.  $1111_2$ ).

При найденном весе разряда ЦАП рассчитайте выходное напряжение ЦАП для всех возможных значений двоичных чисел на входе ЦАП

$$U_{\text{ЦАП}} = N_{10} \cdot U_{(1)}, \quad (3.38)$$

где  $N_{10}$  – число  $N$ , установленное на входе ЦАП, в десятичной системе счисления.

Вычислите относительную погрешность выходного напряжения ЦАП

$$\delta = \frac{U_{\text{вых}} - U_{\text{ЦАП}}}{U_{\text{ЦАП}}} \cdot 100 \%. \quad (3.39)$$

По завершении работы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1, блока мультиметров А9 и автоматический выключатель в однофазном источнике питания G1.

### **3.8 Испытание аналого-цифрового преобразователя следящего и развёртывающего преобразования**

#### **3.8.1 Принцип действия и схема исследуемой цепи**

В аналого-цифровом преобразователе (АЦП) развёртывающего преобразования компаратор (операционный усилитель) сравнивает измеряемое напряжение с напряжением цифро-аналогового преобразователя (ЦАП). Вход ЦАП подключён к счётчику. Каждый тактовый импульс увеличивает содержимое счётчика на 1 и пропорционально возрастает напряжение на выходе ЦАП. В некоторый момент напряжение ЦАП превысит измеряемое и произойдёт переключение компаратора. Сигнал компаратора зафиксирует текущее содержимое счётчика в регистре хранения и это значение отобразится на индикаторе. В дальнейшем продолжится увеличение содержимого счётчика, и после переполнения счётчик вернётся в исходное состояние. Далее цикл измерения повторится. Недостаток развёртывающего преобразования – длительное время из-

мерения. В случае ЦАП с  $n$ -двоичными разрядами на его выходе необходимо установить  $2^n$  значений напряжения, что требует  $2^n$  тактовых импульсов.

Испытываемый АЦП развёртывающего преобразования упрощён: выполняется только одно преобразование, а для выполнения следующего необходим ручной сброс. В испытываемой схеме переключение выходного сигнала компаратора (0→1) блокирует тактовые импульсы, счёт останавливается, напряжение на выходе ЦАП не меняется. Индикатор отображает содержимое счётчика в момент остановки, т. е. число соответствующее измеряемому напряжению. Цикл измерения повторится после сброса счётчика вручную.

В АЦП следящего преобразования вместо остановки счёта при переключении выходного сигнала компаратора тактовые импульсы переключаются с суммирующего входа счётчика ЦАП на вычитающий вход этого счётчика – на следующем такте напряжение ЦАП уменьшается. Напряжение ЦАП становится меньше измеряемого, вновь переключается сигнал на выходе компаратора. Тактовые импульсы вновь поступают на суммирующий вход счётчика ЦАП: при следующем тактовом импульсе содержимое счётчика увеличится на 1 и напряжение на выходе ЦАП вновь превысит измеряемое. Далее процесс повторится.

### 3.8.2 Схемы электрические соединений

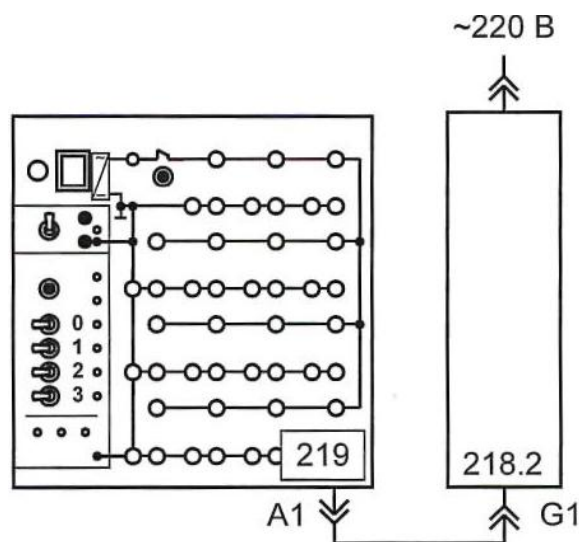


Рисунок 3.37 – Схема электропитания блока испытания цифровых устройств

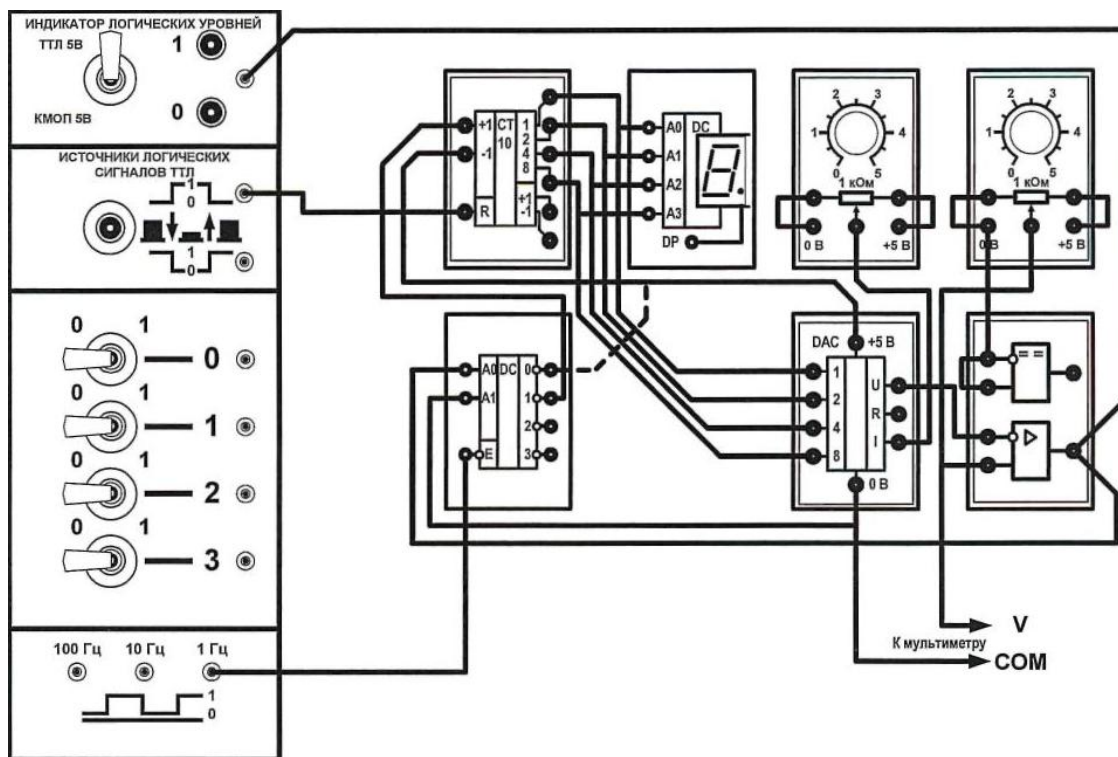


Рисунок 3.38 – Схема испытания аналого-цифрового преобразователя развёртывающего и следящего преобразования на наборном поле блока испытания цифровых устройств А1

Измеряемое напряжение в диапазоне от 0 до +5 В задаётся переменным резистором, подключённым к шинам питания (миниблок 13, рисунок 2.2).

Измеряемое напряжение сравнивается компаратором (12, рисунок 2.2) с напряжением ЦАП (миниблок 11, рисунок 2.2). Состояние выхода компаратора отображается индикатором логических уровней. Сигнал с выхода компаратора поступает на адресный вход АО демультиплексора DC (миниблок 8, рисунок 2.2).

Опорное напряжение на входе «I» ЦАП задаётся переменным резистором: левый из двух миниблоков переменных резисторов на рисунке. Соответствующее данному опорному напряжению максимальное выходное напряжение ЦАП  $U_{max}$  измеряется при выполнении испытаний.

Напряжение на выходе ЦАП нарастает вместе с увеличением содержимого двоичного счётчика (миниблок 10, рисунок 2.2) от 0 В (счётчик 0000<sub>2</sub>) до максимальной величины  $U_{max}$  (счётчик 1001<sub>2</sub>). Шаг увеличения напряжения

ЦАП равен  $\frac{U_{max}}{10}$ . Эти величины определяют, соответственно, диапазон измерения и разрешающую способность испытываемого АЦП. При ином опорном напряжении ЦАП, соответственно изменятся шаг изменения и максимальное напряжение ЦАП, т. е. изменяется разрешающая способность и диапазон измерения АЦП.

Состояние счётчика отображает цифровой индикатор (миниблок 7, рисунок 2.2).

### 3.8.3 Работа АЦП развёртывающего преобразования

Тактовые импульсы от генератора с частотой 1 Гц поступают на вход разрешения (Е) демультиплексора. Пока напряжение на выходе ЦАП меньше измеряемого, сигнал на выходе компаратора равен 1. Этот сигнал поступает на вход А0 демультиплексора (DC) и подключает вход разрешения демультиплексора Е к выходу 1. Тактовые импульсы 1 Гц проходят через демультиплексор на вход +1 счётчика СТ10. Каждый тактовый импульс увеличивает содержимое счётчика на 1, и, пропорционально, возрастает напряжение на выходе ЦАП. В некоторый момент напряжение ЦАП превысит измеряемое и сигнал на выходе компаратора станет равным 0. Этот сигнал переключит демультиплексор (А0=0) тактовые импульсы с входа Е поступают на выход 0 (не подключён). Соответственно исчезнут тактовые импульсы на выходе 1 демультиплексора и входе +1 счётчика СТ10. Содержимое счётчика не меняется. Измеренное значение напряжения отображается на цифровом индикаторе. Для повторного запуска процесса измерения необходимо сбросить счётчик СТ10 подачей 1 на вход сброса R (нажать кнопку «Источника логических сигналов ТТЛ»).

### 3.8.4 Работа АЦП следящего преобразования

Для перехода к схеме АЦП следящего преобразования необходимо переключить провод вычитающего входа (-1) счётчика СТ10 от гнезда +5 В миниблока ЦАП к выходу 0 демультиплексора DC (проводник показан пунктиром на

рисунке).

Пока напряжение на выходе ЦАП не превышает измеряемое, работа АЦП следящего преобразования не отличается от АЦП развертывающего преобразования.

В некоторый момент напряжение ЦАП превысит измеряемое и сигнал на выходе компаратора станет равным 0. Этот сигнал переключит демультиплексор ( $A0=0$ ) – тактовые импульсы с входа Е поступают на выход 0 и вход 1 счётчика СТ10. При следующем тактовом импульсе содержимое счётчика уменьшится на 1. Соответственно напряжение на выходе ЦАП станет меньше измеряемого и на выходе компаратора вновь появиться 1. Далее процесс повторится. Значение на цифровом индикаторе будет постоянно меняться, то уменьшаясь, то увеличиваясь на 1.

Если измеряемое напряжение окажется больше максимального напряжения на выходе ЦАП ( $U_{max}$ ), то переключение сигнала на выходе компаратора из 1 в 0 окажется невозможным. Содержимое счетчика СТ10 будет увеличиваться до максимального значения ( $1001_2$ ), следующий тактовый импульс переведёт счётчик в состояние  $0000_2$  и далее процесс увеличения содержимого счётчика будет периодически повторяться.

Не используемые входы элементов подключены к шинам питания «0 В» или «+5 В» миниблока ЦАП и миниблоков переменных резисторов.

### 3.8.5 Перечень аппаратуры

Таблица 3.5

| Обозначение | Наименование                      | Тип      | Параметры                                                        |
|-------------|-----------------------------------|----------|------------------------------------------------------------------|
| G1          | Однофазный источник питания       | 218.2    | -220 В /16 А                                                     |
| A1          | Блок испытания цифровых устройств | 219      | Индикаторы и источники логических сигналов.<br>Питание +5 В, 1 А |
|             | Набор цифровых миниблоков         | 600.11.2 | 20 миниблоков                                                    |
| A9          | Блок мультиметров                 | 509.3    | Мультиметры МУ60 и МУ65                                          |

### 3.8.6 Указания по проведению эксперимента

Убедитесь, что устройства, используемые в эксперименте, отключены от сети электропитания. Соедините аппаратуру в соответствии со схемой электропитания.

Соберите исследуемую цепь на наборном поле блока испытания цифровых устройств А1.

Включите устройство защитного отключения и автоматический выключатель в однофазном источнике питания G1.

Включите выключатель «СЕТЬ» блока испытания цифровых устройств А1.

Протестируйте работу схемы. При необходимости изменения исследуемой схемы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1, измените схему, включите выключатель «СЕТЬ».

### 3.8.7 Тестирование АЦП развёртывающего преобразования

Подключите вход тактовых импульсов элемента И-НЕ к гнезду кнопки источника логических сигналов (пунктирный провод вверх на схеме испытания АЦП).

Задать некоторое значение (от 3 до 5 В) опорного напряжения ЦАП (левый по рисунку переменный резистор).

Постепенно увеличивая измеряемое напряжение от 0 (правый по рисунку переменный резистор) добиться, чтобы при остановке счётчика на цифровом индикаторе отображалась цифра 9. При медленном увеличении напряжения АЦП «отслеживает» его увеличение: показания индикатора возрастают.

Измерьте максимальное напряжение на выходе ЦАП  $U_{max}$  соответствующее числу  $1001_2 = 9_{10}$  на входе ЦАП (напряжение между гнездами «0 В» и «U» на миниблоке ЦАП).

Вычислите шаг изменения напряжения на выходе ЦАП  $\Delta U = \frac{U_{max}}{9}$ .

Установите переменным резистором некоторое измеряемое напряжение

$U_{\text{вых}}$ , не превышающее  $U_{\text{max}}$ . Для контроля  $U_{\text{вых}}$  подключите мультиметр к гнезду «0 В» и к гнезду неинвертирующего входа компаратора. Вычислите ожидаемое двоичное число на выходе АЦП после измерения  $U_{\text{вых}}$ .

Результат в десятичной системе счисления  $N_{10} = \frac{U_{\text{вых}}}{\Delta U}$ . Округлите полученное значение  $N_{10}$  до ближайшего большего целого числа, т. к. преобразование останавливается, когда напряжение ЦАП превысит измеряемое.

Подключите мультиметр к гнездам «0 В» и «U» миниблока ЦАП.

Сбросьте счётчик АЦП кратковременным нажатием кнопки «Источника логических сигналов TTL».

Пронаблюдайте за работой АЦП. Сравните полученное на индикаторе значение результата измерения с вычисленным выше ожидаемым значением.

Переменным резистором установите несколько произвольных значений напряжения, измерьте их величину испытываемым АЦП и мультиметром.

Сравните результаты. Проверьте, как работает преобразователь, если измеряемое напряжение  $U_{\text{вых}}$  превышает максимальное напряжение ЦАП  $U_{\text{max}}$ .

### 3.8.8 Тестирование АЦП следящего преобразования

Подключите провод от вычитающего входа (-1) счётчика СТ10 к выходу 0 демультиплексора DC (как показано пунктиром на рисунке). Нажмите кнопку сброса счётчика.

Пронаблюдайте за работой АЦП следящего преобразования. Меняйте измеряемое напряжение и убедитесь, что АЦП отслеживает эти изменения.

По завершении работы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1, блока мультиметров А9 и автоматический выключатель в однофазном источнике питания G1.



## Список использованных источников

1 Селевцов Л.И. Автоматизация технологических процессов : учебник для студ. учреждений сред. проф. образования / Л. И. Селевцов, А. Л. Селевцов. – 3-е изд., стер. – М. : Издательский центр «Академия», 2014. – 352 с. ISBN 978-5-4468-0615-7

2 Евсюков, В. Н. Система управления технологическими процессами пищевых производств : учеб. пособие для студентов вузов / В. Н. Евсюков; М-во образования и науки Рос. Федерации, Федер. агентство по образованию, Гос. образоват. учреждение высш. проф. образования «Оренбург. гос. ун-т». - Оренбург : ГОУ ОГУ, 2010. - 178 с. : ил. - Библиогр.: с. 175. - Прил.: с. 176-177. - ISBN 978-5-7410-1011-2.

3 Евсюков, В. Н. Теория автоматического управления : учеб. пособие / В. Н. Евсюков; М-во образования и науки Рос. Федерации, Федер. гос. образоват. учреждение высш. проф. образования «Оренбург. гос. ун-т».- 2-е изд., перераб. и доп. - Оренбург : ИП Осиночкин Я.В., 2012. - 260 с. : ил. - Библиогр.: с. 259-260.

4 Шишмарёв, В.Ю. Автоматика : учебник для студ. сред. проф. образования / В.Ю. Шишмарёв. 4-е изд. стер. – М. : Издательский центр «Академия», 2013. – 288 с. – ISBN 978-5-4468-0409-2.

5 Автоматизация технологических процессов пищевых производств/ под ред. Е.Б. Карпина. – 2-е изд. перераб. и доп. – М.: Агропромиздат, 1985. -536 с.

6 Евсюков, В.Н. Основы теории автоматического управления. Линейные системы: учебное пособие для студентов вузов / В.Н. Евсюков. – Оренбург: ИПК ГОУ ОГУ. 2006. – 561 с.

7 Евсюков, В.Н. Системность процесса управления: учебное пособие для студентов вузов / В.Н. Евсюков., А.М. Пищухин. – Оренбург: ИПК Оренбургского гос. ун-та., 2000. – 64 с.

8 Евсюков, В.Н. Методика работы над кандидатской диссертацией: учебное пособие для аспирантов технических специальностей / В.Н. Евсюков. - 2-е издание, перераб. и доп. – Оренбург: ИПК Оренбургского гос. ун-та., 2002. – 466 с.

9 Котов, К.И. Автоматическое регулирование и регуляторы: учебник для техникумов / К.И. Котов, М.А. Шершевер; - М.: Металлургия, 1987. – 384 с.